

172556

T.C.
İNÖNÜ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

DAYANIKLI LAG/LEAD KONTROLÖR TASARIMI

MÜNEVVER MİNE ÖZYETKİN

YÜKSEK LİSANS TEZİ

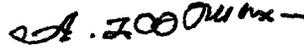
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

172556

MALATYA
Mayıs 2006

Fen Bilimleri Enstitüsü Müdürlüğü' ne,

Bu çalışma; Jürimiz tarafından Elektrik–Elektronik Mühendisliği Anabilim dalında YÜKSEK LİSANS TEZİ olarak kabul edilmiştir.



(İmza)

Prof. Dr. Hafız ALİSOY

Başkan



(İmza)

Y. Doç. Dr. Ö. Faruk Özgüven

Üye



(İmza)

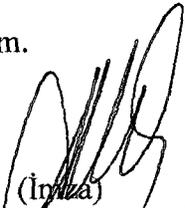
Doç. Dr. Nispet TAN

Üye

ONAY

Yukarıdaki imzaların adı geçen öğretim üyelerine ait olduğunu onaylarım.

13.07.2006



(İmza)

Prof. Dr. Ali ŞAHİN

Enstitü Müdürü

ÖZET

Yüksek Lisans Tezi

DAYANIKLI LAG/LEAD KONTROLÖR TASARIMI

Münevver Mine ÖZYETKİN

İnönü Üniversitesi
Fen Bilimleri Enstitüsü
Elektrik-Elektronik Mühendisliği Anabilim Dalı

135+x sayfa

2006

Danışman: Doç. Dr. Nusret TAN

Lag/lead ve PID kontrolörler gibi klasik kontrolörler kontrol sistem tasarımında hala yaygın bir şekilde kullanılmaktadır. Bunun için birçok neden sayılabilir. Bunlardan birkaçı: 1) Tasarım kriterlerini karşılamada oldukça başarılıdır. 2) Pratikte çalışan mühendisler tarafından yapıları iyi bilinen kontrolörlerdir. 3) Ayarlanması gereken sadece iki ya da üç parametreye sahiptirler, bu nedenle kolay bir şekilde ayarlanabilirler. PID kontrolörler yaygın bir şekilde kullanılmalarına rağmen bir faz ilerlemeli (lead) ya da faz gerilemeli (lag) kontrolör integral etkisi içeren sistemlerde tercih edilirler ve servomekanizmalar gibi sistem transfer fonksiyonunda integrasyon içeren sistemlerde PID kontrolörle sağlanandan daha iyi bir alçak geçiren filtre özelliği sağlarlar.

Kontrol teorisindeki temel problemlerden biri sistem kararlılığı için kontrolör tasarımıdır. Bu tezin amacı lag/lead kontrolörlerin tasarımıyla ilgili metotları araştırmak ve bu kontrolör yapıları için dayanıklı tasarım tekniklerini elde etmektir. Dayanıklı lag/lead kontrolörlerin tasarımı özellikle parametre belirsizliği içeren gerçek sistemler için çok önemlidir. Çünkü sistemlerdeki parametre belirsizliği önlenemez bir gerçektir. Bu sebeple belirsizlik içeren sistemlerde istenilen kontrolün elde edilmesi önemlidir.

Bu tezde bir lag/lead kontrolörün kararlılık parametrelerinin hesaplanması için bir metot geliştirildi. Bir PID kontrolördeki gibi bir lag/lead kontrolör de ayarlanması gereken üç parametreye sahiptir. Lag/lead kontrolörlerin parametrelerinin hesaplanması klasik kontrol teorisinde kök-yer eğrisi metodu ve frekans cevabı metodu kullanılarak gerçekleştirilir. Fakat bu metotların her ikisi de kontrol sistem tasarımında deneme yanılma yaklaşımları kategorisine girer. Bu sebeple bu metotları kullanarak parametrelerin bütün kararlılık değerlerini bulmak imkânsızdır. Tezde kolaylıkla elde edilebilen kararlılık sınır eğrisi metoduna dayanan bir metot sunuldu. Böylece verilen kontrol sistemi için kararlı lag/lead kontrolörlerin hesaplanmasında oldukça hızlı bir yol elde edildi. Ayrıca bu metot parametre belirsizliği içeren kontrol sistemlerine de uygulanabilmektedir. Böylece Kharitonov teoremi kullanılarak dayanıklı lag/lead kontrolörler tasarlanabilir. Bununla ilgili olarak simülasyon çalışmaları yapıldı ve gerekli programlar MATLAB ortamında hazırlandı. Çalışmalarda geliştirilen sonuçların pratik uygulamalarda ve bu yöndeki çalışmalarda kullanılma potansiyeli vardır.

ANAHTAR KELİMELEER: Kararlılık, kontrolör, kompanzatör, lag/lead kontrolör, PID kontrolör, kararlılık bölgesi, parametre belirsizliği, Kharitonov teoremi, performans

ABSTRACT

M. S. Thesis

DESIGN OF ROBUST LAG/LEAD CONTROLLERS

Münevver Mine ÖZYETKİN

İnönü University
Graduate School of Natural and Applied Sciences
Department of Electrical and Electronics Engineering

135+x pages

2006

Supervisor: Assoc. Prof. Dr. Nusret TAN

Classical controllers such as lag/lead and PID are still used extensively in control system design. There are many reasons for this which include: 1) They are often successful to meet the design specifications. 2) They are well understood by practising engineers since the structure of these controllers are simple. 3) Having only two or three adjustable parameters they can often be tuned quite easily. Although PID controllers are used extensively, a phase lead or lag controller can be used to control plants which contains integral action and thus often have better low pass filtering than plants controlled by PID controller such as servomechanism, where integration exists in the plant transfer function.

One of the central problems in control theory relates to the design of controllers for stabilization of systems. The aim of this thesis is to investigate the methods related to the design of lag/lead controllers and obtain robust design techniques for this controller structure. Design of robust lag/lead controller is especially important for real applications which have parameter uncertainty. Because, parameter uncertainty in the systems is unavoidable fact. Therefore, obtaining a desired control besides uncertainty in systems is important.

In the thesis, a method is developed for computation of the stabilizing parameters of a lag/lead controller. Similiar to a PID controller, a lag/lead controller has three parameters which need to be tuned. Computation of the parameters of lag/lead controller in classical control theory can be done using root locus method and frequency response method. However, both of these methods are in the categories of the trial and error approach to control system design. Therefore, it is not possible to find all the stabilizing values of the parameters using these methods. The method presented is based on the stability boundary locus which can be easily obtained. Thus, a very fast way of calculating the stabilizing lag/lead controller for a given control system is presented. The method has also been applied to the control system with uncertain parameters. Thus, robust lag/lead controllers are designed using Kharitonov theorem. Related simulation studies have been done and required programs have been prepared in the MATLAB enviroment. The results developed in this research work, have potential features to be used for practical applications and for future work within this direction.

KEYWORDS: Stability, controller, compansator, lag/lead kontroller, PID controller, stability region, parameter uncertainty, Kharitonov theorem, performance

TEŐEKKÜR

Bu tezin hazırlanmasında alıŐmalarımın baŐından sonuna kadar desteęini, yardımlarını ve önerilerini benden esirgemeyen, bilgi birikimlerini ve deęerli zamanını benimle paylaşan ok deęerli DanıŐman Hocam Sayın Do. Dr. Nusret TAN'a, benden yardım ve desteęini hibir zaman esirgemeyen Sayın Prof. Dr. Hafız ALİSOY'a;

Hayatımın her dneminde olduęu gibi bu zorlu dnemimde de benden sevgi ve desteęini eksik etmeyen anneme, babama ve sevgili kardeŐlerime;

sonsuz teŐekkürlerimi sunarım.



İÇİNDEKİLER

ÖZET	i
ABSTRACT	ii
TEŞEKKÜR	iii
İÇİNDEKİLER	iv
ŞEKİLLER	vi
ÇİZELGELER DİZİNİ	ix
SİMGELER DİZİNİ	x
I. OTOMATİK KONTROL SİSTEMLERİNE GİRİŞ	1
1.1. Giriş	2
1.2. Tarihçe	5
1.3. Bir Kontrol Sisteminin Temel Öğeleri	6
1.3.1. Açık Çevrimli Kontrol Sistemleri	7
1.3.2. Kapalı Çevrimli Kontrol Sistemleri	7
1.4. Lineer ve Lineer Olmayan Sistemler	8
1.4.1. Lineer Olmayan Sistemlerin Lineerleştirilmesi	8
1.5. Ölü Zamanlı Sistemler	9
1.6. Transfer Fonksiyonları	11
1.6.1. Açık Çevrim Transfer Fonksiyonu	12
1.6.2. Kapalı Çevrim Transfer Fonksiyonu	13
1.7. Karakteristik Denklem	13
1.8. Lineer Geribeslemeli Sistemlerin Kararlılığı	13
1.9. Kararlılığı Belirleme Yöntemleri	14
1.9.1. Routh-Hurwitz Kararlılık Kriterleri	15
1.9.2. Nyquist Kararlılık Kriteri	17
1.9.3. Bode Diyagramı	19
1.10. Sonuç	20
II. MATLAB VE KONTROL SİSTEMLERİNDE KULLANIMI	21
2.1. Giriş	22
2.2. MATLAB®	22
2.3. Kontrol Sistemlerinde MATLAB	25
2.3.1. Transfer Fonksiyonları	26
2.3.2. Karakteristik Denklem	26
2.3.3. Birim Basamak Cevabı	27
2.3.4. Bode Diyagramı	28
2.3.5. Kök-Yer Eğrisi	29
2.4. Sonuç	30
III. KOMPANZASYON VE KOMPANSATÖRLER (KONTROLÖRLER)	32
3.1. Giriş	33
3.2. Kontrol Sistemleri Tasarım Metotları	34
3.2.1. Kök-Yer Eğrisi Metoduyla Tasarım	34
3.2.1.1. Kutup Eklenmesinin Etkileri	34
3.2.1.2. Sıfır Eklenmesinin Etkileri	35
3.2.2. Frekans Cevabı Metoduyla Tasarım	36
3.2.2.1. Frekans Cevabı Yaklaşımında Kullanılan Yöntemler	37
3.3. Sistem Kompanzasyonu	37
3.3.1. Kompanzasyon Teknikleri	38
3.4. Kompansatörler (Kontrolörler)	40
3.4.1. P Kontrolör Yapısı	40
3.4.2. D Kontrolör Yapısı	41

3.4.3.	I Kontrolör Yapısı	42
3.4.4.	PI Kontrolör Yapısı	43
3.4.5.	PD Kontrolör Yapısı	45
3.4.6.	PID Kontrolör Yapısı	46
3.5.	PID Katsayılarını Elde Etmede Kullanılan Yöntemler	50
3.5.1.	Ziegler-Nichols Birim Basamak Cevabı Metodu	50
3.5.2.	Ziegler-Nichols Frekans Cevabı Metodu	51
3.5.3.	Aström-Hägglund Metodu	53
3.6.	Sonuç	53
IV.	LAG/LEAD KONTROLÖRLER	55
4.1.	Giriş	56
4.2.	Lead Kontrolörler	57
4.3.	Lag Kontrolörler	60
4.4.	Lag-Lead Kontrolörler	64
4.5.	Sonuç	66
V.	LAG VE LEAD KONTROLÖR PARAMETRELERİNİN HESAPLANMASI	68
5.1.	Giriş	69
5.2.	$\frac{T_1s+1}{T_2s+1}$ Kontrolör Yapısı	70
5.3.	$K \frac{s+\alpha}{s+\beta}$ Kontrolör Yapısı	71
5.4.	Kazanç Payı-Faz Payı Test Metodu	84
5.5.	Zaman Gecikmeli Sistemler ve Pade Yaklaşımı	88
5.6.	Sonuç	94
VI.	DAYANIKLI LAG/LEAD KONTROLÖR TASARIMI VE PERFORMANS ANALİZİ	95
6.1.	Giriş	96
6.2.	Kharitonov Teoremi	96
6.3.	Lag/Lead Kontrolörleri Kullanarak Performans Analizi	103
6.4.	Kontrol Sistemlerinin Geçici ve Kalıcı Durum Cevap Analizleri	103
6.4.1.	Sistemlerin Geçici Cevap ve Kalıcı Durum Cevabı	104
6.4.2.	Geçici Cevap Karakteristiklerinin Belirlenmesi	106
6.4.3.	Sistemlerin Kalıcı Durum Hatası	107
6.5.	Sonuç	118
	SONUÇ	119
	KAYNAKLAR	121
	EKLER	123
	ÖZGEÇMİŞ	135

ŞEKİLLER DİZİNİ

Şekil 1.1.	Bir kontrol sisteminin temel öğeleri	6
Şekil 1.2.	Bir açık çevrim kontrol sistemi blok diyagramı	7
Şekil 1.3.	Bir kapalı çevrim kontrol sistemi blok diyagramı	8
Şekil 1.4.	Ölü zamanlı bir kontrol sistemi	9
Şekil 1.5.	Tek girişli-tek çıkışlı bir sistemin blok diyagramı	11
Şekil 1.6.	Kapalı çevrim bir sistemin blok diyagramı	12
Şekil 1.7.	Sistemin açık çevrim blok diyagramı	12
Şekil 1.8.	Fiziksel bir sistemin karalılık durumları	14
Şekil 1.9.	Geribeslemeli bir kontrol sistemi	17
Şekil 1.10.	Nyquist eğrisi	18
Şekil 1.11.	Bode diyagramı ve kazanç payı, faz payı, kazanç-faz geçiş frekansı ifadelerinin gösterimi	19
Şekil 2.1.	MATLAB komut penceresi	23
Şekil 2.2.	MATLAB M-file editör penceresi	24
Şekil 2.3.	MATLAB'da yardım dosyaları	25
Şekil 2.4.	$M(s)$ transfer fonksiyonunun birim basamak cevabı	28
Şekil 2.5.	$G(s)$ Transfer fonksiyonunun Bode diyagramı	29
Şekil 2.6.	$G(s)$ Transfer fonksiyonunun kök-yer eğrisi	30
Şekil 3.1.	(a) Tek kutuplu bir sistemin, (b) Üç kutuplu bir sistemin kök yer eğrilerinin karşılaştırılması	35
Şekil 3.2.	(a) Üç kutuplu bir sistemin kök-yer eğrisi, (b) ve (c) Üç kutuplu bir sisteme bir sıfır eklenmesinin etkilerini gösteren kök-yer eğrileri	36
Şekil 3.3.	Kompanzasyon teknikleri	39
Şekil 3.4.	Bir P kontrolörün blok diyagramı	40
Şekil 3.5.	P kontrolörün işlemsel yükselteçlerle gerçekleştirilmiş devre şeması	41
Şekil 3.6.	D kontrolörün işlemsel yükselteçli devre şeması	41
Şekil 3.7.	I kontrolörün işlemsel yükselteçli devre şeması	42
Şekil 3.8.	PI kontrolörün işlemsel yükselteçli devre şeması	44
Şekil 3.9.	Bir sistemin çeşitli PI parametreleri için birim basamak cevabı eğrileri	44
Şekil 3.10.	PD kontrolörün işlemsel yükselteçle gerçekleştirilmiş devre şeması	45
Şekil 3.11.	Bir sistemin çeşitli PD parametreleri için birim basamak cevabı eğrileri	46
Şekil 3.12.	PID kontrolörün işlemsel yükselteçli devre şeması	49
Şekil 3.13.	Bir kontrol sistemi için PD, PI, PID kontrolörlerin birim basamak cevabı eğrilerinin karşılaştırılması	50
Şekil 3.14.	PID katsayılarının birim basamak cevabı eğrisinden belirlenmesi	50
Şekil 3.15.	Sistemin Nyquist eğrisi	52
Şekil 3.16.	Kapalı çevrim sistem blok diyagramı	52
Şekil 4.1.	Bir kontrol sistemi	57
Şekil 4.2.	Lead kontrolörün (a) Basit devre şeması, (b) İşlemsel yükselteçli elektronik devre şeması	58
Şekil 4.3.	Bir lead kontrolörün kutup-sıfır yerleşimi	59
Şekil 4.4.	Lead kompanze edilmiş ve kompanze edilmemiş sistemlerin birim basamak cevaplarının karşılaştırılması	60
Şekil 4.5.	Bir lead kontrolörün Bode diyagramı	60
Şekil 4.6.	Bir lag kontrolörün (a) Pasif elemanlı devre şeması, (b) İşlemsel yükselteçli elektronik devre şeması	61
Şekil 4.7.	Lag kontrolörün kutup-sıfır yerleşimi	62

Şekil 4.8. Lag kompanze edilmiş ve kompanze edilmemiş sistemin birim basamak cevaplarının karşılaştırılması	63
Şekil 4.9. Bir lag kontrolörün Bode diyagramı	63
Şekil 4.10. Bir lag-lead kontrolörün (a) Basit devre formu (b) İşlemsel yükselteçli elektronik devre formu	65
Şekil 4.11. Lag-lead kompanze edilmiş ve edilmemiş sistemlerin birim basamak cevaplarının karşılaştırılması	66
Şekil 4.12. Bir Lag-lead kontrolörün Bode diyagramı	66
Şekil 5.1. Bir kontrol sistemi	70
Şekil 5.2. Kapalı çevrim bir kontrol sistemi	71
Şekil 5.3. Bir kontrol sistemi	73
Şekil 5.4. T_1 ve T_2 katsayılarına bağlı olarak elde edilen eğri ve çeşitli frekans değerlerinin gösterimi	74
Şekil 5.5. Sistemi kararlı yapan tüm T_1 ve T_2 parametreleri	75
Şekil 5.6. Bir kontrol sistemi	75
Şekil 5.7. T_1 ve T_2 katsayılarına bağlı olarak elde edilen eğri ve çeşitli frekans değerlerinin gösterimi	76
Şekil 5.8. Sistemi kararlı yapan tüm T_1 ve T_2 parametreleri	76
Şekil 5.9. Bir kontrol sistemi	77
Şekil 5.10. T_1 ve T_2 katsayılarına bağlı olarak elde edilen eğri ve çeşitli frekans değerlerinin gösterimi	77
Şekil 5.11. Sistemi kararlı yapan tüm T_1 ve T_2 parametreleri	78
Şekil 5.12. Bir kontrol sistemi	78
Şekil 5.13. α ve β katsayılarına bağlı olarak elde edilen eğri	79
Şekil 5.14. Sistemi kararlı yapan tüm α ve β parametreleri	80
Şekil 5.15. Farklı K değerleri için sistemi kararlı yapan tüm α ve β katsayıları	80
Şekil 5.16. Kontrol sistemi	81
Şekil 5.17. α ve β katsayılarına bağlı olarak elde edilen eğri	82
Şekil 5.18. Sistemi kararlı yapan tüm α ve β parametreleri	83
Şekil 5.19. Farklı K değerleri için sistemi kararlı yapan tüm α ve β katsayıları	84
Şekil 5.20. Kazanç payı-faz payı test edicili bir kontrol sistemi	84
Şekil 5.21. Kazanç payı-faz payı test edicili bir kontrol sistemi	86
Şekil 5.22. Sabit $\phi = 0$ değeri için A 'ya bağlı olarak sistemi kararlı yapan α ve β değerleri	87
Şekil 5.23. $A = 1$ sabit değeri için ϕ 'ye bağlı olarak sistemi kararlı yapan α ve β değerleri	87
Şekil 5.24. $A = 5$ ve $\phi = 45$ 'in kesişimi	88
Şekil 5.25. Zaman gecikmeli bir kontrol sistemi	88
Şekil 5.26. Zaman gecikmeli bir kontrol sistemi	90
Şekil 5.27. $K = 1$ için sistemi kararlı yapan α ve β değerleri	91
Şekil 5.28. Farklı K değerleri için sistemi kararlı yapan α ve β değerleri	91
Şekil 5.29. İkinci dereceden Pade yaklaşımında $K = 1$ için sistemi kararlı yapan α ve β değerleri	92
Şekil 5.30. İkinci dereceden Pade yaklaşımında farklı K değerleri için sistemi kararlı yapan α ve β değerleri	93

Şekil 5.31. Birinci dereceden ve ikinci dereceden Pade yaklaşımlarının karşılaştırılması	93
Şekil 6.1. Bir dc motor kontrol sistemi	98
Şekil 6.2. Nominal transfer fonksiyonu ve sekiz Kharitonov transfer fonksiyonu için sistem kararlılığını sağlayan tüm α ve β katsayıları	100
Şekil 6.3. İnterval sistem için elde edilen dayanıklı kararlılık bölgesi	100
Şekil 6.4. 16 Kharitonov transfer fonksiyonu için sistem kararlılığını sağlayan tüm α ve β katsayıları	102
Şekil 6.5. İnterval sistem için dayanıklı kararlılık bölgesi	102
Şekil 6.6. İkinci dereceden bir kontrol sistemi blok diyagramı	105
Şekil 6.7. Çeşitli ξ değerleri için ikinci dereceden bir sistemin birim basamak cevabı eğrileri	106
Şekil 6.8. Birim basamak cevapta geçici cevap karakteristiklerinin gösterilmesi	107
Şekil 6.9. Bir kontrol sistemi	108
Şekil 6.10. Sistemin birim basamak cevabı için %15-%20 yüzde aşma sağlayan x bölgesi	109
Şekil 6.11. x bölgesi içinde $\alpha = 10484$, $\beta = 1231$ ve $\alpha = 8788$, $\beta = 1231$ noktaları için sistemin birim basamak cevabı eğrileri	110
Şekil 6.12. x bölgesi içinde $\alpha = 10484$, $\beta = 1231$ ve $\alpha = 8788$, $\beta = 1231$ noktaları için sistemin birim rampa giriş cevapları	111
Şekil 6.13. Nominal ve 8 Kharitonov transfer fonksiyonu için %15-%20 maksimum yüzde aşma sağlayan bölgeler	112
Şekil 6.14. Nominal ve 8 Kharitonov fonksiyonu için $\alpha = 54.43$, $\beta = 630.85$ noktasının sağladığı birim basamak cevapları	113
Şekil 6.15. İnterval sistem için 625 transfer fonksiyonunun birim basamak cevapları	113
Şekil 6.16. İnterval sistem için sekiz Kharitonov ve nominal transfer fonksiyonunu birim rampa cevapları	114
Şekil 6.17. $K = 1$ için sistemi kararlı yapan tüm α ve β değerleri	115
Şekil 6.18. $K = 100$ için tüm kararlı lag/lead kontrolörler ve $\beta = 0.04K\alpha$ çizgisi	116
Şekil 6.19. $\alpha = 7$ ve $\beta = 28$ için kapalı çevrim sistemin birim rampa cevabı	116
Şekil 6.20. $\alpha = 7$ ve $\beta = 28$ için kapalı çevrim sistemin birim basamak cevabı	117
Şekil 6.21. $K = 100$ olmak üzere çeşitli α ve β değerleri için sistemin birim basamak cevabı eğrileri	117

ÇİZELGELER DİZİNİ

Çizelge 1.1. Routh tablosu	16
Çizelge 3.1. PID parametrelerinin kapalı çevrim cevabı üzerindeki etkileri	48
Çizelge 3.2. Ziegler-Nichols birim basamak cevabı metoduna göre PID katsayıları	51
Çizelge 3.3. Ziegler-Nichols frekans cevabı metoduna göre PID parametreleri	53



SİMGELER DİZİNİ

$r(t)$	Zaman domeni giriş sinyali
$y(t)$	Zaman domeni çıkış sinyali
$g(t)$	Zaman domeni sistem gösterimi
$R(s)$	Laplace domeni giriş sinyali
$Y(s)$	Laplace domeni çıkış sinyali
$G(s)$	Laplace domeni sistem transfer fonksiyonu
$C(s)$	Kontrolörün Laplace domeni gösterimi
$H(s)$	Laplace domeni geri besleme sinyali
$\Delta(s)$	Karakteristik denklem
g_m	Kazanç payı
ϕ_m	Faz payı
ω	Frekans
ω_p	Faz kesim frekansı
ω_g	Kazanç kesim frekansı
$l(\alpha, \beta, \omega)$	Kararlılık sınır eğrisi
$G_c(s)$	Kazanç payı–Faz payı test edicisi transfer fonksiyonu
ζ	Sönüm oranı
K_m	Motor sabiti
J	Inertia
b	Sürtünme kuvveti
R_f	Rezistans
L_f	İndüktans

BÖLÜM I

OTOMATİK KONTROL SİSTEMLERİNE GİRİŞ

- 1.1 Giriş
- 1.2 Tarihçe
- 1.3 Bir Kontrol Sisteminin Temel Öğeleri
 - 1.3.1 Açık Çevrimli Kontrol Sistemleri
 - 1.3.2 Kapalı Çevrimli Kontrol Sistemleri
- 1.4 Lineer ve Lineer Olmayan Sistemler
 - 1.4.1 Lineer Olmayan Sistemlerin Lineerleştirilmesi
- 1.5 Ölü Zamanlı Sistemler
- 1.6 Transfer Fonksiyonları
 - 1.6.1 Açık Çevrim Transfer Fonksiyonu
 - 1.6.2 Kapalı Çevrim Transfer Fonksiyonu
- 1.7 Karakteristik Denklem
- 1.8 Lineer Geribeslemeli Sistemlerin Kararlılığı
- 1.9 Kararlılığı Belirleme Yöntemleri
 - 1.9.1 Routh-Hurwitz Kararlılık Kriteri
 - 1.9.2 Nyquist Kararlılık Kriteri
 - 1.9.3 Bode Diyagramı
- 1.10 Sonuç

1.1 Giriş

Otomatik kontrol sistemleri günümüzün modern toplumlarının tüm hayatını etkilemektedir [2, 5, 7]. Bu tür sistemler teknolojik gelişmelerde bir katalizör görevi görürler [2]. Otomatik tost makinesi, termostat, çamaşır makinesi, bilgisayar, mikroişlemci, uzay araçları ve üretilen araçların kalite ve üretimini hızlandıran kontrol sistemleri tüm hayatımızı etkilemektedir. Kontrol sistemleri artan dünya nüfusunun ihtiyaçlarını karşılamak için tüm endüstriyel toplulukların vazgeçilmez bir parçasıdır. Teknolojik gelişmeler sayesinde günümüzde uzayda seyahat etmek ve dış uzay araştırmaları yapmak artık pek de zor kavramlar değildir. Tüm bunları sağlayan araçlar çok sayıda kontrol sisteminin birbiriyle uyumlu birlikteliği ve çalışması sonucu oluşmaktadır.

Otomatik kontrol mühendislik ve bilimin ilerlemesinde çok önemli bir role sahiptir. Örneğin üretim endüstrisinde makine araçlarının sayısal kontrolünde, uçak endüstrisinde oto pilot sistemlerinin tasarımında, otomobil endüstrisinde araba ve kamyonların tasarımında otomatik kontrol önemli bir yere sahiptir.

Sistemlerin denetimi bilimler arası bir konudur ve tüm mühendislik alanlarını yakından ilgilendirmektedir. Bu nedenle kontrol sistemleri, farklı üretimler yapan ve değişik türde işlerde çalışan, makine, elektrik, elektronik, uçak, nükleer vb. mühendislerini çok yakından ilgilendirmektedir [7]. Kontrol organlarının donanımında kullanılan teknikler ve bunların tasarımı daha çok elektrik, elektronik ve makine mühendisliğini ilgilendirirken kontrol organlarının sistemlerde kullanımı ve değerlendirilmesi ise tüm mühendislik alanlarını doğrudan ilgilendirmektedir. Çok yönlü otomatik kontrol konusu günümüzün en ümit verici ve sınırsız büyüyen alanlarından biri olarak görülmektedir. Bilgisayarların kontrol döngüsü içinde kullanımı bu konuyu daha geniş kapsamlı bir hale getirmiştir [7].

Otomatik kontrolün teori ve pratikte sağladığı ilerlemeler, örneğin dinamik sistemlerin en uygun performansının sağlanmasında, üretimin geliştirilmesinde, rutin olarak elle yapılan ağır işlerin kolaylaştırılmasında ve daha birçok örnek nedeniyle mühendis ve bilim adamları bu alanı iyi anlamak ve bilmek durumundadırlar [2,5].

Denetim sistemleri, kısaca enerji, malzeme veya diğer kaynakların akışını düzenleyen aygıtlar olarak tanımlanır. Denetim sistemleri denetlenen niceliklerin değerlerini sabit tutar veya bu değerlerin önceden belirlenmiş biçimde değişimini sağlar.

Bir kontrol sistemi bazı elemanların karşılıklı şekilde birbirine bağlanmasından meydana gelmiştir. Bu sistem elemanları arasında giriş ve çıkışlar yoluyla bağlantı sağlanır. Sistem elemanlarının işlevleri, giriş, çıkış ve sistem elemanları arasındaki bilgi akışı blok diyagramları ile gösterilir. Bu diyagramlar sistem elemanlarının etki ve neden-sonuç ilişkilerine göre sıralanmalarını ve sistemin yapısının incelenmesini sağlar. Kontrol sisteminde giriş sebep, çıkış ise girişin sebep olduğu bir sonuçtur. Bir kontrol sistemlerini anlamak için aşağıdaki terimleri bilmek yararlı olacaktır:

Sistem: Genel anlamda bir bütün oluşturacak şekilde karşılıklı olarak birbirine bağlı elemanlar topluluğudur.

Kontrol: Değişken bir niceliğin ya da nicelikler kümesinin önceden belirlenmiş bir koşula uyumunu sağlamaya yönelik gerçekleştirilen işlemler bütünüdür.

Kontrol sistemi: Kendisini veya başka bir sistemi kumanda etmek, yönlendirmek veya ayarlamak üzere birleştirilen fiziksel organlar kümesidir. Kontrol sistemleri kontrol edilen niceliklerin değerini sabit tutar ya da önceden belirlenmiş şekilde değişmesini sağlar.

Otomatik kontrol: Kontrol faaliyetlerinin insan girişimi olmaksızın önceden belirlenen bir amaca göre denetimi ve yönlendirilmesidir.

Giriş: Kontrol sisteminden belli bir cevap almak üzere bir dış kaynaktan sisteme uygulanan uyarıdır.

Çıkış: Kontrol sisteminden sağlanan cevaptır.

Hata ve sapma: Çıkışın herhangi bir anda arzu edilen değere göre farkıdır.

Bozucu girişler: Sistemin çıkışı üzerinde arzu edilmeyen yönde etki yapan girişlerdir. Bu bozucu girişler sistemin kendi içerisinde mevcut olabilir ya da dışarıdan sisteme etki edebilir.

Tezin çalışma konusu olan lag/lead (faz gerilemeli/faz ilerlemeli) kontrolörler günümüz endüstrisinde PID kontrolörler kadar yaygın olarak kullanılan klasik kontrolör tiplerinden biridir. Bu kontrolörler iki veya üç parametreye sahiptirler. Bu sebeple bunları ayarlamak kolaydır. Gerçekte PID kontrolörler, lag/lead kontrolörlerin özel bir durumudur. Pratikte bir PI kontrolör bir lag (faz gerilemeli) kontrolör gibi davranmakta, bir PD kontrolör, lead (faz ilerlemeli) kontrolör gibi davranmakta ve PID kontrolörler ise bir lag-lead kontrolör gibi davranmaktadır. Bu kontrolörler arasında çok fazla bir fark bulunmamasına rağmen birtakım farklar mevcuttur. Örneğin PID kontrolörler sadece OP-AMP gibi aktif elemanlarla gerçekleştirilebilirken lag/lead kontrolörler hem aktif hem de pasif devre elemanlarıyla gerçekleştirilebilmektedir. Ayrıca pasif devre

çıkışlı (SISO) sistemlerle ilgili olan klasik kontrol teorisi çok girişli-çok çıkışlı (MIMO) sistemlerde yetersiz kaldı. 1960'lardan beri sayısal bilgisayarların mevcut olması karmaşık sistemlerin zaman domeni analizini mümkün kıldı.

1960'lardan 1980'lere deterministik ve stokastik sistemlerin optimal kontrolü, bunların yanı sıra kompleks sistemlerin öğrenilmesi ve uyarlanabilmesi başarıyla gerçekleştirildi. 1980'lerden bu yana modern kontrol teorisindeki gelişmeler robust yani dayanıklı kontrol etrafında oldu.

Günümüzde sayısal bilgisayarlar kontrol sistemlerinin ayrılmaz bir parçası haline gelmiştir. Modern kontrol teorisinin son uygulamaları mühendisliğin olmadığı biyolojik, biyomedikal, ekonomik ve sosyoekonomik sistemleri de içermektedir [5].

1.3 Bir Kontrol Sisteminin Temel Öğeleri

Bir kontrol sistemi temel olarak üç öğeyle ifade edilebilir [6]. Bunlar:

1. Kontrolün amaçları (girişler)
2. Kontrol sistemi öğeleri
3. Sonuç ya da çıkışlar

Bu öğelerin birbirleriyle olan ilişkisi şekil 1.1' de gösterilmiştir:



Şekil 1.1 Bir kontrol sisteminin temel öğeleri

Kontrol sistemlerinde amaçlar r girişleri ile ya da başka bir ifadeyle sürücü işaretlerle belirlenir, sonuçlar ise y çıkışlarını ya da kontrol edilen değişkenleri etkiler.

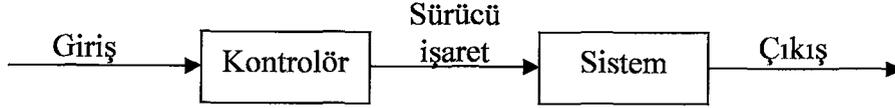
Genel olarak bir kontrol sisteminin amacını, kontrol sisteminin elemanları aracılığı ile girişleri kullanarak çıkışları önceden belirlenmiş bir şekilde kontrol etmek şeklinde özetleyebiliriz. Otomobillerde komut kontrolü, otomobillerde boşa hız kontrolü, güneş yansıtıcılarında güneş izleme kontrolü, kontrol sistem uygulamalarına örnek olarak verilebilir.

Kontrol sistemleri kontrol (denetim) etkisi açısından iki ana sınıfa ayrılır:

1. Açık çevrimli kontrol sistemleri (Geribeslemesiz sistemler)
2. Kapalı çevrimli kontrol sistemleri (Geribeslemeli sistemler)

1.3.1 Açık Çevrimli Kontrol Sistemleri

Giriş ve çıkış bağıntıları önceden belli olan ve iç veya dış bozuculara maruz kalmayan sistemlerde kullanılırlar. Giriş ve çıkışın bir karşılaştırılması yapılmadığından sistemin çalışma doğruluğu yapılan kalibrasyonun yani ayarlamamanın derecesine bağlıdır. Bu tür sistemler ya zamanlama ya da sıralama esasına göre çalışırlar. Örneğin; otomatik çamaşır makinalarında giriş bir program şeklinde verilir ve sistem program sırasını izler. Trafik ışıklarında ise program zaman esasına göredir. Işıkların yanıp sönmeleri belli sırada belli zaman süresi kadardır. Açık çevrimli bir kontrol sisteminin blok diyagramı şekil 1.2' de görülmektedir:



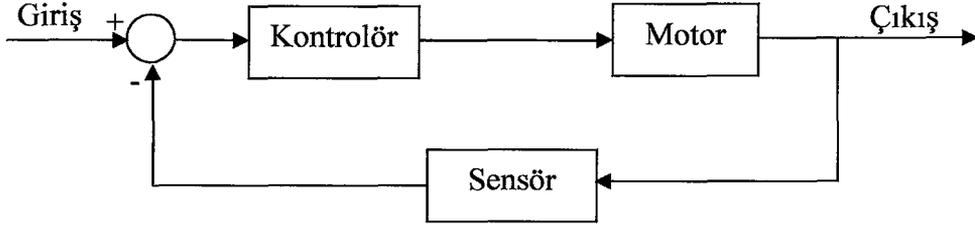
Şekil 1.2 Bir açık çevrim kontrol sistemi blok diyagramı

1.3.2 Kapalı Çevrimli Kontrol Sistemleri

Bu tür sistemlerde denetim etkisi sistemin çıkışına bağlıdır. Sistemin çıkışı ölçülüp geri beslendikten sonra arzu edilen giriş değeri ile karşılaştırılır. Yani giriş çıkıştan haberdardır. Geribesleme negatif ve pozitif geribesleme olmak üzere iki çeşittir. Negatif geribeslemede çıkıştaki değişimler girişe ters yönde etki eder.

Negatif geribeslemede daima giriş ile çıkışın bir farkı alınır ve bu fark pozitif veya negatif değerli olabilir. Denetim organına bir hata girişi olarak iletilen bu değer çıkışın istenilen değere getirilmesini ve bu değerinde sabit tutulmasını sağlar. Negatif geribesleme endüstriyel sistemlerin en önemli özelliğidir ve daima hatayı en küçük değerinde tutmaya veya sıfır yapmaya çalışır.

Pozitif geribeslemede çıkış girişe aynı yönde etki eder. Bu sebeple çıkışta herhangi bir artış meydana gelecek olursa bu giriş ile toplanarak hata sinyalinde bir artış ve dolayısıyla da denetim sinyalinde bir artış meydana getirir. Bu ise sistemde çıkışı daha da artıracak yönde bir etki yaratır. Pozitif geribesleme, iç döngüler hariç kapalı çevrim denetim sistemlerinde kullanılmaz. Şekil 1.3' de kapalı çevrim bir sistemin blok diyagramı görülmektedir.



Şekil 1.3 Bir kapalı çevrim kontrol sistemi blok diyagramı

1.4 Lineer ve Lineer Olmayan Sistemler

Elde edilen matematiksel model denklemleri doğrusal olan yani düzgün bir şekilde değişen sistemlere lineer (doğrusal) sistemler denilir. Lineer sistemlerin en önemli özelliği bu tür sistemlere süperpozisyon ilkesinin uygulanabilmesidir.

Süperpozisyon ilkesi, aynı anda iki farklı giriş fonksiyonunun uygulanmasından kaynaklanan cevap fonksiyonunun bu iki giriş fonksiyonunun ayrı ayrı uygulanmasından ortaya çıkan cevap fonksiyonlarının toplamına eşit olduğunu ifade eder. Kesin olarak konuşmak gerekirse tüm fiziksel sistemler belirli bir ölçünün ötesinde doğrusal olmadığından uygulamada doğrusal bir sistem yoktur [6, 7].

Lineer geribeslemeli kontrol sistemleri sadece analiz ve tasarım kolaylığı nedeniyle yaratılmış ideal bir modeldir. Yani lineer olarak ele alınan sistemler aslında tam olarak lineer olmayıp belirli bir çalışma bölgesi için lineer kabul edilen sistemlerdir.

Lineer olmayan sistemlere ait bağıntıları ve çözümleri elde etmek oldukça güçtür ve bazen analitik çözümler mümkün olmamaktadır. Dolayısıyla lineer olmayan sistemlerin lineermiş gibi ele alınması yalnızca bir yaklaşımdır. Bu yaklaşımın gerçek duruma yaklaşma oranı tasarlanan modelin mükemmeliyetini belirler.

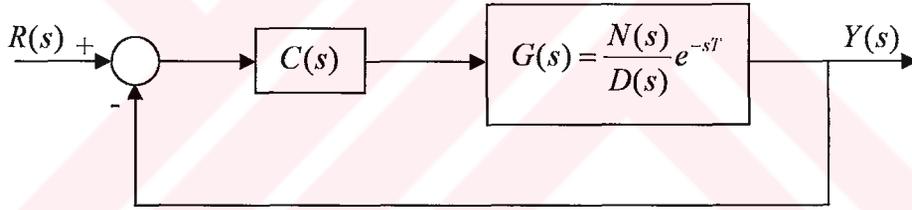
1.4.1 Lineer Olmayan Sistemlerin Lineerleştirilmesi

Birçok fiziksel ilişki çoğunlukla lineer denklemlerle ifade edilebilmesine rağmen aslında bu ilişkiler tam olarak lineer değildir. Yapılan dikkatli çalışmalar lineer sistemler olarak adlandırılan fiziksel sistemlerin aslında sadece sınırlı çalışma aralığında lineer olduğunu ortaya koyar. Pratikte, elektromekanik sistemler, hidrolik sistemler, pnömatik sistemler vb. birçok sistem, değişkenler arasında lineer olmayan ilişkiler içerirler. Örneğin bir bileşenin çıkışı büyük sinyaller için doyuma ulaşabilir ya da sistemde ölü zaman söz konusu olabilir.

Bir sisteme süperpozisyon ilkesi uygulanamıyorsa sistem lineer değildir. Daha önce de belirtildiği gibi lineer olmayan sistemler genellikle sınırlı bir bölge içerisinde doğrusal karakteristikler gösterebilir. İşte lineer olmayan sistemlerin lineerleştirilmesinde sistemin bu sınırlı bölge içinde çalıştığı kabul edilir. Fakat unutmamak gerekir ki lineer olmayan sistemlerin lineerleştirilmesi sonucu genellikle lineer zamanla değişen sistemler elde edilir [6].

1.5 Ölü Zamanlı Sistemler

Pratikte kullanılan hidrolik, mekanik pnömatik vb. birçok sistemde ölü zamanla karşılaşılır. Bunun yanı sıra bilgisayar kontrollü sistemlerde de bilgisayarların sayısal işlemleri yerine getirmek için zamana ihtiyacı olduğundan zaman gecikmesi söz konusudur. Bu tür sistemler giriş işaretine belirli bir zaman sonra yanıt verirler. Aşağıda $C(s)$ kontrolör ve $G(s)$ sistem transfer fonksiyonu olmak üzere zaman gecikmeli bir sistemin blok diyagramı verilmiştir.



Şekil 1.4 Ölü zamanlı bir kontrol sistemi

Şekil 1.4'den de görüleceği üzere sistemin transfer fonksiyonunda e^{-sT} ifadesi yer almaktadır yani sistemin transfer fonksiyonu rasyonel değildir. Rasyonel olmayan transfer fonksiyonuna sahip sistemleri incelemek daha zordur. İleride açıklanacak olan Routh-Hurwitz kriteri gibi pek çok analitik yöntem sadece rasyonel fonksiyonları inceleyebilmemizi sağlamaktadır. Bu sebeple ölü zamanlı transfer fonksiyonlarını inceleyebilmek için bunları rasyonel fonksiyonlarla ifade etmek gerekir. Ölü zamanlı transfer fonksiyonlarını rasyonel fonksiyonlarla ifade etmenin birçok yolu mevcuttur. Bu yöntemlerden biri üstel fonksiyonu Maclaurin serisine açmaktır [3,6]. Buna göre:

$$e^{-sT} \cong 1 - Ts + \frac{(Ts)^2}{2!} - \frac{(Ts)^3}{3!} + \frac{(Ts)^4}{4!} - \dots \quad (1.1a)$$

ya da

$$e^{-sT} \cong \frac{1}{1 + Ts + \frac{(Ts)^2}{2!} + \dots} \quad (1.1b)$$

açılımlarıyla ifade edilebilir. Ancak büyük genlikli Ts 'ler için yaklaşıklık geçerli değildir.

Diğer bir yöntem olan Pade açılımının kullanılması halinde ise daha iyi bir yaklaşım elde edilir. Pade yaklaşımına göre elde edilen açılımlar (1.1c), (1.1d), (1.1e) denklemleriyle verilmiştir. Bu açılımların derecesi isteğe göre artırılabilir.

$$e^{-sT} \cong \frac{1 - \frac{(Ts)}{2} + \left(\frac{Ts}{2}\right)^2 \frac{1}{2!} - \left(\frac{Ts}{2}\right)^3 \frac{1}{3!} + \dots}{1 + \left(\frac{Ts}{2}\right) + \left(\frac{Ts}{2}\right)^2 \frac{1}{2!} + \left(\frac{Ts}{2}\right)^3 \frac{1}{3!} + \dots} \quad (1.1c)$$

Bu denklem e^{-sT} 'nin Pade yaklaşımına göre genel açılım ifadesidir. Birinci dereceden Pade yaklaşımına göre:

$$e^{-sT} \cong \frac{1 - \frac{Ts}{2}}{1 + \frac{Ts}{2}} \quad (1.1d)$$

ve ikinci dereceden Pade yaklaşımına göre ise:

$$e^{-sT} \cong \frac{1 - \frac{Ts}{2} + \frac{(Ts)^2}{12}}{1 + \frac{Ts}{2} + \frac{(Ts)^2}{12}} \quad (1.1e)$$

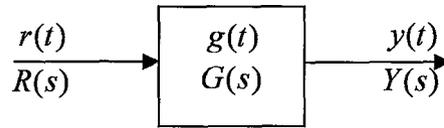
olarak elde edilir.

Açılımların derecesi arttıkça sistemin de derecesi artmakta ve işlemler oldukça karmaşık bir hale gelmektedir. Genel olarak ikinci dereceden Pade yaklaşımı sistem kararlılığının incelenmesinde yeterli yaklaşıklık sağlamaktadır. Daha üst dereceli açılımların sağladığı sonuçlar ikinci dereceden Pade yaklaşımının sağladığı sonuçlara oldukça yakındır bu sebeple işlem karmaşıklığını önlemek açısından ikinci dereceden Pade yaklaşımını kullanmak oldukça avantajlıdır.

Daha sonraki bölümlerde bu konu ayrıntılarıyla ve örneklerle beraber incelenecektir. Bu şekilde konunun daha iyi anlaşılması sağlanacaktır.

1.6 Transfer Fonksiyonları

Kontrol edilen sistemlerin analiz ve sentezinde öncelikle prosesin matematiksel olarak modellenmesi önemli bir adım oluşturur. Bu amaçla transfer fonksiyonları olarak adlandırılan fonksiyonlar kullanılır. Transfer fonksiyonları diğer bir deyişle aktarım işlevleri, çoğunlukla lineer zamanla değişmeyen sistemlerin giriş-çıkış bağıntılarını karakterize etmek amacıyla kullanılırlar. Unutmamak gerekir ki transfer fonksiyonu kavramı yalnızca lineer sistemlere uygulanabilir.



Şekil 1.5 Tek girişli-tek çıkışlı bir sistemin blok diyagramı

Doğrusal zamanla değişmeyen bir sistemin transfer fonksiyonu, tüm başlangıç koşullarının sıfır olduğu varsayımı altında sisteme uygulanan impuls yanıtının Laplace dönüşümü olarak tanımlanır [1-8]. Şekil 1.5’de gösterilen tek girişli ve tek çıkışlı bir sistemde giriş $r(t)$, çıkış $y(t)$ ve impuls yanıtı $g(t)$ olmak üzere $G(s)$ sistemin transfer fonksiyonunu ifade etsin. Bu durumda transfer fonksiyonu:

$$G(s) = L[g(t)] \quad (1.2)$$

olarak tanımlanır. $G(s)$ transfer fonksiyonu, tüm başlangıç koşulları sıfır olmak üzere $y(t)$ çıkışının Laplace dönüşümü olan $Y(s)$ ’in $r(t)$ girişinin Laplace dönüşümü olan $R(s)$ ’e oranı olarak ifade edilir. Bu durum, denklem (1.3)’de gösterilmiştir.

$$G(s) = \frac{Y(s)}{R(s)} \quad (1.3)$$

Doğrusal bir sistemin transfer fonksiyonu impuls yanıtı cinsinden tanımlanmasına rağmen uygulamada doğrusal zamanla değişmeyen bir sistemin giriş-çıkış ilişkisi genellikle bir diferansiyel denklemle ifade edilir. Ayrıca transfer fonksiyonunun diferansiyel denklemden türetilmesi daha kolaydır.

Doğrusal bir sistem aşağıdaki (1.4) diferansiyel denklemlerle tanımlanmış olsun:

$$a_n \frac{d^n y(t)}{dt^n} + a_{n-1} \frac{d^{n-1} y(t)}{dt^{n-1}} + \dots + a_1 \frac{dy(t)}{dt} + a_0 y(t) = b_m \frac{d^m r(t)}{dt^m} + b_{m-1} \frac{d^{m-1} r(t)}{dt^{m-1}} + \dots + b_1 \frac{dr(t)}{dt} + b_0 r(t) \quad (1.4)$$

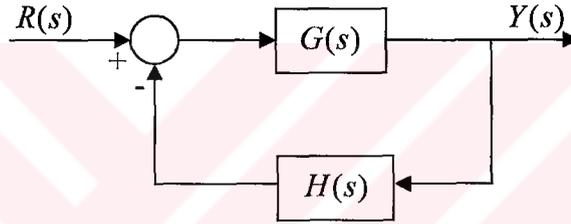
burada a_0, a_1, \dots, a_n ve b_0, b_1, \dots, b_m katsayıları sabit katsayılardır ve genellikle $n \geq m$ ’dir. Bu sistemin transfer fonksiyonunu elde etmek için sıfır başlangıç koşulları

altında (1.4) nolu denklemin her iki tarafının Laplace dönüşümünü alır ve çıkışı girişe oranlarsak transfer fonksiyonunu denklem (1.5)'de gösterildiği gibi ele ederiz:

$$G(s) = \frac{Y(s)}{R(s)} = \frac{b_m s^m + b_{m-1} s^{m-1} + \dots + b_1 s + b_0}{a_n s^n + a_{n-1} s^{n-1} + \dots + a_1 s + a_0} \quad (1.5)$$

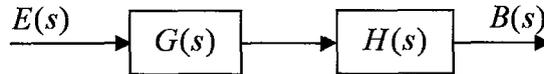
Transfer fonksiyonu, sisteme uygulanan giriş ya da başka bir ifadeyle uyarı fonksiyonundan bağımsızdır. Transfer fonksiyonu, sistemin çıkışını girişine oranlamak için gerekli birimleri (bilgileri) içerir ancak sistemin fiziksel yapısı ile ilgili hiçbir bilgi taşımaz [5-7]. Bu sebeple farklı fiziksel yapılara sahip birçok sistemin transfer fonksiyonları aynı olabilir

1.6.1 Açık Çevrim Transfer Fonksiyonu



Şekil 1.6 Kapalı çevrim bir sistemin blok diyagramı

Şekil 1.6'da görülen kapalı çevrim bir sistemin açık çevrim transfer fonksiyonu blok diyagramının toplama noktasından açılması ile elde edilen transfer fonksiyonu olarak tanımlanabilir. Şekil 1.6'da görülen sistemi toplama noktasından açacak olursak:



Şekil 1.7 Sistemin açık çevrim blok diyagramı

şekil 1.7'de görülen sistemi elde ederiz. Buna göre açık çevrim transfer fonksiyonu

$$\frac{B(s)}{E(s)} = G(s)H(s) \quad (1.6)$$

olarak elde edilir.

1.6.2 Kapalı Çevrim Transfer Fonksiyonu

Bir kapalı çevrim sistemin kapalı çevrim transfer fonksiyonu, çıkışın Laplace dönüşümünün girişin Laplace dönüşümüne oranı şeklinde tanımlanır. Bu transfer fonksiyonu sistem davranışı ile ileri besleme ve geri besleme elemanları arasındaki bağıntıyı verir. Şekil 1.6'da gösterilen sistemin kapalı çevrim transfer fonksiyonu aşağıdaki gibidir:

$$\frac{Y(s)}{R(s)} = \frac{G(s)}{1 + G(s)H(s)} \quad (1.7)$$

1.7 Karakteristik Denklem

Daha önce denklem (1.5)'de elde edilen kapalı çevrim transfer fonksiyonunun paydası karakteristik polinomdur ve bu polinom sıfıra eşitlenerek sistemin karakteristik denklemi elde edilir. Buna göre lineer bir sistemin karakteristik denklemi

$$\Delta(s) = a_n s^n + a_{n-1} s^{n-1} + \dots + a_1 s + a_0 = 0 \quad (1.8)$$

şeklindedir. Bu denklemin kökleri sistemin kutupları olarak adlandırılır.

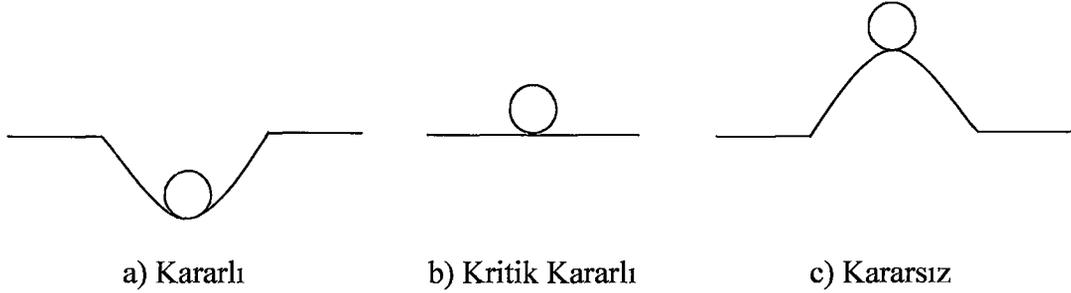
Lineer bir sistemin kararlılığı, karakteristik denklem kökleriyle belirlenebilir. Eğer karakteristik denklemin tüm kökleri negatif reel kısımlara sahipse başka bir deyişle sol yarı s düzleminde yer alıyorsa sistem kararlıdır. Fakat köklerden bir tanesi dahi pozitif reel kısma sahip ise yani sağ yarı s düzleminde yer alıyorsa sistem kararsızdır. Köklerin sanal eksen üzerinde yer alması durumunda ise sistem kritik kararlıdır.

Karakteristik denklem ifadesini ve dolayısıyla kararlılık analizlerini daha sonraki bölümlerde oldukça sık kullanacağız.

1.8 Lineer Geribeslemeli Sistemlerin Kararlılığı

Bir kontrol sisteminin en önemli özelliği kararlılığıdır. Eğer bir kontrol sistemi sınırlı giriş ve buna ek olarak bozucu girişler karşısında sınırlı büyüklükte cevap veriyorsa kararlıdır. Kararlı bir kontrol sistemi bozucu girişler karşısında (gürültü, rüzgar, sıcaklık gibi çevresel koşullar bunlara örnek olarak verilebilir) geçici durum davranışı gösterdikten sonra denge konumuna yani olması gereken başlangıç durumuna döner. Eğer bunu sağlayamıyorsa yani istenmeyen koşullar söz konusu olduğunda tekrar normal çalışma konumuna dönemiyorsa sistem kararsızdır. Kararlılık kavramını fiziksel

olarak şekil 1.8'de [7] verilen bir bilyenin farklı yüzeylerdeki hareketi ile açıklayabiliriz.



Şekil 1.8 Fiziksel bir sistemin kararlılık durumları

Şekil 1.8.a'da bilye sağa veya sola bir hareket verilip bırakılacak olursa bilye birkaç salınım hareketi yaptıktan sonra ilk konumuna dönecektir. Bu şekil anlaşılacağı üzere kararlı bir sistemi temsil etmektedir. Ayrıca şekil 1.8.a'da bilyeye hangi yöne doğru hareket verilirse verilsin bilye giriş hareketine ters yönde bir çıkış hareketi verir başka bir deyişle bu şekil negatif geribesleme etkisini göstermektedir.

Şekil 1.8.b'de düz bir düzlem üzerinde yer alan bilyeye bir hareket verilecek olursa sürtünme olmadığı sürece bilye hareketini sonsuza kadar devam ettirir. Bu durum kritik (nötr) kararlılığı göstermektedir.

Şekil 1.8.c'de yer alan bilye yerinden oynatılacak olursa bir daha eski konumuna dönmek üzere hareket eder. Bu durum kararsız bir sistemi temsil etmektedir. Ayrıca şekil 1.8.c pozitif geribesleme etkisini açıklamaktadır. Çünkü burada bilyeye hangi yöne giriş verilirse o yöne doğru hareket eder yani giriş ile çıkış aynı yöndedir.

1.9 Kararlılığı Belirleme Yöntemleri

Lineer kontrol sistemlerinin en önemli problemi kararlılıktır. Yani hangi şartlar altında bir kontrol sistemi kararsız hale gelir, eğer bir sistem kararsızsa nasıl kararlı hale getirilebilir her zaman cevabı aranan sorulardır.

Tezin bu bölümünde temel olarak bilinen kararlılık analiz yöntemleri ana hatlarıyla incelenecektir.

1.9.1 Routh-Hurwitz Kararlılık Kriteri

Doğrusal bir kontrol sisteminin kararlılığı karakteristik denklemin kökleriyle belirlenebilir. Bir doğrusal sistemin kararlılığı kendisine ait bir özellik olup sistemin girişinden bağımsızdır.

Bir sistemin sadece kararlı olup olmadığının belirlenmesi gerektiğinde karakteristik denklem köklerinin işaretinin belirlenmesi yeterli bilgiyi sağlamaktadır. Karmaşık sayı düzleminde köklerin bulunmasına gerek kalmadan kararlılığın incelenmesi Routh-Hurwitz kararlılık ölçütü ile yapılmaktadır.

Routh-Hurwitz kararlılık kriteri karakteristik denklem polinomunu çözmeden kararsız kökler olup olmadığını belirlememizi sağlar. Bu kararlılık kriteri sadece sonlu sayıda terim içeren polinomlara uygulanabilir.

Bir sistemin Routh-Hurwitz kararlılık kriteriyle incelenebilmesi için aşağıdaki işlemler gerçekleştirilir:

1. Sistemin karakteristik denklemi aşağıdaki gibi yazılır:

$$\Delta(s) = a_n s^n + a_{n-1} s^{n-1} + a_{n-2} s^{n-2} + \dots + a_2 s^2 + a_1 s + a_0 = 0 \quad (1.9)$$

Burada tüm katsayılar gerçek niceliklerdir ve $a_n > 0$ olduğu varsayılmaktadır. Yani tüm katsayılar pozitif ve sıfırdan farklı olmalıdır.

2. Eğer herhangi bir sabit sıfır veya negatifse kök ya da kökler sanaldır ya da pozitif reel kısma sahiptir. Bu durumda sistem kararlı değildir. Eğer sadece mutlak kararlılıkla ilgileniliyorsa bu işlem prosedürlerini izlenmesine gerek yoktur. Bütün sabitlerin pozitif olması yeterlidir. Bu ise Routh-Hurwitz kararlılık kriterinin gereklilik şartıdır.

3. Eğer bütün sabitler pozitifse yani gereklilik şartı sağlanıyorsa karakteristik denklem polinomunun sabitleri için çizelge 1'de gösterilmiş olan Routh tablosu oluşturulur.

s^n	a_n	a_{n-2}	a_{n-4}	a_{n-6}	...
s^{n-1}	a_{n-1}	a_{n-3}	a_{n-5}	a_{n-7}	...
s^{n-2}	b_1	b_2	b_3	b_4	...
s^{n-3}	c_1	c_2	c_3	c_4	...
.
.
.
s^2	e_1	e_2			
s^1	f_1				
s^0	g_1				

Çizelge 1.1 Routh tablosu

Tablodaki katsayılar aşağıdaki gibi elde edilir:

$$b_1 = \frac{a_{n-1} \cdot a_{n-2} - a_n \cdot a_{n-3}}{a_{n-1}}, \quad b_2 = \frac{a_{n-1} \cdot a_{n-4} - a_n \cdot a_{n-5}}{a_{n-1}} \quad \dots$$

$$c_1 = \frac{b_1 \cdot a_{n-3} - b_2 \cdot a_{n-1}}{b_1}, \quad c_2 = \frac{b_1 \cdot a_{n-5} - b_3 \cdot a_{n-1}}{b_1} \quad \dots$$

Benzer şekilde tüm katsayılar elde edilinceye kadar işlemlere devam edilir. Routh tablosunun birinci sütunundaki elemanlardan hiçbirinin işaret değiştirmemesi gerekir. Bu kararlılık ölçütünün yeterlilik şartıdır. Bu şartı sağlamayan sistem kararsızdır. Eğer birinci sütunda işaret değişimi varsa işaret değişim sayısı sistemin sağ yarı s düzleminde yer alan kutuplarının sayısını verir.

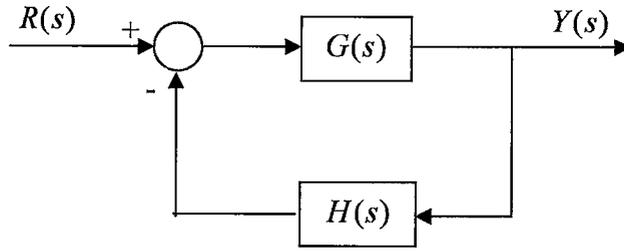
Routh tablosu oluşturulurken iki özel durumla karşılaşılabilir. Bunlar:

1. Birinci sütunda sadece tek bir elemanın sıfır olarak ortaya çıkması durumunda sıfır yerine ε gibi sonlu küçük bir pozitif değer konulur ve tablo oluşturulmaya devam edilir. Tablo tamamlandıktan sonra ε değeri sıfır yapılır.
2. Tablodaki herhangi bir satırın tüm elemanları sıfırsa o satırın üstündeki satır elemanlarından yardımcı polinom elde edilir. Yardımcı polinomun türevi alınarak sıfır olan satır elemanları yerine bu türevin katsayıları konulur ve tablo oluşturulmaya devam edilir.

1.9.2 Nyquist Kararlılık Kriteri

Nyquist kararlılık kriteri bir kapalı çevrim sistemin, açık çevrim frekans cevabından ve açık çevrim kutuplarından kararlılığını belirlemeye yarar. Şekil 1.9'da gösterilen kapalı çevrim sistemin kapalı çevrim transfer fonksiyonu aşağıda verilmiştir:

$$\frac{Y(s)}{R(s)} = \frac{G(s)}{1 + G(s)H(s)} \quad (1.10)$$



Şekil 1.9 Geribeslemeli bir kontrol sistemi

Kararlılık için karakteristik denklem $1 + G(s)H(s) = 0$ 'ın tüm kökleri sol yarı s düzleminde yer almalıdır. Eğer kapalı çevrim transfer fonksiyonunun tüm kutupları diğer bir deyişle karakteristik denklemin kökleri sol yarı s düzleminde yer alıyorsa açık çevrim transfer fonksiyonu $G(s)H(s)$ 'in kutupları ve sıfırları sağ yarı s düzleminde yer alsa bile sistem kararlıdır.

Nyquist kararlılık kriteri $1 + G(s)H(s)$ 'in sağ yarı s düzleminde yer alan kutup ve sıfırlarının sayısı ile açık çevrim frekans cevabı $G(j\omega)H(j\omega)$ arasında ilişki kurar. Nyquist kararlılık kriterine göre kapalı çevrim bir sistemin kararlılığı açık çevrim frekans cevabı $G(j\omega)H(j\omega)$ kutupsal eğrisinin $-1 + j0$ noktasını çevreleyip çevrelemediğini inceleyerek belirlenebilir.

Nyquist kararlılık kriterine göre:

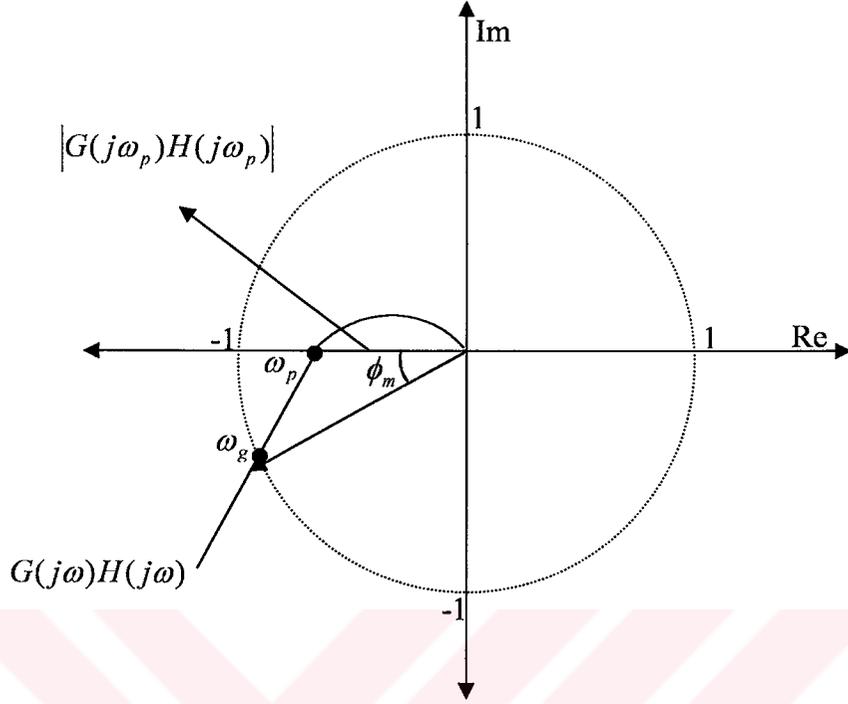
Z : $1 + G(s)H(s)$ 'in sağ yarı s düzlemindeki sıfırlarının sayısı

N : $G(j\omega)H(j\omega)$ 'nin $-1 + j0$ noktasını çevreleme sayısı

P : $G(s)H(s)$ 'in sağ yarı s düzlemindeki kutuplarının sayısı

olmak üzere kapalı çevrim bir sistemin kararlı olabilmesi için $Z = N + P$ bağıntısında $Z = 0$ ya da başka bir deyişle $N = -P$ olmalıdır.

Bunların yanı sıra Nyquist eğrisinden kazanç payı, faz payı, faz geçiş frekansı ve kazanç geçiş frekansı gibi ifadeleri de elde etmek mümkündür.



Şekil 1.10 Nyquist eğrisi

Kazanç payı $G(j\omega)H(j\omega)$ açık çevrim frekans eğrisinin negatif reel eksenini kestiği noktadaki genlik değerinin çarpmaya göre tersi olarak tanımlanabilir. Yani kazanç payı

$$g_m = \frac{1}{|G(j\omega_p)H(j\omega_p)|} \quad (1.11)$$

bağıntısıyla belirlenir.

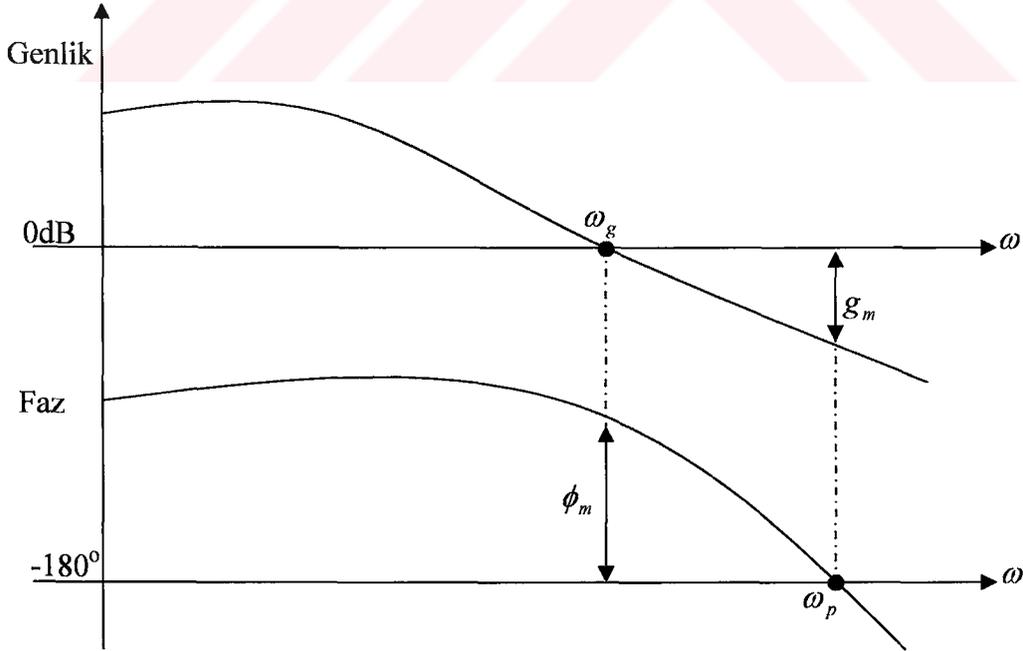
Faz payı ise $G(j\omega)H(j\omega)$ eğrisinin birim çemberi kestiği noktadan $-1+j0$ noktasına ulaşabilmek için tamamlaması gereken açı değeri olarak tanımlanabilir ve $\phi_m = \angle G(j\omega_g)H(j\omega_g) \pm 180$ bağıntısıyla hesaplanır. Faz geçiş frekansı, $G(j\omega)H(j\omega)$ 'nin negatif reel eksenini kestiği noktadaki ω_p frekans değeridir. Kazanç geçiş frekansı ise $G(j\omega)H(j\omega)$ 'nin birim çemberi kestiği noktadaki ω_g frekans değeridir.

1.9.3 Bode Diyagramı

Bir Bode diyagramı iki eğriden oluşur. Bunlardan birincisi sinüzoidal transfer fonksiyonunun genlik eğrisi, diğeri ise faz açısı eğrisidir. Her iki eğri de logaritmik ölçekte frekansa karşı çizilir. Yani genlik ve faz eğrileri, frekans yani yatay eksen için logaritmik ölçek ve düşey eksen için lineer ölçek kullanılarak yarı logaritmik olarak alta çizilirler.

Bode diyagramının temel avantajı genliklerin çarpımlarının toplamaya dönüştürülebilmesidir. Ayrıca logaritmik genlik eğrisini kabataslak elde etmede oldukça basit bir yöntemdir. Bu yöntem asimptotik çizimlere dayanır. Düz çizgiler tarafından oluşturulan bu çizimler frekans cevabı karakteristiklerinin sadece kabaca bir bilgisine ihtiyaç olduğunda oldukça yararlıdır. Eğer tam eğri isteniyorsa bu asimptotik çizimler kolaylıkla düzeltilir. Logaritmik ölçekte alçak frekans aralığı kullanılmaktadır ve pratik sistemlerde alçak frekans aralığı karakteristikleri çok önemli olduğundan bu yöntem oldukça avantaj sağlamaktadır.

Nyquist eğrisinden elde ettiğimiz kazanç payı, faz payı, kazanç geçiş frekansı, faz geçiş frekansı gibi ifadeleri Bode diyagramı üzerinde de görebiliriz. Bu niceliklerin Bode diyagramı üzerinde yerleşimi şekil 1.11'de gösterilmiştir.



Şekil 1.11 Bode diyagramı ve kazanç payı, faz payı, kazanç-faz geçiş frekansı ifadelerinin gösterimi

1.10 Sonu

Tezin bu b6l6m6nde kontrole giriř mahiyetinde bazı temel bilgiler verilmeye alıřılmıřtır. 6zellikle, transfer fonksiyonları, karakteristik denklem ve kararlılık analizleri, kazanç payı-faz payı gibi tezin hazırlanmasında 6ncelikli olan kısımlara deęinilmeye alıřılmıřtır. Arzu edilirse anlatılan konularla ilgili gerekli detaylar [1-8] kaynaklarından elde edilebilir.



BÖLÜM II

MATLAB VE KONTROL SİSTEMLERİNDE KULLANIMI

- 
- 2.1 Giriş
 - 2.2 MATLAB
 - 2.3 Kontrol Sistemlerinde MATLAB
 - 2.3.1 Transfer Fonksiyonları
 - 2.3.2. Karakteristik Denklem
 - 2.3.3. Birim Basamak Cevabı
 - 2.3.4. Bode Diyagramı
 - 2.3.5. Kök-Yer Eğrisi
 - 2.4.Sonuç

2.1 Giriş

Tezin bu bölümünde mühendisler ve bilim adamları tarafından çok yaygın olarak kullanılan MATLAB (Matrix Laboratory) programlama dili hakkında genel bazı bilgiler sunulacaktır.

Başlangıç olarak MATLAB'ın ortaya çıkmasıyla ilgili olarak kısa bir tarihçe sunulacak ve diğer bazı programlama dilleriyle olan karşılaştırılması yapılacaktır.

Bölümün ikinci kısmında MATLAB'ın çalıştırılma ilkesi açıklanacaktır. Bu bölümde MATLAB'da temel olarak bir programın hangi yollarla çalıştırılabileceği, nasıl kaydedileceği ve daha sonra nasıl çağırılacağı gibi konular yer almaktadır.

Bölümün üçüncü kısmını ise MATLAB'ın kontrol sistemlerinde kullanımını konusuna ayrılmıştır. Karakteristik denklem köklerinin belirlenmesi, birim basamak cevabı, Bode diyagramı, kök-yer eğrisi çizimi bunlardan bazılarıdır.

Bölümde konular özellikle örneklerle beraber açıklanmaya çalışılacaktır. Ayrıca kullanılan her bir örnek için gerekli şekiller de sunulmaya çalışılacaktır. Böylece kullanılan programlar hakkında özet de olsa bilgi edinilmesi ve daha kolay anlaşılması amaçlanmıştır.

Şüphesiz MATLAB'ın kontrol sistemleri ile ilgili olan kısımları bile başlıca bir kitap konusudur. Bu sebeple konuların tamamına ve ayrıntılarına girmek olanaksızdır. Bundan dolayı tezde kullanılan konulardan ancak bir kısmına değinilebilecektir. Arzu edilirse tezin hazırlanmasında kullanılan [11-13] kaynaklarından ayrıntılı bilgiler elde edilebilir.

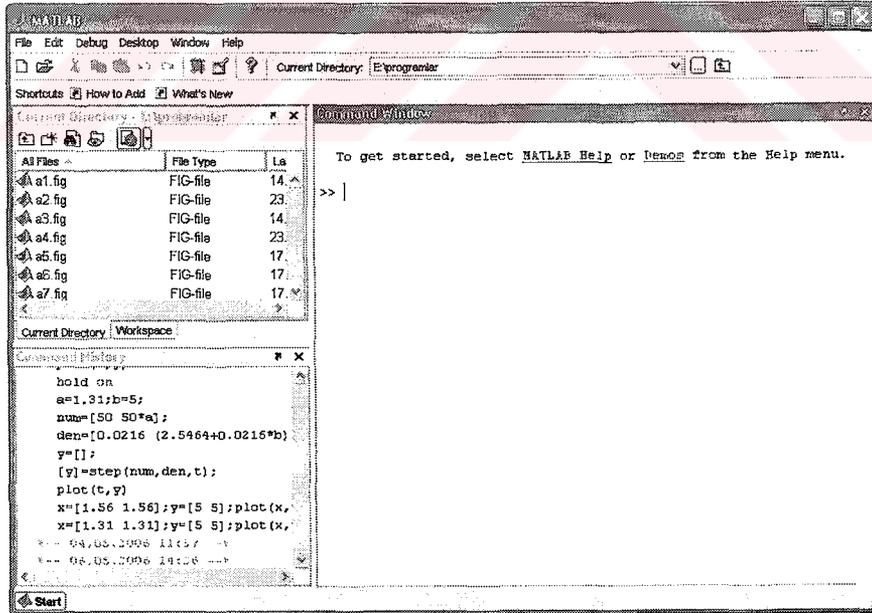
2.2 MATLAB®

Son yıllarda bilgisayar ve yazılım teknolojisinde çok büyük gelişmeler katedilmiştir. Günümüzün mühendisleri ve bilim adamları çok karmaşık ve uzun olan hesaplamalarını bu yazılımlar sayesinde kolaylıkla gerçekleştirebilmektedirler. Bu yazılımlardan birisi de MATLAB'dır.

MATLAB (MATrix LABoratory) ilk defa 1985 yılında C. B. Moler tarafından matematik ve özellikle matris esaslı matematik ortamında kullanılmak üzere geliştirilmiş bir paket programlama dilidir. İlk sürümleri FORTRAN programlama diliyle yazılmasına karşılık sonraki sürümleri C programlama dilinde hazırlanmıştır [13].

MATLAB tüm mühendislik dallarında rahatlıkla kullanılabilen bir programlama dilidir. Denklem takımlarının çözümü, lineer ve lineer olmayan diferansiyel denklemlerin çözümü, integral hesabı, istatistiksel hesaplamalar, grafik çizimi, bilgisayar destekli kontrol sistemleri tasarımı MATLAB'ın kullanım alanları olarak sıralanabilir. Özellikle Control Toolbox ve Signal Toolbox gibi paketler kontrol sistemlerinin tasarımında çok etkili araçlardır. FORTRAN ve C gibi yüksek seviyeli programlama dilleri ile yapılan hesaplamaların pek çoğu MATLAB ile de gerçekleştirilebilmektedir [13]. Ayrıca FORTRAN ve diğer programlama dillerinde yapılan programları MATLAB'da daha az komut kullanarak gerçekleştirmek mümkündür. Bu da MATLAB'ı diğer programlama dillerine karşı üstün kılmaktadır.

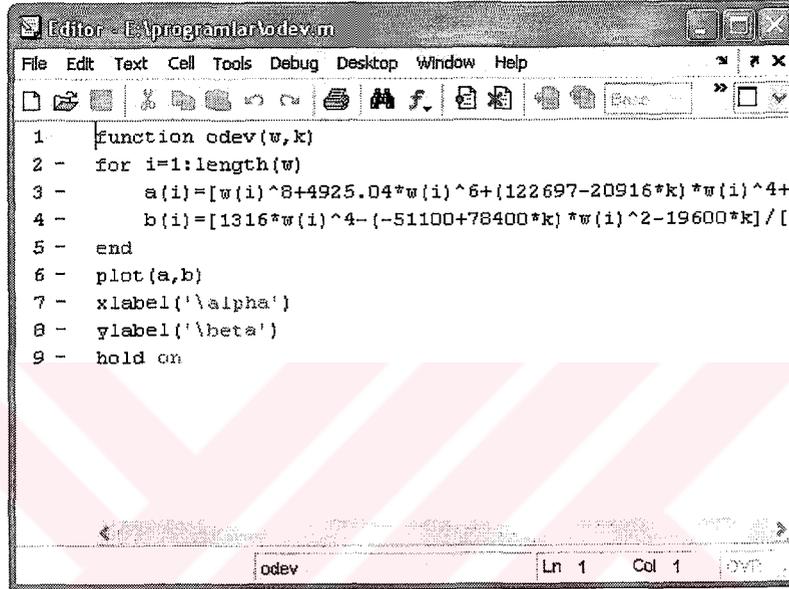
MATLAB çalıştırıldığında şekil 2.1'den de görüldüğü gibi komut penceresinde (command window) ">>" sembolü görülür. Bu programın komut yazılarak çalıştırılmaya hazır olduğunu gösterir. MATLAB'da program çalıştırmanın iki yolu vardır. Bunlarda birincisi yapmak istediğiniz işlemleri ekranda görülen komut penceresinde göreyerek adım adım gerçekleştirmektir. Ancak bu zaman alan bir işlemdir ve hata yapıldığında işlemler daha da uzamaktadır.



Şekil 2.1. MATLAB komut penceresi

İkincisi ise programı M-file editörüne yazıp kaydettikten sonra komut penceresinde uygun komutlarla programı çağırarak gerçekleştirilir. Yapılan programların kalıcı

olması isteniyorsa uygun olan yöntem M-file editörünü kullanmaktır. Böylece arzu edildiği zaman bu programlara kolaylıkla ulaşılabilir. Bunun için şekil 2.1'den de görüldüğü gibi programları hangi direktöre kaydedilmişse mevcut direktör (current directory) penceresinden o kısmın açılması yeterlidir. Böylece istenilen program buradan rahatlıkla bulunup çalıştırılabilir. Aşağıdaki şekilde M-file editöründe yazılmış bir program sayfası gösterilmiştir.

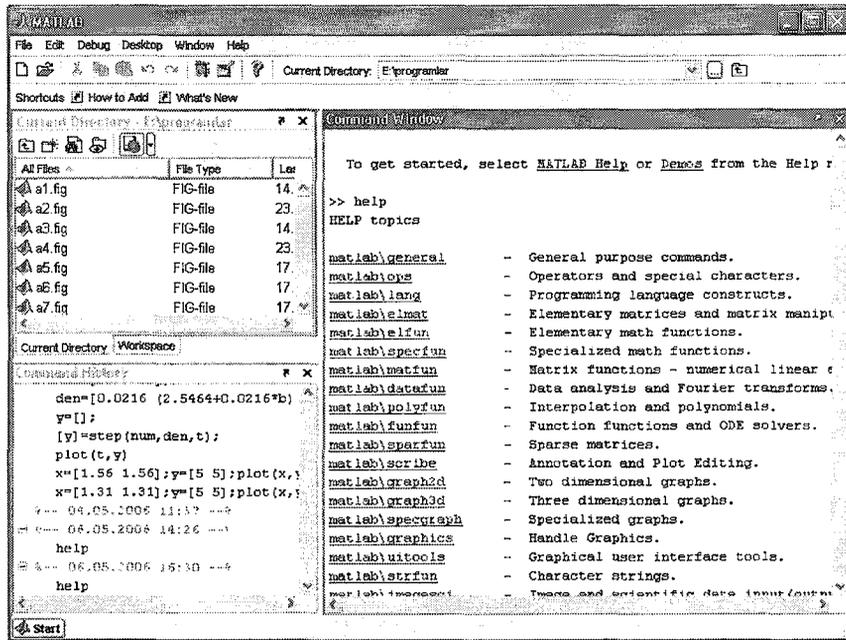


```
1 function odev(w,k)
2 - for i=1:length(w)
3 -     a(i)=[w(i)^8+4925.04*w(i)^6+(122697-20916*k)*w(i)^4+
4 -     b(i)=[1316*w(i)^4-(-51100+78400*k)*w(i)^2-19600*k]/[
5 - end
6 - plot(a,b)
7 - xlabel('\alpha')
8 - ylabel('\beta')
9 - hold on
```

Şekil 2.2 MATLAB M-file editör penceresi

MATLAB'ın son sürümlerinde kullanım kolaylıklarından biri de ekranın sol tarafında komut geçmişi (command history) penceresinin bulunmasıdır (bkz. Şekil 2.1). Bu sayede program esnasında kullanmış olduğunuz komutların tümü ekrandan görülebilir. Gerekli zaman bu komutlar buradan alınarak tekrar kullanılabilir. Bunun yanı sıra komut penceresinden de klavyenin ok tuşlarını kullanarak daha önce yazdığınız komutları tekrar görebilirsiniz ancak bunun yerine komut geçmişi penceresini kullanmak çok daha pratiktir.

MATLAB kendi bünyesinde yardım dosyalarını içermektedir. Bu sebeple herhangi bir konuda yardım gerektiğinde MATLAB bu imkânı sunmaktadır. Bunun için komut penceresinde “>> help” komutunu girmek yeterlidir. Şekil 2.3’de de görüldüğü gibi bu sayede tüm yardım dosyaları ekranda görülmektedir. Daha sonra bu yardım dosyalarından istenilen konu başlığı seçilerek bilgi elde edilebilir.



Şekil 2.3 MATLAB'da yardım dosyaları

2.3 Kontrol Sistemlerinde MATLAB

Kontrol sistemlerinin analiz ve dizaynı kompleks fiziksel sistemlerin matematiksel modellerine dayanmaktadır. Bu matematiksel modeller çoğunlukla lineer olmayan diferansiyel denklemler içermesine rağmen belirli aralıklar için lineer kabul edilerek sistemler lineerleştirilir. Birçok uygulamalı klasik ve modern kontrol sistemlerinin analiz ve dizayn amaçları lineer zamanla değişmeyen matematiksel modeller kullanılarak gerçekleştirilir. MATLAB bu matematiksel modellerin kullanımını kolaylaştıran programlama dillerinden biridir.

MATLAB'da otomatik kontrol sistemlerinin transfer fonksiyonlarını hesaplayabilir, karakteristik denklem köklerini, transfer fonksiyonlarının kutup ve sıfırlarını belirleyebilir, blok diyagramlarını indirgeme işlemlerini yapabilir ve ayrıca sistemin birim basamak cevabı, Bode, Nyquist, kök yer eğrisi çizimlerini elde edebiliriz.

Bunlar MATLAB'ın otomatik kontrol sistemlerinde kullanım alanlarından sadece bir kısmıdır. Tüm konulara değinmemiz imkânsız olduğundan sadece tezde kullanılan kısımlarına yer verilmeye çalışılmıştır.

2.3.1. Transfer Fonksiyonları

$$G(s) = \frac{s+1}{s+2} \text{ ve } H(s) = \frac{1}{s^3 + 3s^2 + 2s} \text{ şeklinde verilen bir sistemin açık çevrim}$$

transfer fonksiyonu $G(s)H(s)$ MATLAB'da şöyle belirlenir:

```
>> pay1=[1 1];
>> payda1=[1 2];
>> pay2=[1];
>> payda2=[1 3 2 0];
>> pay=conv(pay1,pay2);
>> payda=conv(payda1,payda2);
>> printsys(pay,payda)
```

num/den =

```
      s + 1
-----
s^4 + 5 s^3 + 8 s^2 + 4 s
>>
```

Görüldüğü gibi her iki transfer fonksiyonunun pay ve payda polinomları ayrı ayrı tanımlanır ve “conv” komutuyla pay ve payda çarpımları elde edilir. Daha sonra “printsys” komutuyla $G(s)H(s)$ transfer fonksiyonu çağırılır ekranda görülen sonuç yukarıdaki gibidir.

2.3.2. Karakteristik Denlem

Karakteristik denklem polinomu $\Delta(s) = s^4 + 5s^3 + 8s^2 + 5s + 1$ olarak elde edilen bir sistemin kararlılığını incelemek için karakteristik denklem kökleri MATLAB'da şöyle belirlenir:

```
>> p=[1 5 8 5 1];
>> roots(p)
ans =
-2.6180
-1.0000 + 0.0000i
-1.0000 - 0.0000i
```

-0.3820

Burada karakteristik denklem “p” olarak tanımlanmıştır ve “roots” komutuyla denklem kökleri çağırılır. Görüldüğü gibi tüm kökler negatif olduğundan sistem kararlıdır.

Ayrıca MATLAB’da sistemin kazanç payı, faz payı, kazanç geçiş frekansı ve faz geçiş frekansı ifadelerini de elde edebiliriz. Örneğin transfer fonksiyonu

$$G(s) = \frac{s+1}{s^4 + 5s^3 + 8s^2 + 4s}$$
 olan sistemin kazanç-faz payı, kazanç-faz geçiş frekansı

ifadeleri MATLAB’da elde edilirse:

```
>> pay=[1 1];
>> payda=[1 5 8 4 0];
>> [gm,pm,wcg,wcp]=margin(pay,payda)
gm =
    16
pm =
    75.9607
wcg =
    2.0000
wcp =
    0.2463
```

Burada “gm” kazanç payını, “pm” faz payını, “wcg ve wcp” ise sırasıyla faz geçiş frekansını ve kazanç geçiş frekansını ifade etmektedir. Gerçekte bu değerlerin belirli aralıklar içerisinde yer alması gerekmektedir. Bu değerlerin belirlenmesi oldukça zahmetlidir. Ancak MATLAB bu işlemleri kolaylıkla çözümlenmektedir.

2.3.3 Birim Basamak Cevabı

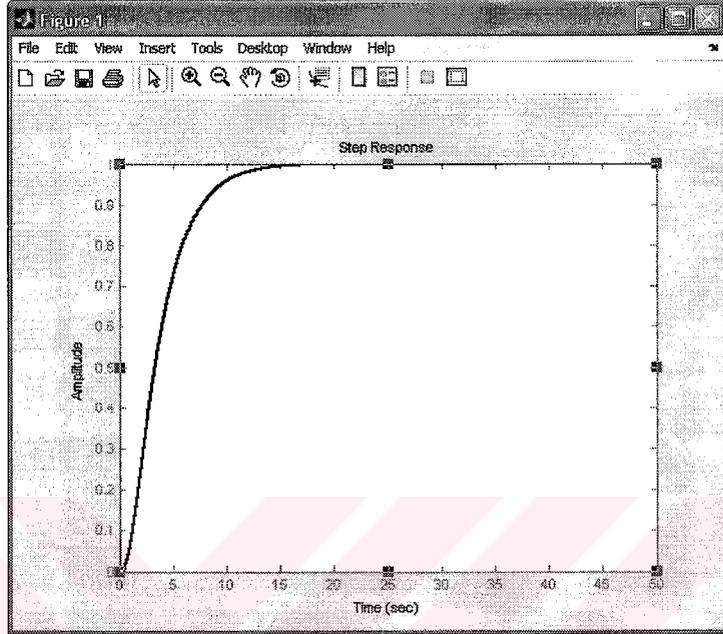
Kapalı çevrim transfer fonksiyonu $M(s) = \frac{s+1}{s^4 + 5s^3 + 8s^2 + 5s + 1}$ olarak belirlenen

bir sistemin birim basamak cevabı:

```
>> pay=[1 1];
>> payda=[1 5 8 5 1];
>> t=0:0.01:50;
```

```
>> step(pay,payda,t)
```

komutlarıyla çizdirilir. Oluşan grafik aşağıda gösterilmiştir:



Şekil 2.4 $M(s)$ transfer fonksiyonunun birim basamak cevabı

Bir sistemin birim basamak cevabı sistemin geçici cevap karakteristiklerini elde etmede kullanılmaktadır. Geçici cevaptan kasıt sudur: sisteme bir sinyal uygulanır ve sistemin buna olan tepkisi ölçülür. Böylece sistemin kalıcı durumda ne gibi bir davranış sergileyebileceği konusunda bir fikir edinilmeye çalışılır. Bu bilgiler doğrultusunda sistemin daha iyi bir cevap sergilemesi için gerekli ve yeterli koşullar araştırılır. Amaç ideal çalışma durumunu yakalayabilmektir.

2.3.4. Bode Diyagramı

Transfer fonksiyonu $G(s) = \frac{20}{s^2 + 4s + 20}$ olan bir sistemin Bode diyagramı

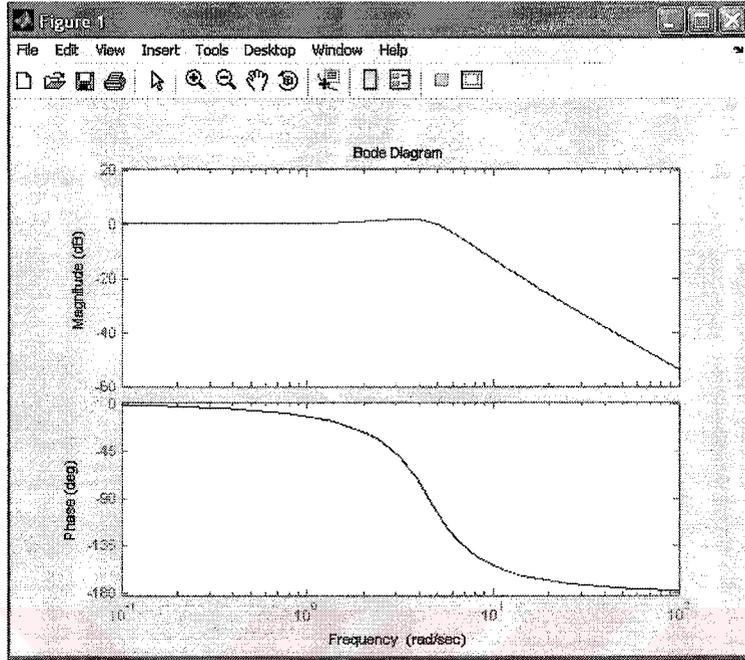
MATLAB'da belirlenmek istenirse:

```
>> pay=[20];
```

```
>> payda=[1 4 20];
```

```
>> bode(pay,payda)
```

Komutları girildikten sonra ekranda aşağıdaki şekil görülecektir:



Şekil 2.5 $G(s)$ Transfer fonksiyonunun Bode diyagramı

Bode diyagramı, açık çevrim transfer fonksiyonu $G(j\omega)H(j\omega)$ genliğinin desibel cinsinden ve $G(j\omega)H(j\omega)$ fazının derece cinsinden ω frekansına bağlı olarak çizimidir. Bu çizimlerin davranışına bakarak kapalı çevrimli sistemin kararlılığı belirlenebilir.

Bode diyagramı frekans cevabı analiz ve tasarım metotlarından biri olarak kullanılmaktadır. Özellikle frekans cevabı karakteristikleri söz konusu olduğu zaman önemli avantajlar sağlamaktadır. Örneğin bir sisteme kontrolör eklendiği zaman yeni oluşan sistemin Bode diyagramının orijinal sisteminkine rahatlıkla eklenebilmesi bu avantajlardan biri olarak sayılabilir.

2.3.5. Kök-Yer Eğrisi

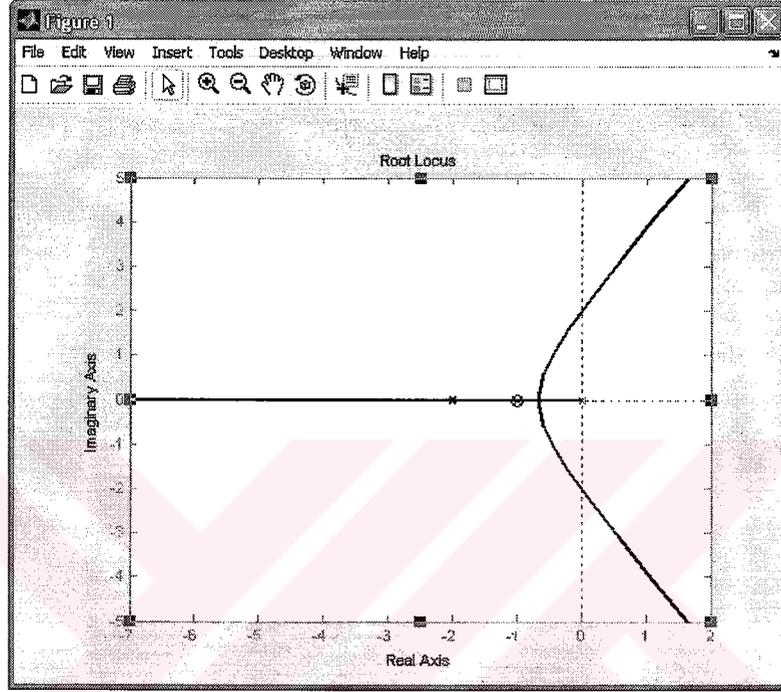
Transfer fonksiyonu $G(s) = \frac{s+1}{s^4 + 5s^3 + 8s^2 + 4s}$ olarak verilen bir sistemin kök-yer eğrisi çizimini MATLAB'da elde etmek için aşağıdaki işlemleri yapmak yeterli olacaktır.

```
>> pay=[1 1];
```

```
>> payda=[1 5 8 4 0];
```

>> rlocus(pay,payda)

Burada “rlocus” komutu kök-yer eğrisini ifade etmektedir. Ekranda bu komutları girdikten sonra elde edilen çizim şekil 2.6’da gösterilmiştir.



Şekil 2.6 $G(s)$ Transfer fonksiyonunun kök-yer eğrisi

Sistemin kök-yer eğrisi çizimi kutup ve sıfırların konumunu açıkça göstermektedir. Böylece sisteme bir kontrolör eklendiği zaman kutup ve sıfırların konumundan parametre değişikliklerinin etkilerini açık bir şekilde görebiliriz.

Kök-yer eğrisi yaklaşımıyla tasarım işlemleri özellikle zaman domeni kriterleri söz konusu olduğunda etkili bir yöntemdir.

2.4 Sonuç

Tezin bu bölümünde çalışmalar esnasında çok sıkça kullanılmış olan MATLAB programlama dili genel hatlarıyla anlatılmaya çalışılmıştır. MATLAB’ın sadece kontrol sistemleri ile ilgili kısımlarını dahi incelemek başlı başına bir kitap konusudur. O

yüzden kontrol ile ilgili kısımların yalnızca tez çalışmaları esnasında kullanılan kısımları özet halinde anlatılmaya çalışılmıştır.

Arzu edilirse MATLAB hakkında gerek kontrol sistemlerinde kullanımıyla ilgili olsun gerekse genel kullanımıyla ilgili olsun pek çok kaynak bulmak mümkündür. Bu tez çalışmaları esnasında kullanılmış olan [11-13] kaynakları bunlardan sadece birkaçıdır.



BÖLÜM III

KOMPAZASYON VE KOMPANSATÖRLER (KONTROLÖRLER)

- 3.1 Giriş
- 3.2 Kontrol Sistemleri Tasarım Metotları
 - 3.2.1 Kök-Yer Eğrisi Metoduyla Tasarım
 - 3.2.1.1 Kutup Eklenmesinin Etkileri
 - 3.2.1.2 Sıfır Eklenmesinin Etkileri
 - 3.2.2 Frekans Cevabı Metoduyla Tasarım
 - 3.2.2.1 Frekans Cevabı Metodunda Kullanılan Yöntemler
- 3.3 Sistem Kompanzasyonu
 - 3.3.1 Kompanzasyon Teknikleri
- 3.4 Kompansatörler (Kontrolörler)
 - 3.4.1 P Kontrolör Yapısı
 - 3.4.2 D Kontrolör Yapısı
 - 3.4.3 I Kontrolör Yapısı
 - 3.4.4 PI Kontrolör Yapısı
 - 3.4.5 PD Kontrolör Yapısı
 - 3.4.6 PID Kontrolör Yapısı
- 3.5 PID Katsayılarını Elde Etmede Kullanılan Yöntemler
 - 3.5.1 Ziegler-Nichols Birim Basamak Cevabı Metodu
 - 3.5.2 Ziegler-Nichols Frekans Cevabı Metodu
 - 3.5.3 Aström-Hägglund Metodu
- 3.6 Sonuç

3.1 Giriş

Kontrol sistemleri belirli performans kriterlerine göre dizayn edilirler. Kontrol sistemindeki gereksinimler performans kriterleri olarak ortaya çıkar. Bu kriterler birim basamak cevabındaki maksimum aşma ve durma zamanı gibi geçici cevap gereksinimlerinin içinde veya birim rampa girişteki kalıcı durum hatası gibi kalıcı durum gereksinimlerinin içinde verilebilir. Kontrol sisteminin sağlaması gereken kriterler tasarım işlemlerine başlamadan önce verilmelidir.

Rutin tasarım problemleri için doğruluk, bağıl kararlılık ve cevap hızı ile ilgili performans kriterleri kesin sayısal değerler olarak verilebilir. Öte yandan kısmen sayısal değerler ve kısmen niteliksel açıklama koşulları olarak verilebilir. İkinci durumda kriterler tasarım esnasında değiştirilmek zorunda kalınabilir. Verilen kriterler, gereksinimlere uymaması veya çatışması yüzünden asla sağlanamayabilir veya çok pahalı bir sistem oluşmasına sebep olabilir.

Genel olarak performans kriterleri, verilen görev performansı için gerekli olandan daha katı olmamalıdır. Örneğin verilen bir kontrol sisteminde kalıcı durum cevabındaki doğruluk öncelikli önem arz ediyorsa o zaman geçici cevapta sıkı performans kriterleri ki bu tip kriterler pahalı bileşenler gerektireceğinden gereksizdir. Çünkü kontrol sistemi dizaynının en önemli kısımları ya da en önemli performans kriterleri verilen amaçlar doğrultusunda optimal yani en uygun kontrol sistemini kesin olarak sağlayacaktır [5].

Kontrol sistemlerinin dizaynında önemli olan kısımlardan biri de kompanzasyondur. Yani verilen sistem istenilen performans kriterlerini sağlamıyorsa sistem davranışında iyileştirme yollarına gidilir. Bu işlem kompanzasyon olarak adlandırılır. Bu amaçla sisteme yerleştirilen aygıt ise kompansatör veya kontrolör adı verilir.

Tezin bu bölümünde kontrol sistemlerinin tasarımında çok önemli bir yer teşkil eden kompanzasyon, kompanzasyon teknikleri ve bu kompanzasyonların sonucu olarak ortaya çıkan çeşitli kontrolör tipleri açıklanacaktır. PID kontrolörler ve PID kontrolör ailesi tezin bu bölümünde ayrıntılarıyla incelenecektir. Ayrıca bu bölümde çeşitli kontrol sistemi tasarım metotlarına kısaca değinilmeye çalışılmıştır. Amaç kontrol sistemi tasarımının anlaşılmasını bir nebze de olsa kolaylaştırmaktır.

Tezin esas çalışma konusu olan lag-lead kontrolör yapıları ise dördüncü bölümde detaylarıyla beraber açıklanacaktır.

3.2 Kontrol Sistemleri Tasarım Metotları

Kontrol sistemlerinin tasarımı için kök–yer eğrisi yaklaşımı, frekans cevabı yaklaşımı ve durum uzayı yaklaşımı gibi metotlar kullanılmaktadır. Burada bunlardan kök-yer eğrisi yaklaşımı ve frekans cevabı yaklaşımı kısaca anlatılmaya çalışılacaktır.

3.2.1 Kök-Yer Eğrisi Metoduyla Tasarım

Kök-yer eğrisi metoduyla kontrol sistemi tasarımı, sistemin kök-yer eğrisinin kutuplar ve sıfırlar eklenerek yeniden şekillendirilmesi ilkesine dayanmaktadır [5].

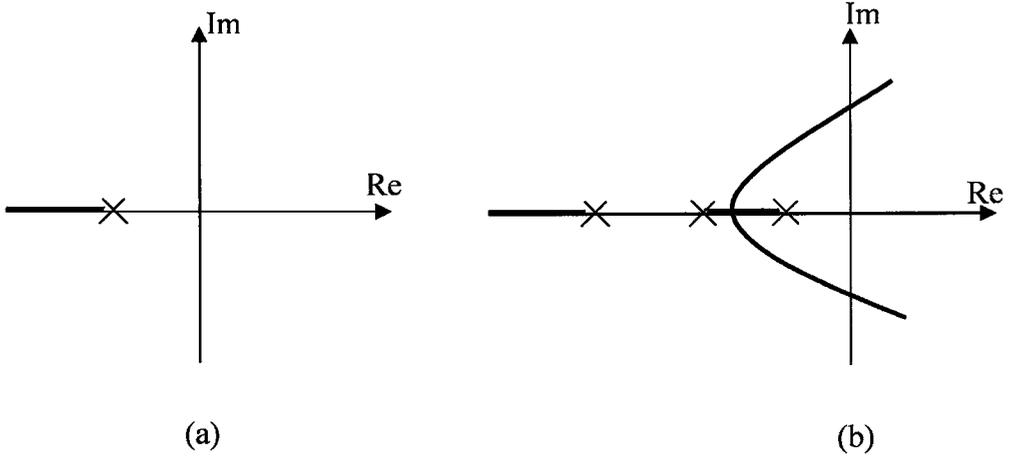
Kök-yer eğrisi metodu, bazı parametreler (ki bu genellikle kazançtır) sıfırdan sonsuza değişirken sistemin açık çevrim kutupları ve sıfırlarının konumunun bilinmesinden bütün kapalı çevrim kutuplarının konumunun belirlenmesini sağlayan grafiksel bir metottur [5-7]. Bu metot sistemdeki parametre değişimlerinin etkisini açık bir şekilde görmemizi sağlar.

Pratikte bir sistemin kök-yer eğrisi çizimi, sadece kazancın değiştirilmesiyle istenilen performansın elde edilemeyeceğini gösterebilir. Gerçekte bazı durumlarda, kazancın tüm değerleri için sistem kararlı olmayabilir. Bu durumda performans kriterlerini karşılamak için kök-yer eğrisini yeniden şekillendirmek gerekir.

Kontrol sistemi tasarımında gerekli kazanç ayarı yapılamıyorsa sisteme uygun bir kompensatör (kontrolör) yerleştirilerek orijinal kök-yer eğrisinde küçük değişiklikler yapmak uygun olur. Kök-yer eğrisine kutupların ve/veya sıfırların eklenmesinin etkilerini tam olarak anladıktan sonra, kök-yer eğrisine istenildiği gibi yeniden şekil verecek olan kompensatörün kutup (kutuplar) ve sıfır (sıfırlar)'ının konumunu kolaylıkla belirleyebiliriz [5].

3.2.1.1 Kutup Eklenmesinin Etkileri

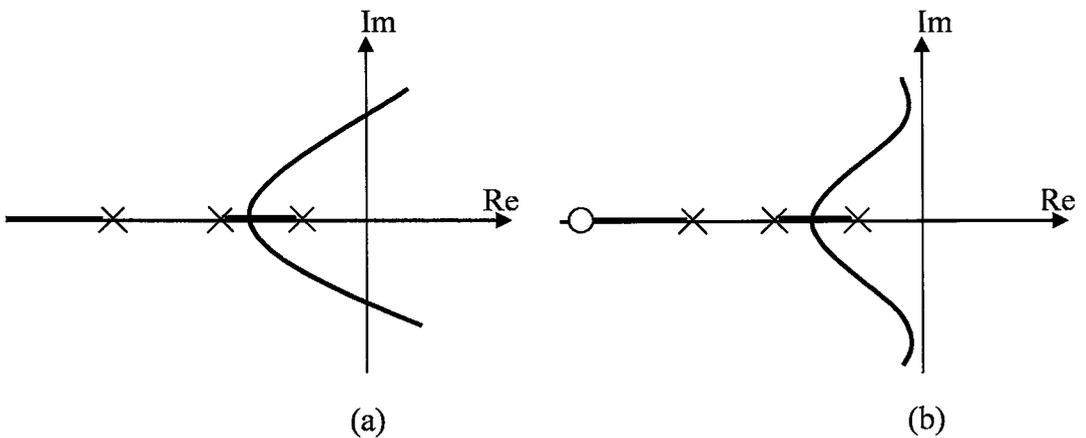
Açık çevrim transfer fonksiyonuna bir kutup eklenmesi kök-yer eğrisini sağa doğru çekme etkisi yapar. Sistemin bağıl kararlılığını azaltmaya ve cevabın çok yavaş bir şekilde oturmasına sebep olmaktadır. Şekil 3.1'de [5] tek kutuplu bir sisteme iki kutup eklenmesinin etkileri gösterilmiştir.

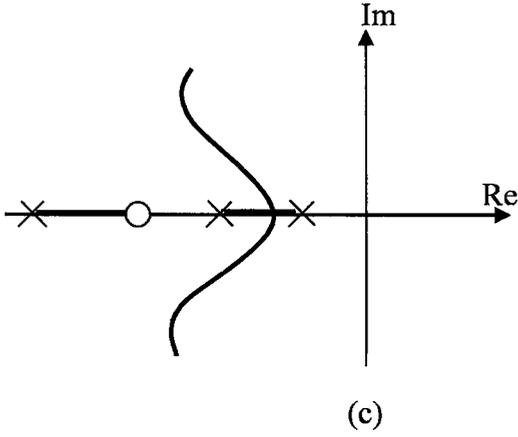


Şekil 3.1. (a) Tek kutuplu bir sistemin, (b) Üç kutuplu bir sistemin kök yer eğrilerinin karşılaştırılması

3.2.1.2 Sıfır Eklenmesinin Etkileri

Açık çevrim transfer fonksiyonuna bir sıfır eklenmesi kök-yer eğrisini sola doğru çekme etkisi yapar. Sistemi daha kararlı yapmaya ve cevabın daha hızlı bir şekilde oturmasını sağlamaya meyillidir. Fiziksel olarak sistemin ileri yol transfer fonksiyonuna bir sıfırın eklenmesi sisteme türev kontrolünün eklenmesi anlamına gelir. Bunun tersi olarak da kutup eklenmesi ise sisteme integral kontrolünün eklenmesi anlamına gelmektedir [5]. Şekil 3.2’de (kaynak [5]’den değiştirilerek alınmıştır) bir sisteme sıfır eklenmesinin etkileri gösterilmeye çalışılmıştır. Burada amaç sadece sıfır eklenmesinin değil sıfırın kök-yer eğrisindeki konumuna göre de yaptığı etkileri açıklamaktır.





Şekil 3.2. (a) Üç kutuplu bir sistemin kök-yer eğrisi, (b) ve (c) Üç kutuplu bir sisteme bir sıfır eklenmesinin etkilerini gösteren kök-yer eğrileri

Kök-yer eğrisi yaklaşımı, performans kriterleri, dominant kapalı çevrim kutuplarının sönüm oranı ve sönümsüz doğal frekansı, maksimum aşma, yükselme zamanı ve durma zamanı gibi zaman domeni nicelikleri içinde verildiği zaman çok güçlü bir yaklaşımdır.

3.2.2 Frekans Cevabı Metoduyla Tasarım

Bir kontrol sisteminin tasarımında geçici cevap performansı genellikle çok önemlidir. Frekans cevabı yaklaşımında geçici cevap performansını dolaylı bir yolla belirleriz. Geçici cevap performansı kazanç payı, faz payı, rezonans tepesi büyüklüğü (ki bunlar sistem sönümünün kaba taslak bir tahminini verirler), kazanç geçiş frekansı, rezonans frekansı, band genişliği (bunlar geçici cevap hızının kabaca bir tahminini verirler) ve statik hata sabitleri (bunlar ise kalıcı durum doğruluğunu verirler) terimleriyle belirlenir. Geçici cevap ve frekans cevabı arasındaki ilişki endirekt olmasına rağmen frekans domeni kriterleri Bode diyagramı yaklaşımında rahatlıkla karşılanabilir.

Frekans cevabı metoduyla açık çevrim tasarımı yapıldıktan sonra kapalı çevrim kutupları ve sıfırları belirlenebilir. Tasarlanan sistemin zaman domeni kriterlerini karşılayıp karşılamadığını görmek için geçici cevap karakteristikleri kontrol edilmelidir. Eğer sağlamıyorsa o zaman kompensatör değiştirilmelidir ve tatmin edici bir sonuç elde edilinceye kadar analiz işlemleri tekrarlanmalıdır [5].

Frekans domeninde tasarım basit ve açıktır [1-8]. Frekans cevabı çizimi, geçici cevap karakteristiklerinin doğru ve tam bir tahmini yapılamamasına rağmen sistemde değiştirilmesi gereken yolu açıkça gösterir. Frekans cevabı yaklaşımı sistemlere veya dinamik karakteristikleri frekans cevabı verileri biçiminde olan elemanlara uygulanabilir. Pnömatik ve hidrolik elemanlar gibi belirli elemanların düzenleyici denklemlerinin türetilmesindeki zorluklar sebebiyle, bu tür elemanların dinamik karakteristikleri genellikle deneysel olarak frekans cevabı testleriyle belirlenir. Deneysel olarak elde edilen frekans cevabı çizimleri Bode diyagramı yaklaşımı kullanıldığı zaman diğer çizimlerle kolaylıkla kombine edilebilir. Ayrıca yüksek frekans gürültüleriyle ilgileniliyorsa frekans cevabı yaklaşımının diğer yaklaşımlardan çok daha kullanışlı olduğunu görülür [5].

3.2.2.1 Frekans Cevabı Yaklaşımında Kullanılan Yöntemler

Frekans domeni tasarımında temel olarak iki yaklaşım vardır. Bunlardan birincisi polar çizim diğeri ise Bode diyagramıdır. Sisteme bir kompensatör eklendiği zaman polar çizim orijinal şekli korumaz ve bu sebeple yeni bir polar çizim oluşturmamız gerekir ki bu zaman alan bir işlemdir ve kullanışlı değildir. Öte yandan bir kompensatörün Bode diyagramı orijinal Bode diyagramına kolaylıkla eklenebilir. Bu sebeple Bode diyagramlarının çizimi kolaydır. Ayrıca eğer açık çevrim kazancı değiştirilirse genlik eğrisi, eğrinin eğimi değiştirilmeksizin yukarı ya da aşağı kayar ve faz eğrisi aynı kalır. Bu sebeple tasarım amaçları için Bode diyagramıyla çalışmak oldukça avantajlıdır.

Bode diyagramı için yaygın olarak öncelikle gerekli kalıcı durum doğruluğunu karşılamak için açık çevrim kazancı ayarlanır. Daha sonra kompanze edilmemiş açık çevrim sistemin genlik ve faz eğrileri çizilir. Eğer kazanç payı ve faz payı için gerekli olan kriterler sağlanmıyorsa o zaman açık çevrim transfer fonksiyonunu yeniden şekillendirecek uygun bir kompensatör belirlenir. Son olarak eğer karşılanması gereken başka gereksinimler varsa bu gereksinimler arasında çelişki oluşturmaya fırsat vermeden bunları karşılama yoluna gidilir.

3.3 Sistem Kompanzasyonu

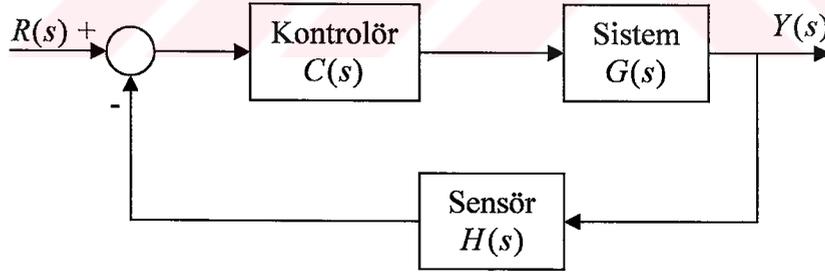
Kazanç ayarı istenilen performansı sağlamak için sistemin ayarlanmasında ilk basamaktır. Fakat birçok pratik durumda sadece kazancın ayarlanması verilen kriterleri

sağlamak için sistem davranışında yeterli düzelme sağlamayabilir. Çoğunlukla artan kazanç değeri kalıcı durum davranışını düzeltecektir ancak zayıf kararlılığa ve hatta kararsızlığa sebep olabilecektir. Bu durumda istenilen davranışı gösterebilmesi için yapıyı biraz değiştirerek ya da ek aygıt veya bileşenleri sisteme dahil ederek sistemi yeniden tasarlamak gerekir. Böyle bir yeniden tasarım ya da uygun bir aygıtın eklenmesi kompanzasyon olarak adlandırılır. Amaçlanan performans kriterlerini sağlamak için sisteme yerleştirilen aygıt ise kompensatör ya da diğer bir deyişle kontrolör adı verilir. Kompensatörler orijinal sistemin performans açığını karşılarlar.

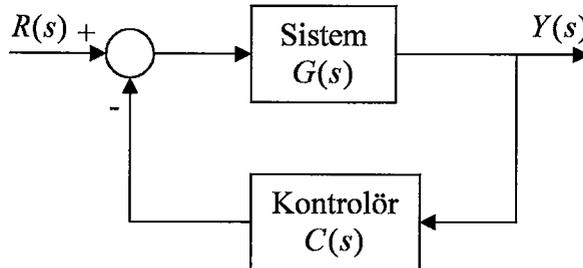
Yaygın olarak kullanılan kompensatör diğer bir deyişle kontrolör tipleri PID, lead, lag ve lag-lead kontrolörlerdir. Bu bölümde endüstride yaygın olarak kullanılan kontrolör tiplerinden PID kontrolör ailesi incelenecektir. Lag-lead kontrolör tipleri ise dördüncü bölümde detaylarıyla incelenecektir.

3.3.1 Kompanzasyon Teknikleri

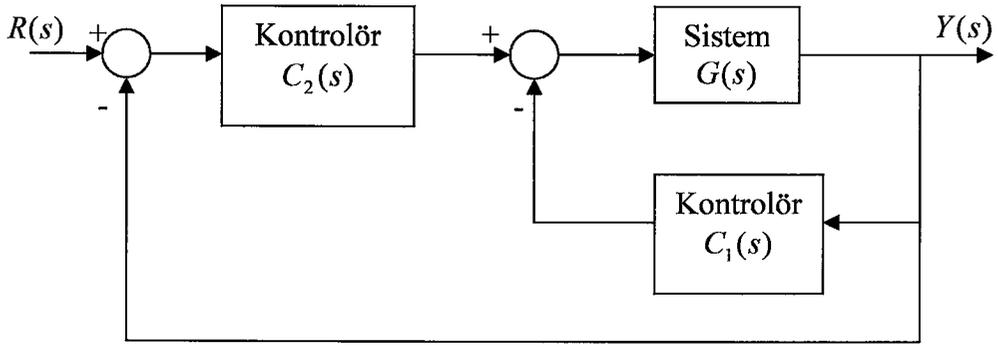
Genel olarak kullanılan kompanzasyon teknikleri seri kompanzasyon, paralel kompanzasyon ve bunların kombinasyonlarından oluşan seri-paralel kompanzasyon, seri kompanzasyonlu ileri kompanzasyon olarak sıralanabilir [17]. Aşağıda bu kompanzasyon teknikleri gösterilmiştir.



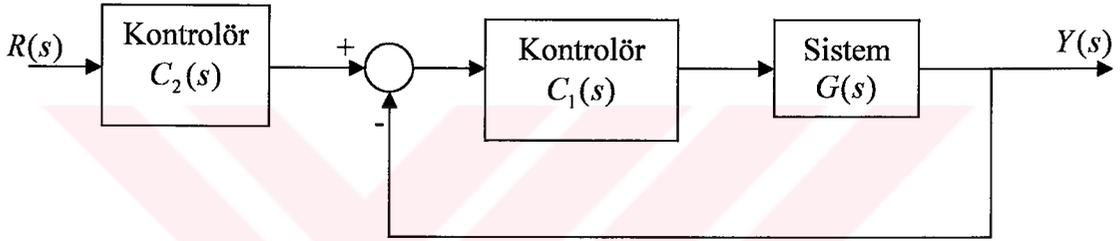
(a) Seri kompanzasyon



(b) Paralel kompanzasyon



(c) Seri-paralel kompanzasyon



(d) Seri kompanzasyonla İleri kompozasyon

Şekil 3.3 Kompanzasyon teknikleri

Bir kontrol sisteminin kompanzasyonunda karşılaşılan sorun genellikle seri veya paralel kompanzasyonun tasarımıdır. Seri kompanzasyon ve paralel kompanzasyon arasındaki seçim sistemdeki doğal sinyallere, çeşitli noktadaki güç düzeyine, mevcut bileşenlere, tasarımcının tecrübesine, ekonomik etkenlere vb. sebeplere bağlıdır [5].

Genelde seri kompanzasyon paralel kompanzasyondan daha basit olabilir. Fakat seri kompanzasyon çoğunlukla kazancı artırmak için ve/veya izolasyonu sağlamak için ek bileşenler gerektirirler. Seri kompanzasyonlar ileri besleme yolunda en düşük enerji noktasına yerleştirilirler. Genellikle paralel kompanzasyon için gerekli bileşenlerin sayısı seri kompanzasyondakinden daha az olur. Enerji transferi daha yüksek bir güç düzeyinden daha alçak bir düzeye doğrudur.

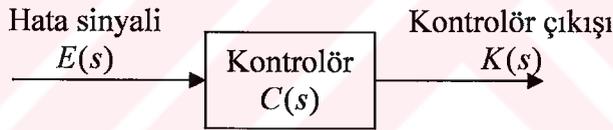
Seri kompanzasyonda genellikle PI, PID, lead (faz ilerlemeli), lag (faz gerilemeli) kontrolörler kullanılırlar. Paralel kompanzasyonda lead kontrolör tercih edilir. Seri-paralel kompanzasyonda iç çevrimde PI-D ve PI-PD kontrolörler tercih edilir. Seri

kompanzasyonlu ileri kompanzasyonda ise PI, PID, lead ve lag kontrolörler tercih edilmektedir [17].

3.4 Kompansatörler (Kontrolörler)

Kontrol sistemi tasarımında performans kriterlerini karşılamak için sistem dinamiklerinde uygun küçük değişiklikler yapmak basit bir yol olabilir. Fakat birçok pratik durumda sistem sabit olabilir ve sistem yapısında küçük değişiklikler yapmak mümkün olmayabilir. Bu durumda bu tür sabit sistemlerde parametreleri ayarlama yoluna gitmek gerekir. Böylece tasarım problemleri sisteme bir kompansatör yerleştirilerek sistem performansının düzeltilmesi haline gelir. Başka bir deyişle bir kontrol sisteminin kompanzasyonu sistemin arzu edilmeyen ve düzeltilemeyen karakteristiklerini kompanze etmeye (gidermeye) meyilli karakteristiklere sahip bir filtre tasarımı haline gelir [5,6].

3.4.1 P Kontrolör Yapısı

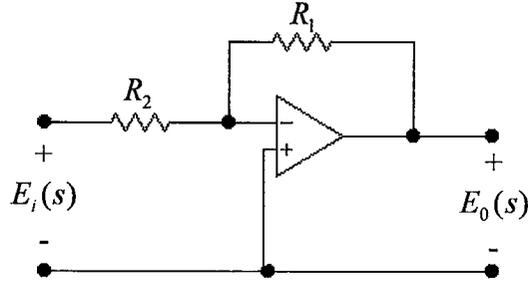


Şekil 3.4 Bir P kontrolörün blok diyagramı

P (proportional) yani orantılı kontrolörün çıkışı orantı kazanç sabiti olan K_p değeriyle kontrolörün girişine oranlanır. Şekil 3.4’de görülen P kontrolörünün giriş ve çıkışı arasındaki bağıntı:

$$C(s) = \frac{K(s)}{E(s)} = K_p \quad (3.1)$$

şeklindedir. Burada K_p orantı kazanç sabiti olup $C(s)$, P kontrolörün transfer fonksiyonudur. Aşağıda P kontrolörün işlemsel yükselteçler kullanılarak oluşturulmuş devre şeması verilmiştir (kaynak [8]’den değiştirilerek alınmıştır).



Şekil 3.5 P kontrolörün işlemsel yükselteçlerle gerçekleştirilmiş devre şeması

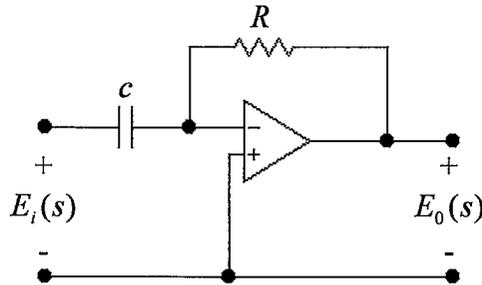
Bu şekle göre kontrolörün transfer fonksiyonu aşağıdaki denklemle belirlenir:

$$C(s) = \frac{E_0(s)}{E_i(s)} = -\frac{R_1}{R_2} \quad (3.2)$$

Genel olarak P oranı kontrolörü sistemin cevap hızını artırır. Fakat daha büyük bir yüzde aşmaya sebep olur [16-17]. Kazancın artırılması sistem cevabında iyileşme sağlar ancak oranı kazanç sabitinin çok büyük değerleri sistemdeki parametre değişimlerine karşı duyarlılığı azaltır ve kalıcı durum hatası artış gösterir. Bunun sebebi kontrolörün girişine gelen hata sinyali her defasında oransal kazançla çarpılıp tekrar girişe yansıdığı için kazanç çok fazla arttığında hatanın büyüklüğü de artmaktadır [7, 10, 17].

Özellikle yüksek dereceden sistemler için P oranı kontrolörün çok büyük kazanç değerleri sistemde kararsızlığa sebep olur. Bu sebeple oransal geri besleme kazancı K_p 'nin belirli bir üst sınırı vardır ve bu sınırdan sistem kabul edilemeyen kalıcı durum hatasına sahiptir [17]. P kontrolün en önemli üstünlüğü basit bir yapıya sahip olmasıdır. Şekil 3.5'de görüldüğü gibi basit bir kuvvetlendirici yardımıyla oranı kontrol sağlayan kontrol organı gerçekleştirmek mümkündür [7].

3.4.2 D Kontrolör Yapısı



Şekil 3.6 D kontrolörün işlemsel yükselteçli devre şeması

Şekil 3.6'da gösterilen D kontrolörün transfer fonksiyonu denklem (3.3)'de verilmiştir.

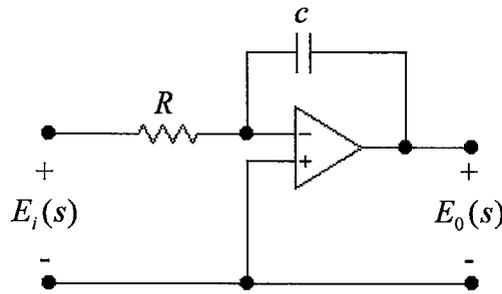
$$C(s) = \frac{E_0(s)}{E_i(s)} = -Rcs \quad (3.3)$$

Bir D kontrolörün transfer fonksiyonu genel olarak $C(s) = K_d s$ denklemiyle ifade edilmektedir.

Bir sisteme D kontrolör eklendiği zaman yükselme zamanı bir miktar azalır, yüzde aşma ve durma zamanı azalır, kalıcı durum hatası ise çok az değişir. Bir kontrol sisteminde D türev kontrolör kullanıldığında kararlılıkta düzelmeler görülür, cevap hızı ve sönümü düzeltebilir ancak kalıcı durum hatasında pek bir değişim sağlayamaz [10, 14-16, 22]. Ayrıca yüksek frekanslarda gürültü etkisine sahiptir. D türev kontrolör yapısı genellikle kontrol sistemlerinde tek başına tercih edilmeyen bir kontrolör tipidir.

3.4.3 I Kontrolör Yapısı

İntegratörler endüstriyel alanda çokça kullanılan devre yapılarındandır. Kontrol endüstrisinde integral kontrol genel olarak dayanıklı servo mekanizmaların tasarımında kullanılır. İntegral etkisi bilgisayar kontrolü tarafından kolay bir şekilde uygulanır. Yani bilgisayar sistemleri aracılığı ile programlanarak tasarlanan lojik kontrolörlerde integral etki komutlar aracılığı ile gerçekleştirilebilir [10]. Şekil 3.7'de I integral kontrolörün basit devre şeması verilmiştir.



Şekil 3.7 I kontrolörün işlemsel yükselteçli devre şeması

Şekilde görülen kontrolörün transfer fonksiyonu aşağıdaki gibidir:

$$C(s) = \frac{E_0(s)}{E_i(s)} = -\frac{1}{Rcs} \quad (3.4)$$

Genel olarak bir I integral kontrolörün transfer fonksiyonu

$$C(s) = \frac{K_i}{s} \quad (3.5)$$

şeklinde ifade edilmektedir. Sisteme bir I integral kontrolör eklendiğinde yükselme zamanı bir miktar azalır, yüzde aşma ve durma zamanı artar, kalıcı durum hatası büyük miktarda azalır. Yani I kontrolör kullanıldığı zaman kalıcı durum hatası neredeyse sıfırlanır ancak sistem cevabı yavaşlar ve sönüme de kötü bir etkisi olabilmektedir [10,16-23]. Ayrıca I kontrolör sistemin derecesini bir artırmaktadır. I kontrolör yapısı tek başına kullanılmaktan ziyade PI kontrolör şeklinde daha çok tercih edilmektedir.

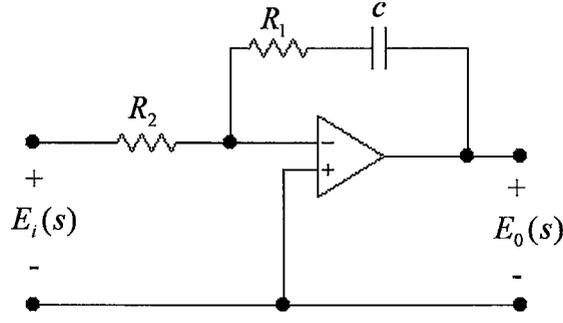
3.4.4 PI Kontrolör Yapısı

Daha önce de bahsedildiği gibi P oranı kontrolöründe K_p oransal kazanç sabitinin çok büyük değerleri sistemi kararsızlığa götürebilmektedir. Oransal kazanç K_p 'nin çok büyük değerleri olmaksızın sistem cevabının kalıcı durum doğruluğunu geliştirmenin bir yolu P kontrolöre integral I teriminin eklenmesi ile olur [17]. Bu durumda kontrolör oranı artı integral yani PI kontrolör olarak adlandırılır.

Sistemin kalıcı durum hatası s domeynindeki geribesleme çevrim transfer fonksiyonunun orijindeki kutuplarının sayısına bağlıdır [17]. PI kontrolörle yapıya eklenen integral elemanı sistemin birim basamak giriş için kalıcı durum hatasını elimine eder. Bu sebeple PI kontrolörler integratörü olmayan sistemlerde genellikle tercih edilir. PI kontrolör sistemin transfer fonksiyonuna bir kutup ekler ve bu s teriminden dolayı sistemde 90° 'lik bir faz gerilemesine sebep olur. Bu nedenle PI kontrolörler aynı zamanda lag yani faz gerilemeli kontrolörlerle benzer karakteristiklere sahiptirler. Bir PI kontrolörün transfer fonksiyonu aşağıda verilmiştir:

$$C(s) = K_p + \frac{K_i}{s} = K_p \left(1 + \frac{1}{T_i s}\right) \quad (3.6)$$

Burada K_p oransal kazanç sabiti ve T_i ise integral zaman sabitidir. T_i 'nin değeri sistemin cevap hızını etkiler. Şekil 3.8'de PI kontrolörün işlemsel yükselteçle gerçekleştirilmiş basit devre şeması verilmiştir.

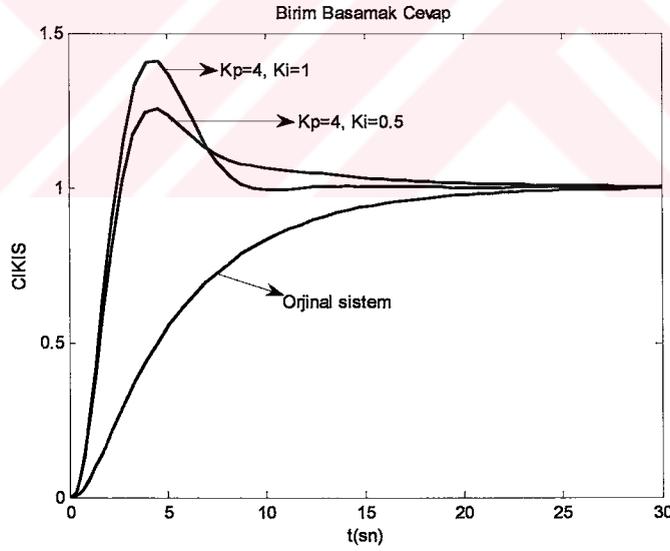


Şekil 3.8 PI kontrolörün işlemsel yükselteçli devre şeması

Şekil 3.8’de gösterilen PI kontrolörün transfer fonksiyonu denklem (3.7)’de verilmiştir.

$$C(s) = -\frac{E_0(s)}{E_i(s)} = \frac{R_1}{R_2} + \frac{1}{R_2 cs} \quad (3.7)$$

Şekil 3.9’da bir sistemin PI kontrolörün çeşitli K_p ve K_i değerleri için birim basamak cevabı eğrileri gösterilmiştir.



Şekil 3.9 Bir sistemin çeşitli PI parametreleri için birim basamak cevabı eğrileri

Bir PI kontrolörün bir sisteme yaptığı etkiler özetlenecek olursa:

1. Kalıcı durum hatalarını ortadan kaldırır
2. Sönümü düzeltir ve yüzde aşmayı azaltır
3. Yükselme zamanını artırır

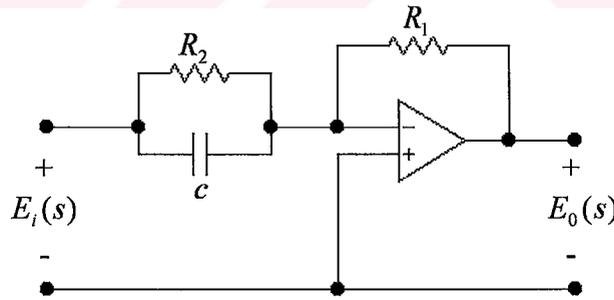
4. Band genişliğini azaltır
5. Kazanç payı, faz payı ve rezonans tepesi büyüklüğü M_r 'yi düzeltir
6. Yüksek frekans gürültülerini süzer
7. Kontrolör devresindeki kapasite değerinin çok büyük olmaması için seçilmesi gereken K_p ve K_i değerleri PD kontrolörden daha sınırlıdır [6, 7, 10, 14-17].

3.4.5 PD Kontrolör Yapısı

Türevsel kontrolörün en önemli özelliği hatanın büyümesini önceden kestirmesi ve büyük bir hata ortaya çıkmadan düzelme sağlamasıdır. Türev etkisi hata değişmeye başlar başlamaz buna müdahale ettiğinden “önceden sezmiş” etkisi olarak da bilinir [7].

Bu kontrolör tipi sistemin transfer fonksiyonuna s çarpanıyla orjinde bir sıfır ekler. Bu sistemin kararlılığında iyileştirici bir etki yapar ve ayrıca bu sıfır sayesinde sisteme 90° 'lik bir faz ilavesi sağlar. Yani PD kontrolörler aynı zamanda faz ilerlemesi sağladığından lead kontrolörlerle benzer etkilere sahiptirler.

Tüm olumlu özelliklerine karşın PD kontrolör kalıcı durum hatası üzerinde bir etkisi yoktur. Ayrıca türev terimi yüksek frekanslarda gürültü etkisine sahiptir ve bu istenmeyen bir durumdur. Şekil 3.10'da bir PD kontrolörün işlemsel yükselteçlerle gerçekleştirilmiş basit devre formu verilmiştir.



Şekil 3.10 PD kontrolörün işlemsel yükselteçle gerçekleştirilmiş devre şeması

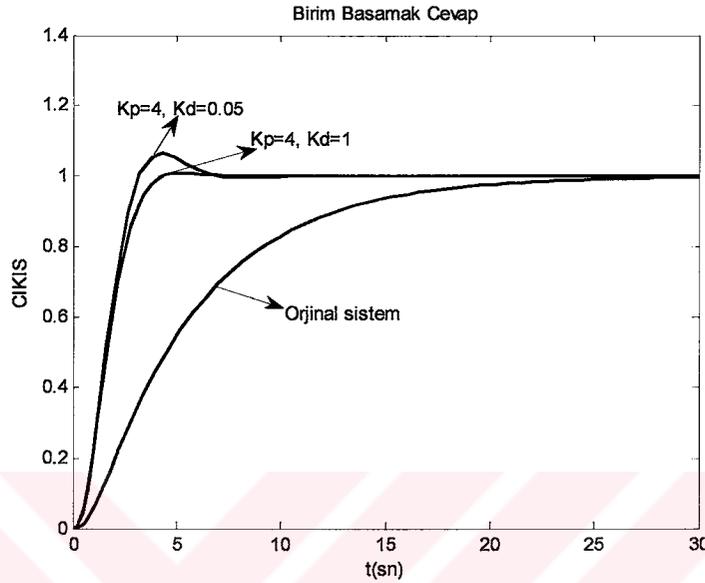
Şekil 3.10'da gösterilen PD kontrolörün transfer fonksiyonu aşağıdaki gibidir:

$$C(s) = \frac{E_0(s)}{E_i(s)} = -\frac{R_1}{R_2}(1 + sR_2c) \quad (3.8)$$

Genel olarak bir PD kontrolörün transfer fonksiyonu denklem (3.9)'da verilmiştir.

$$C(s) = K_p + K_d s = K_p(1 + T_d s) \quad (3.9)$$

Burada K_p oransal kazanç sabiti, K_d türevsel kazanç sabiti, T_d ise türevsel zaman sabitidir. Şekil 3.11’de ise bir PD kontrolör kullanılan bir sistemin çeşitli K_p ve K_d değerleri için birim basamak cevabı eğrileri verilmiştir.



Şekil 3.11 Bir sistemin çeşitli PD parametreleri için birim basamak cevabı eğrileri

PD kontrolörün etkileri özetlenecek olursa:

1. Kalıcı durum hatasını sıfırlayamamakla beraber geçici durum davranışını düzeltir
2. Sönümü artırır ve en büyük aşımını azaltır
3. Yükselme ve durma zamanlarını azaltır
4. Band genişliğini artırır
5. Kazanç payı, faz payı ve rezonans tepesi büyüklüğü M_r 'yi düzeltir
6. Yüksek frekans gürültüsünü artırabilir
7. Az sönümlü ya da kararsız sistemlerde etkili olmaz
8. Devrenin tasarımında görece büyük kapasitelere ihtiyaç duyulabilir [6, 7, 14, 17]

3.4.6 PID Kontrolör Yapısı

PID kontrolörler birkaç önemli fonksiyona sahiptirler: geribesleme sağlarlar, integral etkisiyle kalıcı durum hatalarını elimine ederler.

PID kontrolörler, özellikle proses dinamikleri makul olduğunda ve performans kriterleri çok sıkı olmayan makul değerler içerdiğinde bir çok kontrol problemi için

etkili çözümler sağlamaktadır. Dağıtımli kontrol sistemlerinin önemli bir parçasıdır ve birçok özel amaçlı kontrol sistemine dahil edilirler. PID kontrolörlerin birçok yararlı özellikleri ticari ya da mesleki sır olarak görüldüğünden geniş anlamda yayılamamışlardır [15].

PID kontrolörler lojik, ardışık makineler, selektörler, enerji üretimi, iletimi ve dağıtımı için kullanılan karmaşık otomasyon sistemlerinin inşasında kullanılan basit fonksiyon bloklarıyla çok sık kombine edilirler [15]. Tüm kontrol mühendislerinin önemli araçlarından biridir. Pratik olarak tüm PID kontrolörler mikroişlemcilere dayanmaktadır. Bu otomatik kazanç tablosu çizelgeleme ve sürekli adaptasyon gibi ek özellikler sağlar.

Eğer bir kontrol sisteminde hem geçici cevapta hem de kalıcı durum doğruluğunda iyileşme isteniyorsa PID kontrol basitliği ve çok etkili çözüm üretmesi sebebiyle birçok kontrol probleminde tercih edilir. 1910 yılında PID kontrolörün icadından ve 1942’de Ziegler-Nichols’un PID katsayılarını ayarlama metotlarının ortaya çıkmasından bu yana PID kontrolörün popülaritesi ciddi bir şekilde arttı.

Dijital teknolojideki avantajlarıyla otomatik kontrol bilimi kontrol tasarım seçimlerinde geniş bir spektrumu tercih etmesine karşılık yani gerekli koşulları sağlayabilecek her türlü kontrolör tipi göz önüne alınmasına rağmen endüstriyel kontrolörlerin % 90’ından fazlası PID algoritmalarına dayanmaktadır [15-17].

Daha öncede açıklandığı gibi bir PI kontrolör sistemin kalıcı durum hatasını sifira indirir. Fakat bu yararı tipik olarak daha kötü geçici cevaba sebep olur. Bu problemi ortadan kaldırmak için bir D yani türev terimi PI kontrolöre eklenir. Bu kontrolör PID (proportional Integral Derivative) yani oransal-integral-türevsel kontrolör olarak adlandırılır. Bir PID kontrolör orjindeki bir kutbu ve sonsuzdaki diğer kutbu ile bir lag-lead yani faz gerilemeli-faz ilerlemeli kontrolörün özel bir durumu olarak düşünülebilir [4-6, 14,16]. Standart bir PID kontrolör ayrıca “üç terimli” kontrolör olarak da bilinir. Transfer fonksiyonu genel olarak “paralel form” da veya “ideal form” da yazılır [16]. Bunlar aşağıda sırasıyla verilmiştir.

$$C(s) = K_p + \frac{K_i}{s} + K_d s \quad (\text{paralel form}) \quad (3.10)$$

$$C(s) = K_p \left(1 + \frac{1}{T_i s} + T_d s\right) \quad (\text{ideal form}) \quad (3.11)$$

Burada K_p oransal kazanç sabiti, K_i integral kazanç sabiti, K_d türevsel kazanç sabiti, T_i integral zaman sabiti, T_d ise türevsel zaman sabitidir. PID kontrolörü oluşturan üç terimin etkileri aşağıda sıralanmıştır.

- P oransal terim: kazanç geçiş faktörüyle hata sinyali için net oransal kontrol davranışı sağlar.
- I integral terimi: bir integratörle sağladığı alçak frekans kompanzasyonu ile kalıcı durum hatalarını azaltır.
- D türevsel terim: bir türev alıcı ile sağladığı yüksek frekans kompanzasyonu sayesinde geçici cevapta iyileşme sağlar. Genellikle sistemin dinamik performansını iyileştirir fakat aynı zamanda yüksek frekanslarda kazancı artırır. Bu şu anlama gelir: yüksek frekans gürültü etkileri türev terimi tarafından oluşturulur. Bu problemi elimine etmek için genellikle türev terimiyle beraber bir gürültü filtresi kullanılır.

Bu üç terimin her birinin kapalı çevrim performansı üzerindeki etkileri aşağıdaki çizelgede [16] verilmiştir.

Kapalı çevrim cevabı	Yükselme zamanı	Yüzde aşma	Durma zamanı	Kalıcı durum hatası	Kararlılık
K_p artarsa	Azalır	Artar	Bir miktar artar	Azalır	Bir miktar kötüleşir
K_i artarsa	Bir miktar azalır	Artar	Artar	Büyük miktarda azalır	Bir miktar kötüleşir
K_d artarsa	Bir miktar azalır	Azalır	Azalır	Çok az değişir	İyileşir

Çizelge 3.1 PID parametrelerinin kapalı çevrim cevabı üzerindeki etkileri

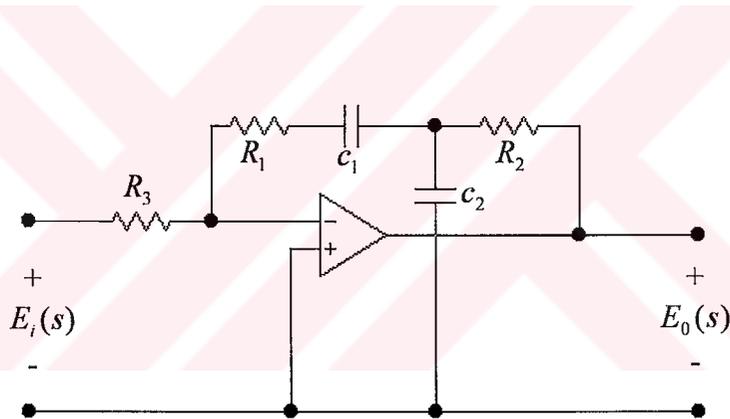
Optimum performans yani en uygun performans K_p , K_i (veya T_i) ve K_d (veya T_d) nin karşılıklı olarak ayarlanmasına bağlıdır.

Bir PID kontrolörler $T_i \geq 4T_d$ olmak üzere eğer her iki sıfır da reel ise “seri form” olarak da gerçekleştirilebilirler. Bu durum PD ve PI kontrolörlerin kaskad olarak yerleştirilmesiyle gösterilebilir. Bu yapının transfer fonksiyonu denklem (3.12)’de verilmiştir. Burada yer alan α katsayısı denklem (3.13)’le belirlenir.

$$C(s) = K_p (\alpha + T_d s) \left(1 + \frac{1}{\alpha T_i s}\right) \quad (3.12)$$

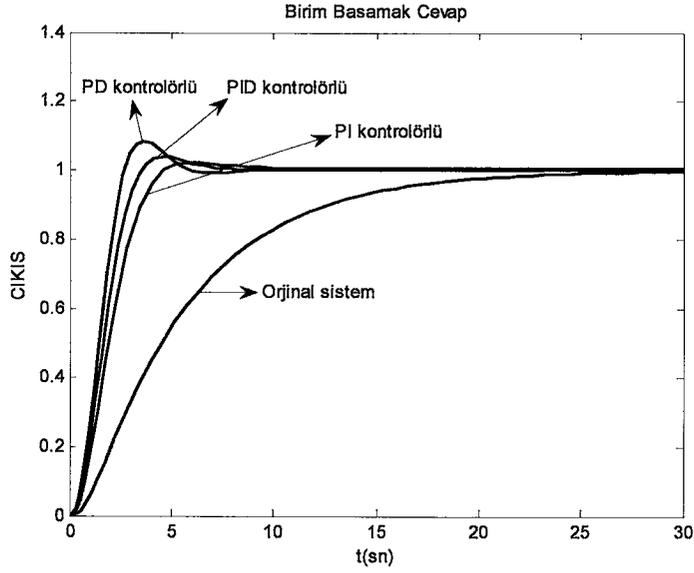
$$\alpha = \frac{1 \pm \sqrt{1 - \frac{4T_d}{T_i}}}{2} > 0 \quad (3.13)$$

Şekil 3.12’de bir PID kontrolörün işlemsel yükselteç kullanılarak gerçekleştirilmiş basit devre formu verilmiştir.



Şekil 3.12 PID kontrolörün işlemsel yükselteçli devre şeması

Şekil 3.13’de bir kontrol sistemi için PI, PD, PID kontrolörlerin kullanılması halinde her bir sistem için oluşan birim basamak cevabı eğrileri verilmiştir. Böylece her üç kontrolörün sistem üzerindeki etkileri karşılaştırılabilir.

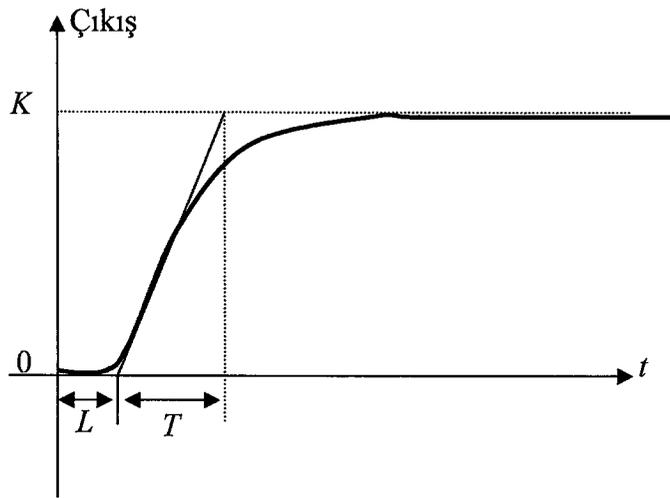


Şekil 3.13 Bir kontrol sistemi için PD, PI, PID kontrolörlerin birim basamak cevabı eğrilerinin karşılaştırılması

3.5 PID Katsayılarını Elde Etmede Kullanılan Yöntemler

PID katsayılarını elde etmek için çeşitli yöntemler mevcuttur. Bunlardan en iyi bilinenleri Ziegler-Nichols ve Aström-Hägglund metotlarıdır.

3.5.1 Ziegler-Nichols Birim Basamak Cevabı Metodu (Açık Çevrim Metodu)



Şekil 3.14 PID katsayılarının birim basamak cevabı eğrisinden belirlenmesi

Bu metoda göre sistemin denklem (3.14)'de verilen transfer fonksiyonuna sahip olduğu kabul edilir.

$$G(s) = \frac{K}{Ts+1} e^{-sL} \quad (3.14)$$

Yani sistemin zaman gecikmeli olduğu varsayılmaktadır. Bu metot açık çevrim sistemin birim basamak giriş cevabının incelenmesine dayanmaktadır. Metodun uygulanabilmesi için kontrolörle sistem arasındaki herhangi bir nokta açılır ve kontrol organı elle ayar durumuna getirilir. Daha sonra sisteme birim basamak giriş uygulanır. Elde edilen cevap şekil 3.14'de verilmiştir.

Bu şekilden elde edilen PID katsayıları çizelge 3.2'de verilmiştir.

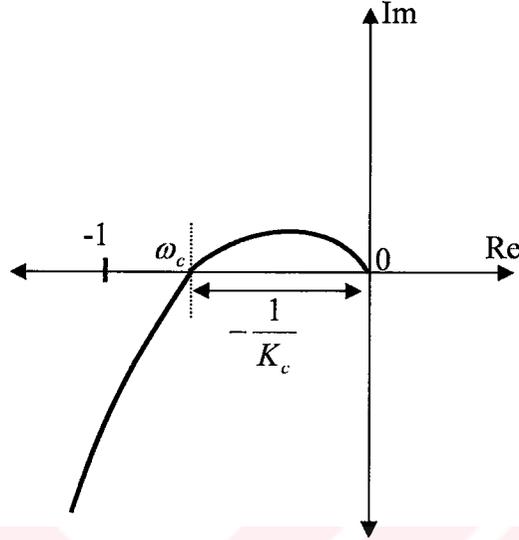
Kontrolör Tipi	K_p	T_i	T_d
P	$\frac{T}{L}$	-	-
PI	$0.9\frac{T}{L}$	$3.34L$	-
PID	$1.2\frac{T}{L}$	$2L$	$0.5L$

Çizelge 3.2 Ziegler-Nichols birim basamak cevabı metoduna göre PID katsayıları

3.5.2 Ziegler-Nichols Frekans Cevabı Metodu (Kapalı Çevrim Metodu)

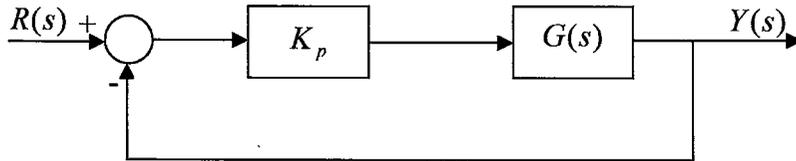
Ziegler-Nichols'un frekans cevabı metodu $G(s)$ transfer fonksiyonunun Nyquist eğrisinde bilinen noktasına bağlı olarak oransal kazanç K_p , integral zaman sabiti T_i ve

türev zaman sabiti T_d 'nin belirlenmesini sağlar. $G(s)$ transfer fonksiyonunun frekans cevabı Nyquist eğrisini şekil 3.15'de gösterildiği gibi negatif reel eksende keser.



Şekil 3.15 Sistemin Nyquist eğrisi

Ziegler-Nichols'un bu metodunda Nyquist diyagramında kritik nokta diğer bir deyişle negatif reel ekseni kestiği nokta belirlenir. Bu değeri elde etmek için şu işlemler yapılır: şekil 3.16'da görülen kapalı çevrim sistemde kontrolörün kazancı K_p osilasyon elde edildiği kadar kritik K_c değerine kadar artırılır. $K_p = K_c$ kritik noktasında ω_c kritik frekans, K_c kritik kazanç ve T_c kritik periyodu belirlenir.



Şekil 3.16 Kapalı çevrim sistem blok diyagramı

Belirlenen bu değerlere göre elde edilen P, PI ve PID katsayıları çizelge 3.3'de verilmiştir.

Kontrolör tipi	K_p	T_i	T_d
P	$0.5K_c$	-	-
PI	$0.45K_c$	$0.825T_c$	-
PID	$0.6K_c$	$0.5T_c$	$0.125T_c$

Çizelge 3.3 Ziegler-Nichols frekans cevabı metoduna göre PID parametreleri

3.5.3 Aström-Hägglund Metodu

Bu yöntem de Ziegler-Nichols metodu gibi Nyquist eğrisinden yararlanmaktadır. Yöntemin kullanılabilmesi için kontrolörsüz sistemin kazanç payı ve kazanç geçiş frekansı gibi ifadelerin bilinmesi gerekmektedir. Bu yöntem genellikle faz payı ϕ_m 'in 45° olduğu PID problemlerinde kullanılmaktadır. Metot kontrolörsüz sistemin Nyquist eğrisinin negatif reel eksenini kestiği noktadaki frekans değerinin istenilen noktaya çekilmesini sağlayacak parametrelerin bulunmasını sağlamaktadır.

3.6 Sonuç

Tezin bu bölümünde kontrol sistemlerinin tasarımında kullanılan en önemli yöntemler olarak görülen kök-yer eğrisi ve frekans cevabı metotları, kontrol sistemi tasarımında çok önemli bir yer teşkil eden kompanzasyon, kompanzasyon teknikleri ve bu kompanzasyonların sonucu olarak ortaya çıkan çeşitli kontrolör tipleri açıklanmaya çalışılmıştır.

Yapılan kompanzasyonların bir gereği olarak ortaya çıkan en önemli kontrolör yapılarından biri endüstride oldukça geniş yer tutan PID kontrolör ailesidir. Ayrıca bu

kontrolörler tez konusu olan lag-lead yani faz gerilemeli-faz ilerlemeli kontrolörlerle çok benzer yapılara sahiptirler.

PID kontrolörler lag-lead kontrolörlerin özel bir durumu olarak görülmektedir. Her iki tip kontrolörde sistem üzerinde çok benzer sonuçlar vermektedir. Bu sebeple lag-lead kontrolörleri anlamak için öncelikle PID kontrolör yapısını ve çalışma prensibini anlamak ve bilmek gerekir. Bu amaçla bu bölümde özellikle tüm PID kontrolör tipleri açıklanarak sistem üzerinde ne gibi etkiler ortaya çıkardıkları anlatılmaya çalışılmıştır. Böylece lag/lead kontrolörlerin çalışma prensipleri ve sistem üzerindeki etkilerinin daha iyi anlaşılması amaçlanmıştır. Lag/lead kontrolörler dördüncü bölümde ele alınacaktır.



BÖLÜM IV

LAG/LEAD KONTROLÖRLER



- 4.1 Giriş
- 4.2 Lead Kontrolörler
- 4.3 Lag Kontrolörler
- 4.4 Lag-Lead Kontrolörler
- 4.5 Sonuç

4.1 Giriş

Son yıllarda endüstriyel kontrolörlerde önemli gelişmeler sağlandı. Bu gelişmelerin tümü kontrolörlere mikroişlemci uygulanmasının bir sonucu olarak ortaya çıkmıştır diyebiliriz. Fakat teknolojiadaki bütün bu gelişmelere rağmen kontrolörlerin temel çalışma fonksiyonları aynı kaldı. Klasik kontrolörler olan lead, lag ve PID kontrolörleri bunlara örnek olarak verebiliriz.

Lag (faz gerilemeli) ve lead (faz ilerlemeli) gibi klasik kontrolörler hala kontrol sistemi tasarımında etkin bir şekilde kullanılmaktadırlar. Özellikle kontrolörler elektronik donanım bileşenleriyle oluşturulduğu zaman pratikte çok sık kullanılırlar [1]. Bunun için birçok neden sayılabilir. Örneğin tasarım kriterlerini karşılamak için sisteme gerekli olan kompanzasyonu sağlarlar, mühendisler tarafından iyi bilinen kontrolörlerdir ve ayarlanması gereken sadece iki ya da üç parametreye sahiptirler. Böylece bunları ayarlamak oldukça kolaydır.

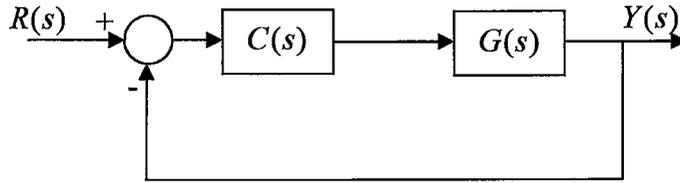
Lead kontrolörler genel olarak integral etkisi içeren kontrol sistemlerinde kullanılırlar ve sistemde PID kontrolörlerle sağlanandan daha iyi bir alçak geçiren filtre özelliği gösterirler [1, 4-6, 17, 27]. Daha iyi performans sağladıklarından fonksiyon analizlerinin belirlenmesinde oldukça doğru sonuçlar verirler. Örneğin K_c kritik kazanç ve ω_c kritik frekans gibi niceliklerin PID kontrolörlerle sağlanandan daha iyi tahminlerini elde etmemizi sağlarlar [17]. PID kontrolörler ve lag/lead kontrolörler genel olarak sistem kompanzasyonunda benzer özelliklere sahip olmalarına rağmen tasarım işlemleri ve parametrelerinin ayarlanması birbirinden oldukça farklıdır. PI ve PID kontrolörler genellikle integratör içermeyen sistemlerde kullanılırlar. Bunların aksine lag ve lead kontrolörler genellikle integratör içeren kontrol sistemlerinde tercih edilirler. Ayrıca PID kontrolörler sadece OP-AMP gibi aktif devre elemanlarını kullanarak gerçekleştirilebilirler.

Lag ve lead kontrolörler ise kendi aralarında genel yapı itibarıyla benzer olmalarına rağmen kutup ve sıfırların yerleşimi yönünden farklıdırlar [11]. Bu kontrolörlerin tasarımı için kullanılan temel yöntemler kök-yer eğrisi yaklaşımı ve frekans cevabı yaklaşımıdır.

Tezin bu bölümünde endüstride yaygın olarak kullanılan kontrolörlerden biri olan lag/lead kontrolörler ve buna bağlı olarak lead ve lag kontrolörlerin yapıları, devre şemaları ve sistem üzerinde yarattıkları etkiler üzerinde durulacaktır. Tezin esas çalışma

konusu olan dayanıklı lag/lead kontrolör tasarımı çalışmaları ise daha sonraki bölümlerde örneklerle birlikte açıklanacaktır.

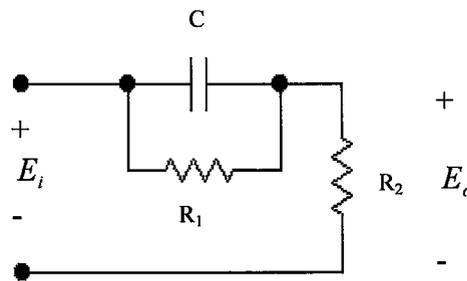
4.2 Lead Kontrolörler



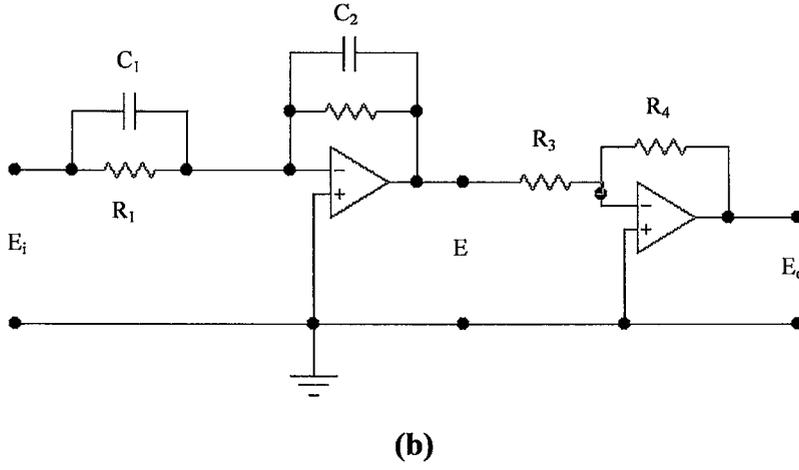
Şekil 4.1 Bir kontrol sistemi

Bir devrenin girişine sinüzoidal bir sinyal uygulandığında kalıcı durum çıkışı (sinüzoidaldir) faz ilerlemesine sahip ise o zaman devre lead yani faz ilerlemeli devre olarak adlandırılır. Bir lead devrenin karakteristiğine sahip olan kompensatör başka bir deyişle kontrolör ise lead kontrolör olarak adlandırılır.

Analog yani sürekli zaman lead kontrolörleri gerçekleştirmek için işlemsel yükselteçlerin kullanıldığı elektronik devreler, elektriksel RC devreleri vb. gibi pek çok yol mevcuttur. Şekil 4.2'de bir lead kontrolörün pasif elemanların kullanıldığı basit devre formu ve işlemsel yükselteçlerin kullanıldığı elektronik devre formu verilmiştir (kaynak [5, 11]'den değiştirilerek alınmıştır).



(a)



Şekil 4.2 Lead kontrolörün (a) Basit devre şeması, (b) İşlemsel yükselteçli elektronik devre şeması

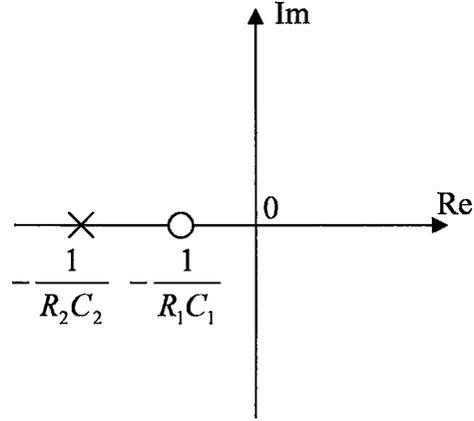
Şekil 4.1’de gösterilen sistem için $C(s)$ kontrolörün transfer fonksiyonu olmak üzere şekil 4.2(b)’de gösterilen sistemin transfer fonksiyonu aşağıdaki gibidir:

$$\frac{E_o(s)}{E_i(s)} = C(s) = \frac{R_2 R_4}{R_1 R_3} \frac{R_1 C_1 s + 1}{R_2 C_2 s + 1} = K \alpha \frac{T s + 1}{\alpha T s + 1} = K \frac{s + \frac{1}{T}}{s + \frac{1}{\alpha T}} \quad 0 < \alpha < 1 \quad (4.1)$$

Burada $K \alpha = \frac{R_2 R_4}{R_1 R_3}$, $T = R_1 C_1$, $\alpha T = R_2 C_2$ dir. Eğer $R_1 C_1 > R_2 C_2$ ise ya da $\alpha < 1$

ise devre lead’dır. α lead kontrolörün zayıflama faktörü olarak adlandırılır. α ’nın minimum değeri lead kontrolörün fiziksel yapısıyla sınırlıdır ve α ’nın minimum değeri genellikle yaklaşık 0.05 olarak alınır. Bu demek oluyor ki bir lead kontrolörle sağlanabilecek maksimum faz ilerlemesi yaklaşık 65° ’dir. Eğer bundan daha fazla bir faz ilerlemesi isteniyorsa o zaman çok kademeli bir kontrolör kullanmak gerekir.

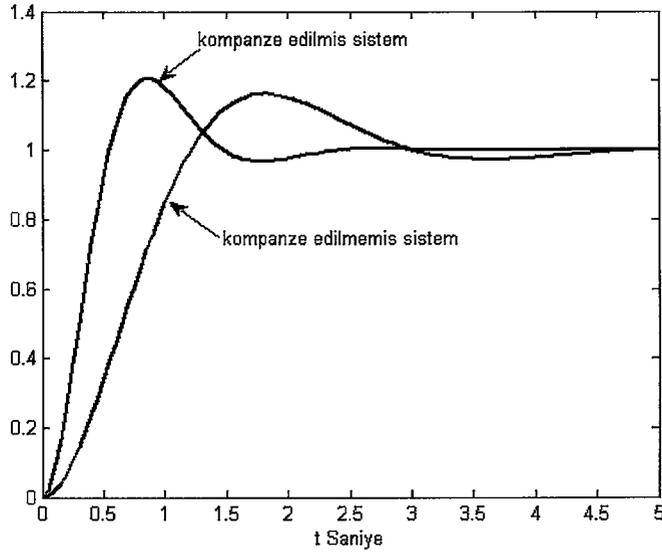
Şekil 4.3’de bir lead kontrolörün kutup-sıfır yerleşimi gösterilmiştir.



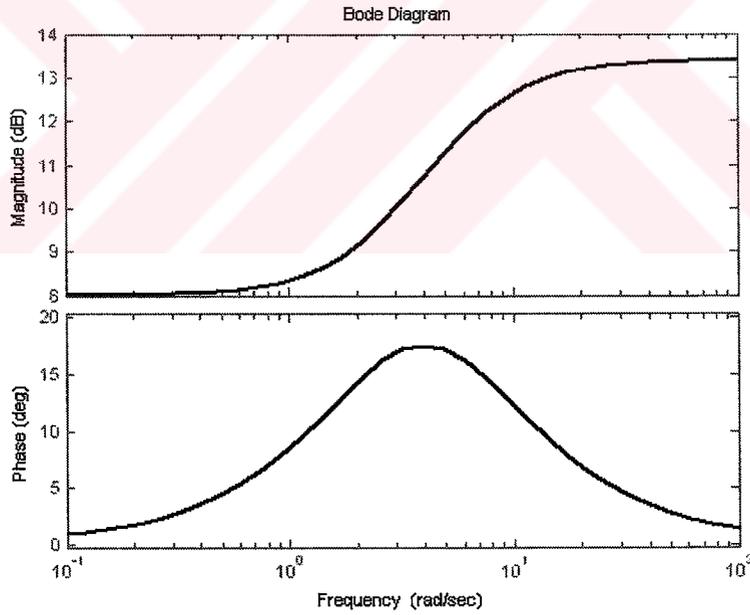
Şekil 4.3 Bir lead kontrolörün kutup-sıfır yerleşimi

Lead kontrolörün öncelikli fonksiyonu sabit sistemin elemanlarıyla ilgili aşırı faz gerilemesini telafi etmektir. Lead kontrolör sistemin ileri yol transfer fonksiyonuna kutup sıfırın solunda olmak üzere bir kutup ve bir sıfır ekler. Böylece kapalı çevrim sistemin birim basamak cevabını daha sönümlü hale getirir yani daha düşük yüzde aşma (ki bu daha büyük faz payı anlamına gelir) ve daha düşük tepe zamanı oluşturur. Ayrıca yükselme ve durma zamanını azaltır. Yüksek frekanslarda sistem için açık çevrim fazını artırır ve bunun sonucu olarak kapalı çevrim sistemin kazanç payı ve faz payı artar. Kazanç payı ve faz payında oluşan bu artış sistemin bağıl kararlılığını düzeltir. Lead kontrolör artan kazanç geçiş frekansı sayesinde sistemin band genişliğini artırır bu ise sistem yanıtının hızlanmasına sebep olur. Fakat lead kontrolörle sistem kalıcı durum hataları yönünden etkilenmez [17, 27-35].

Şekil 4.4'de lead kompanze edilmiş ve kompanze edilmemiş sistemlerin birim basamak cevabı eğrileri verilmiştir. Şekil 4.5'de ise bir lead kontrolörün Bode diyagramı verilmiştir. Bu diyagram incelendiğinde neden faz ilerlemeli denildiği açık bir şekilde görülebilir. Diyagramdan da anlaşıldığı gibi lead kontrolör bir yüksek geçiren filtredir.



Şekil 4.4 Lead kompanze edilmiş ve kompanze edilmemiş sistemlerin birim basamak cevaplarının karşılaştırılması

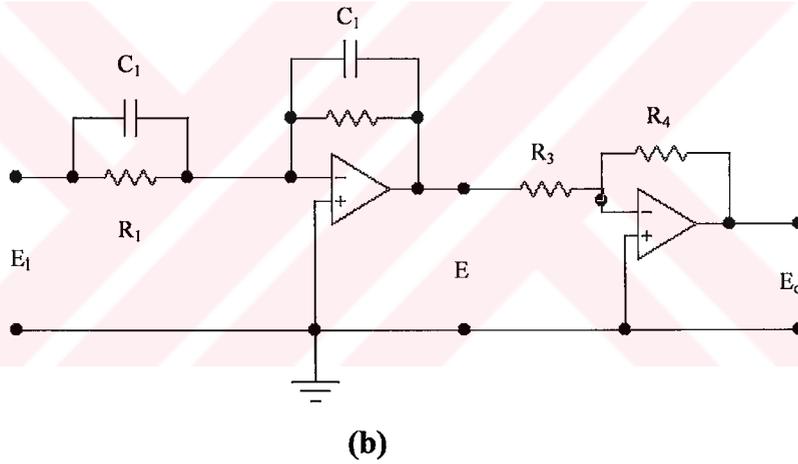
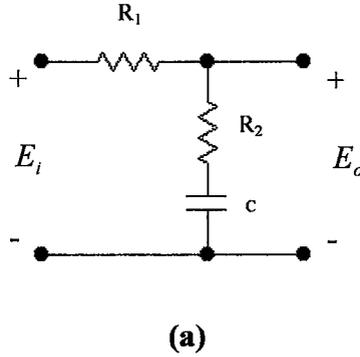


Şekil 4.5 Bir lead kontrolörün Bode diyagramı

4.3 Lag Kontrolörler

Bir devrenin girişine sinüzoidal bir sinyal uygulandığında devrenin kalıcı durum çıkışı faz gerilmesine sahipse o zaman devre lag yani faz gerilemeli devre olarak

adlandırılır. Böyle bir devrenin karakteristiğine sahip olan kontrolör ise lag kontrolör olarak adlandırılmaktadır. Şekil 4.6'da bir lag kontrolörün pasif elemanlarla gerçekleştirilmiş basit devre formu ve işlemsel yükselteçlerin kullanıldığı elektronik devre formu verilmiştir (kaynak [5, 11]'den değiştirilerek alınmıştır).



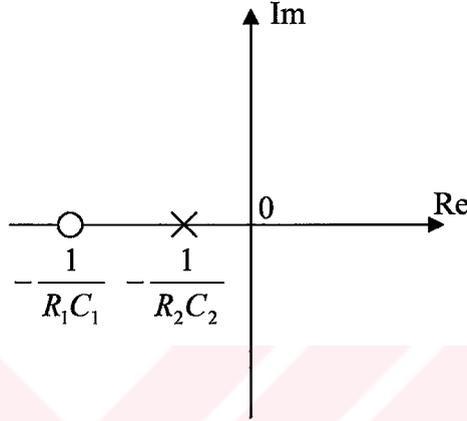
Şekil 4.6 Bir lag kontrolörün (a) Pasif elemanlı devre şeması, (b) İşlemsel yükselteçli elektronik devre şeması

Burada şekil 4.6.(b) için verilen devre şeması lead kontrolör için verilen devre şemasıyla aynıdır. Eğer bu devrede lead kontrolörün aksine $R_1C_1 < R_2C_2$ ise o zaman kontrolör lag haline gelmektedir. Şekil 4.6.(b)'de gösterilen lag kontrolörün transfer fonksiyonu denklem (4.2)'de verilmiştir.

$$\frac{E_o(s)}{E_i(s)} = C(s) = K_1\beta \frac{Ts+1}{\beta Ts+1} = K_1 \frac{s + \frac{1}{T}}{s + \frac{1}{\beta T}} \quad \beta > 1 \quad (4.2)$$

Burada $T = R_1C_1$, $\beta T = R_2C_2$, $\beta = \frac{R_2C_2}{R_1C_1} > 1$, $K_1 = \frac{R_4C_1}{R_3C_2}$ dir. Bir lag kontrolörün

genliği düşük frekanslarda 10 ya da 20 dB'dir. Yüksek frekanslarda ise 1 ya da 0 dB'dir. Bu sebeple lag kontrolör bir alçak geçiren filtredir. Ayrıca lag kontrolörün faz gerileme karakteristiğinden değil yüksek frekanslarda zayıflama özelliğinden yararlanır [5, 17]. Şekil 4.7'de lag kontrolörün kutup-sıfır yerleşimi gösterilmiştir.

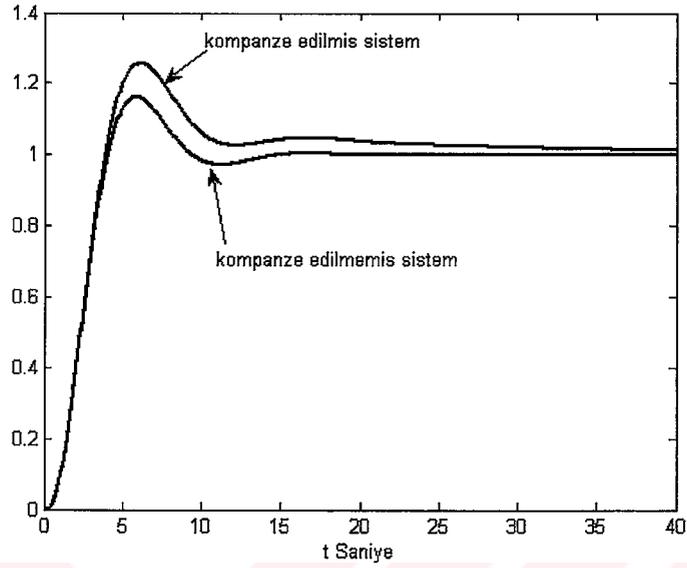


Şekil 4.7 Lag kontrolörün kutup-sıfır yerleşimi

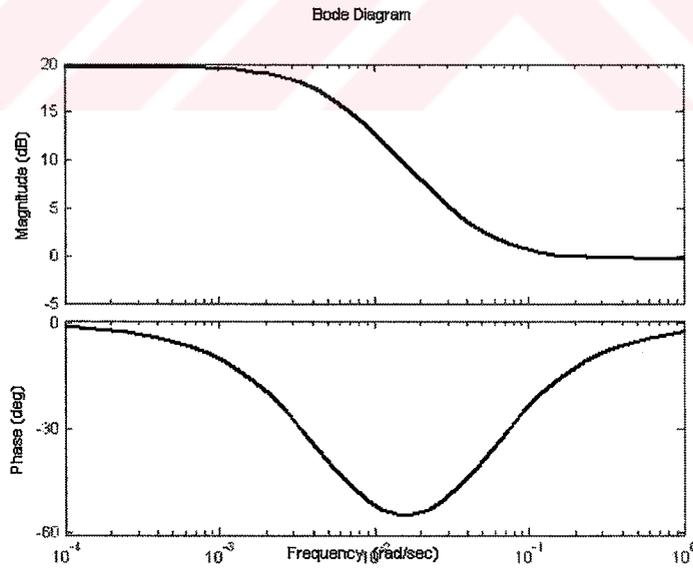
Lag kontrolörlerin en önemli fonksiyonları yüksek frekanslarda yeterli faz gerilemesi sağlamalarıdır. Lag kontrolörlerde tıpkı lead kontrolörlerde olduğu gibi integratörlü kontrol sistemlerinde tercih edilirler. Faz-gerilemeli kontrolörü etkin kullanmanın yolu kutup ve sıfırı birbirine yakın yerleştirmektir. Faz-ilerlemeli kontrolde kontrolörün amacı kazanç geçiş frekansı civarında açık çevrimli sistemin fazını artırmak, maksimum fazın yeni kazanç geçiş noktasında oluşmasını sağlamaktır. Faz-gerilemeli kontrolde kazanç geçişi daha düşük frekanslara kaydırılır, ancak yeni kazanç geçiş frekansında Bode diyagramının görece bir değişikliğe uğramaması amaçlanır.

Lag kontrolörler sistemin bağıl kararlılığını artırır. Yüksek frekanslarda zayıflama etkisinden dolayı kazanç geçiş frekansı azalır ve bunun sonucu olarak da sistemin band genişliği azalır. Band genişliğinin azalması nedeniyle yüzde aşmayı düşürmelerine rağmen yükselme ve durma zamanını artırır. Bu da sistemin daha yavaş geçici cevap vermesi anlamına gelir. Fakat lag kontrolör sistemin kalıcı durum doğruluğunu düzeltir [4-6, 14, 17, 32, 39]. Bunların yanı sıra sistem parametre değişimlerine karşı daha duyarlıdır. Şekil 4.8'de lag kompanze edilmiş ve kompanze edilmemiş bir sistemin

birim basamak cevabı eğrileri gösterilmiştir. Şekil 4.9’da ise bir lag kontrolörün Bode diyagramı verilmiştir.



Şekil 4.8 Lag kompanze edilmiş ve kompanze edilmemiş sistemin birim basamak cevaplarının karşılaştırılması

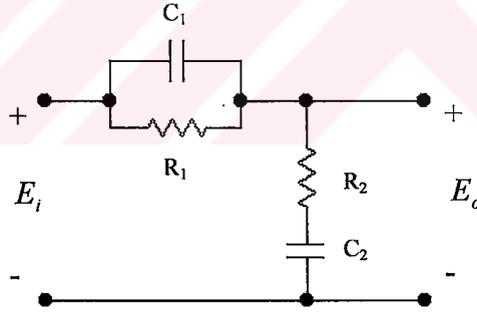


Şekil 4.9 Bir lag kontrolörün Bode diyagramı

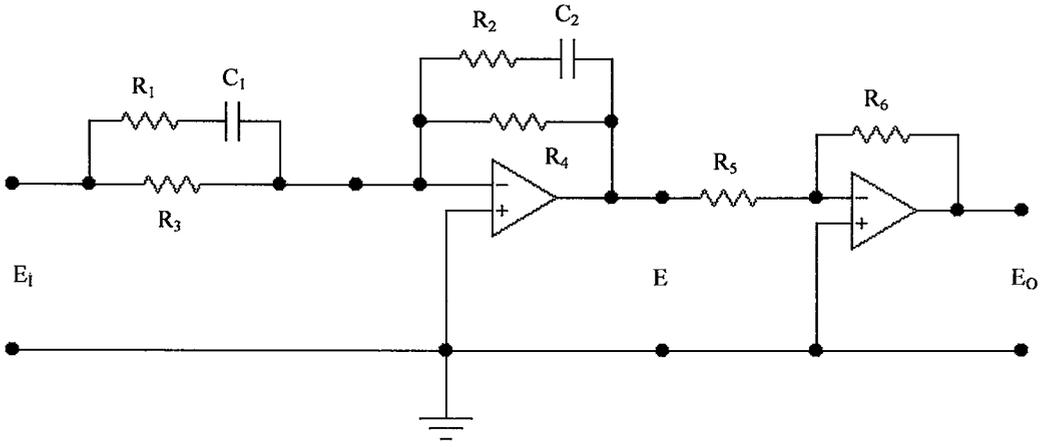
4.4 Lag-Lead Kontrolörler

Lead kontrolörler temel olarak geçici cevabı hızlandırır ve sistemin kararlılığını artırır ancak sistemin kalıcı-durum doğruluğunda belirgin bir düzelme sağlamazlar. Ayrıca yüksek frekans gürültülerine sebep olabilirler. Lag kontrolörler ise sistemin kalıcı-durum doğruluğunu düzeltir fakat geçici cevap hızını yavaşlatır. Görüldüğü gibi her iki kontrolör de bazı avantajlara ve dezavantajlara sahiptir.

Eğer geçici cevap ve kalıcı durum cevabının her ikisinde de düzelme arzu ediliyorsa o zaman bir lag-lead kontrolör kullanmak gerekir. Lag-lead kontrolör, lag ve lead kontrolörlerin avantajlarını birleştirir [4-6, 17, 34, 35, 40]. İster lead ister lag kontrolör kullanılsın kompanse edilmemiş sistemin açık çevrim transfer fonksiyonu arasında bir sadeleşme olmaksızın sistemin derecesi bir artar. Lag-lead kontrolör iki kutup ve iki sifıra sahip olduğu için kompanse edilen sistemde kutup (kutuplar) ve sifır (sifırlar) sadeleşmediği sürece böyle bir kompanse edilen sistemin derecesini iki artırır. Bu da sistemin daha kompleks bir hale gelmesi anlamına gelir. Şekil 4.10'da lag-lead kontrolörlerin basit devre formu ve işlemsel yükselteçlerin kullanıldığı elektronik devre formu gösterilmiştir.



(a)



(b)

Şekil 4.10 Bir lag-lead kontrolörün (a) Basit devre formu (b) İşlemsel yükselteçli elektronik devre formu

Şekil 4.10(b) için kontrolörün transfer fonksiyonu aşağıdaki gibidir.

$$\frac{E_o(s)}{E_i(s)} = C(s) = \frac{R_4 R_6}{R_3 R_5} \left[\frac{(R_1 + R_3) C_1 S + 1}{R_1 C_1 S + 1} \right] \left[\frac{R_2 C_2 S + 1}{(R_2 + R_4) C_2 S + 1} \right] \quad (4.3)$$

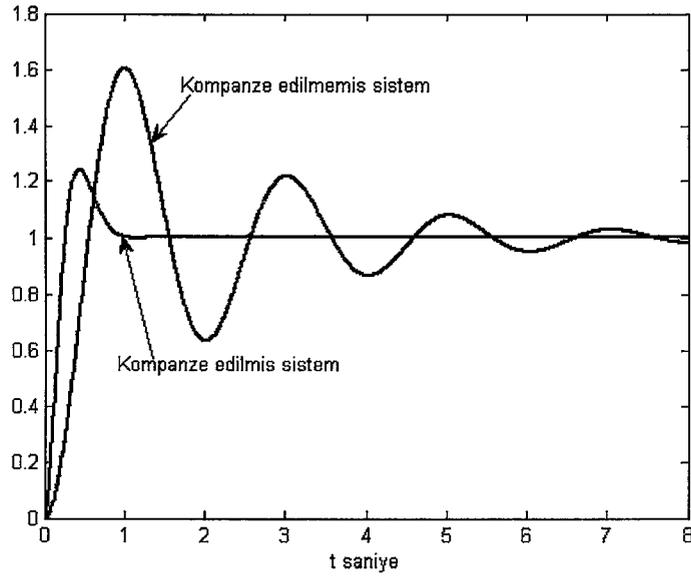
$$= K \frac{\beta}{\gamma} \left(\frac{T_1 S + 1}{\frac{T_1}{\gamma} S + 1} \right) \left(\frac{T_2 S + 1}{\beta T_2 S + 1} \right) \quad (4.4)$$

$$= K \frac{\left(s + \frac{1}{T_1} \right) \left(s + \frac{1}{T_2} \right)}{\left(s + \frac{\gamma}{T_1} \right) \left(s + \frac{1}{\beta T_2} \right)} \quad (4.5)$$

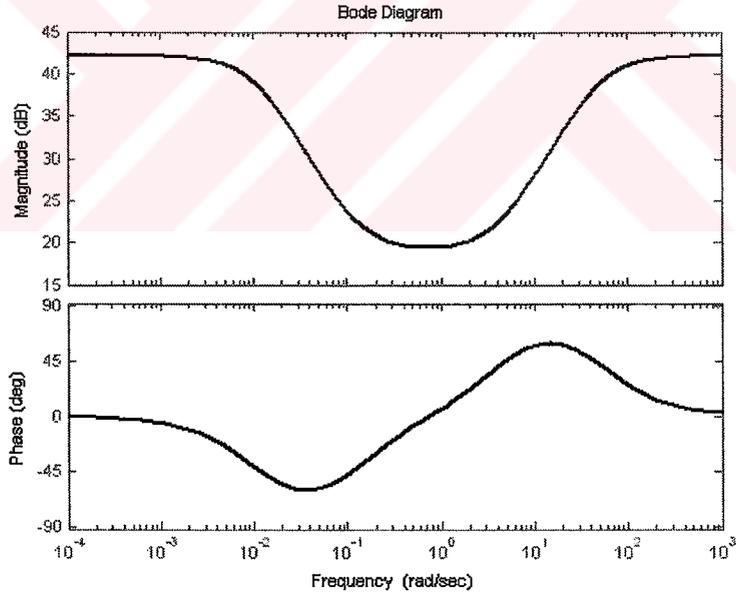
Burada $T_1 = (R_1 + R_3)C_1$, $\frac{T_1}{\gamma} = R_1 C_1$, $T_2 = R_2 C_2$, $\beta T_2 = (R_2 + R_4)C_2$, $\gamma = \frac{R_1 + R_3}{R_1} > 1$

ve $\beta = \frac{R_2 + R_4}{R_2} > 1$, $K = \frac{R_2 R_4 R_6}{R_1 R_3 R_5} \frac{R_1 + R_3}{R_2 + R_4}$ şeklindedir. Genellikle $\gamma = \beta$ 'dir. Şekil

4.11'de lag-lead kompanze edilmiş ve edilmemiş sistemlerin birim basamak cevabı eğrileri verilmiştir. Şekil 4.12'de ise bir lag-lead kontrolörün Bode diyagramı gösterilmiştir.



Şekil 4.11 Lag-lead kompanze edilmiş ve edilmemiş sistemlerin birim basamak cevaplarının karşılaştırılması



Şekil 4.12 Bir Lag-lead kontrolörün Bode diyagramı

4.5 Sonuç

Lead kontrolörler sistemde arzu edilen sonucu, faz ilerleme katkısıyla başarırken, lag kontrolörler sonucu yüksek frekanslarda zayıflama özelliği ile başarmaktadır. Lead

kontrolörler yaygın olarak kararlılık paylarını düzeltmek için kullanılmaktadırlar ve lead kontrolörler, lag kontrolörlerle mümkün olandan daha büyük bir kazanç geçiş frekansı verirler. Daha yüksek kazanç geçiş frekansı daha büyük bir band genişliği anlamına gelir. Büyük bir band genişliği ise durma zamanında azalma anlamına gelmektedir. Lead kontrolörle sistemin band genişliği her zaman lag kontrolörle olandan daha büyüktür. Bu sebeple, eğer büyük bir band genişliği ya da başka bir deyişle hızlı cevap arzu ediliyorsa lead kontrolör kullanılmalıdır. Fakat gürültü sinyalleri mevcutsa o zaman büyük bir band genişliği istenmeyebilir. Çünkü bu, yüksek frekans kazancında bir artış nedeniyle gürültü sinyallerine karşı sistemi çok daha hassas yapar.

Bir lead kontrolör lead devreye özgü olan zayıflamayı telafi etmek için kazançta ek bir artış gerektirir. Bu, lead kontrolörün, lag kontrolörle gerekenden daha büyük bir kazanç gerektirdiği anlamına gelir. Birçok durumda, daha büyük bir kazanç, daha geniş bir hacim, daha büyük bir ağırlık ve daha yüksek bir maliyet anlamına gelir. Ayrıca lead kontrolör, sistemde büyük sinyaller üretebilir. Böyle büyük sinyaller arzu edilmez çünkü sistemde doyuma sebep olurlar.

Lag kontrolör, alçak frekanslarda sistem kazancında azalma olmaksızın, yüksek frekanslarda sistem kazancını azaltır. Bu durumda sistem band genişliği azaldığı için sistem daha yavaş bir cevaba sahip olur. Azaltılmış yüksek frekans kazancı nedeniyle, toplam sistem kazancı artırılabilir. Böylece alçak frekans kazancı da buna bağlı olarak artırılabilir ve kalıcı durum doğruluğu düzeltilebilir. Ayrıca sistemdeki yüksek frekans gürültüleri zayıflatılabilir.

Hem hızlı cevap hem de iyi statik doğruluk arzu ediliyorsa bir lag-lead kontrolör kullanılabilir. Lag-lead kontrolör kullanarak alçak frekans kazancı artırılabilirken (ki bu kalıcı durum doğruluğunda düzelme anlamına gelir) aynı zamanda sistem band genişliği ve kararlılık payları artırılabilir.

Çok sayıda pratik kompanzasyon görevi lead, lag ya da lag-lead kontrolörlerle başarılabilmesine rağmen, komplike sistemler için bu kontrolörleri kullanarak yapılan kompanzasyon tatmin edici sonuçlar sağlamayabilir. Bu durumda farklı kutup-sıfır kombinasyonlarına sahip farklı kontrolörler kullanılmalıdır.

Tezin bu bölümünde endüstride yaygın olarak kullanılan klasik kontrolör tiplerinden lag-lead kontrolörler ele alınmıştır. PID'ler kadar olmasa da popüler bir kontrolör tipidir. Gerçekte bazı durumlarda PID'lerden çok daha iyi sonuçlar vermelerine rağmen endüstride artık oturmuş olan bir sistem olduğundan şu an için onlar kadar kullanım alanı bulamamaktadırlar.

BÖLÜM V

LAG VE LEAD KONTROLÖR PARAMETRELERİNİN HESAPLANMASI

5.1 Giriş

5.2 $\frac{T_1s+1}{T_2s+1}$ Kontrolör Yapısı

5.3 $K \frac{s+\alpha}{s+\beta}$ Kontrolör Yapısı

5.4 Kazanç Payı-Faz Payı Test Metodu

5.5 Zaman Gecikmeli Sistemler ve Pade Yaklaşımı

5.6 Sonuç

5.1 Giriş

Kontrol sistemlerinin istenilen performansı sağlamaları için uygun kontrolör tasarımına ihtiyaç vardır. Günümüzde endüstride yaygın olarak kullanılan kontrolör çeşitlerinden biri de lag/lead kontrolörlerdir. Bu kontrolörler parametre değerlerine bağlı olarak faz ilerlemesi ya da faz gerilemesi sağlayabilirler.

Lag/lead kontrolörler iki, bazen üç parametreden oluşan kontrolörlerdir. Bu kontrolör yapıları sırasıyla $\frac{T_1s+1}{T_2s+1}$ ve $K \frac{s+\alpha}{s+\beta}$ yapılarıdır. Bunlardan birinci kontrolör yapısı belirlenmesi gereken iki parametreye sahiptir. İkinci kontrolör yapısı ise belirlenmesi gereken üç parametreye sahiptir. Burada K kazanç katsayısıdır. Daha önceki bölümde K , α , β , T_1 ve T_2 parametrelerinin neleri içerebileceği lag, lead ve lag-lead kontrolörlerin sistem transfer fonksiyonlarını elde ederken gösterilmişti. Yani bu parametreler kontrolörün yapısında kullanılan örneğin R ve C gibi elemanların çeşitli işlemlerden sonra elde edilen kontrolör transfer fonksiyonlarının kısaltılması sonucu oluşan parametrelerdir.

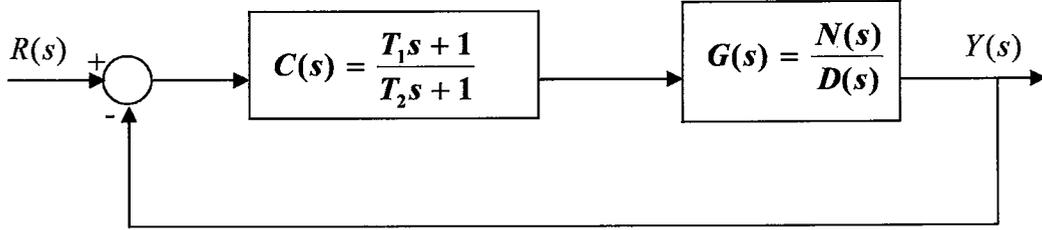
Kontrol teorisindeki temel problemlerden biri sistem kararlılığı için kontrolör tasarımıdır. Bu bölümde lag/lead kontrolörlerin tüm kararlılık parametrelerini veren ve kararlılık sınır eğrisi yaklaşımına dayanan bir metot geliştirilmiştir. Bu metot kararlılık sınır eğrisi yaklaşımının [10, 27, 41] lag/lead kontrolör yapılarına uygulanmasıyla elde edilen bir yöntemdir. Metot, parametre düzleminde reel kök sınır çizgisi, imajiner kök sınır çizgisi çizimleri ve kararlılık sınır eğrisine dayanmaktadır ve bir lag/lead kontrolörün tüm kararlılık parametrelerini hesaplamaktadır. Sunulan metot bazı önemli avantajlara sahiptir. Metodun yararlarını göstermek amacıyla çeşitli örnekler sunulacaktır.

Tezin bu bölümünde öncelikle lag/lead kontrolör yapıları olan $\frac{T_1s+1}{T_2s+1}$ ve $K \frac{s+\alpha}{s+\beta}$

kontrolör yapısı ele alınacak ve bir kontrol sistemini kararlı yapabilecek tüm katsayılar her bir kontrolör tipi için belirlenecektir. Daha sonra elde edilen sonuçlar örnekler üzerinde test edilecektir. Ayrıca bu bölüm içerisinde kazanç payı-faz payı test edicisi metoduna da yer verilmiştir. Bu metotta kazancın ve faz payının olması gereken belirli aralıklar söz konusudur ve bu yöntemi uyguladığımızda daha iyi bir kararlılık bölgesi elde etmemiz mümkündür. Bunların yanı sıra zaman gecikmeli sistemler için lag/lead kontrolör tasarımı da bu bölümde sunulacaktır. Zaman gecikmeli sistemlerin

lineerleştirilmesinde çok önemli olan Pade yaklaşımı bu konu içerisinde örneklerle beraber sunulacaktır. Dayanıklı kararlılıkta önemli bir konu olan belirsizlikler konusu ise daha sonraki bölümde ele alınacaktır.

5.2 $\frac{T_1s+1}{T_2s+1}$ Kontrolör Yapısı



Şekil 5.1 Bir kontrol sistemi

Şekil 5.1’de verilen kontrol sistemini ele alalım. Burada $C(s)$ kontrolörün transfer fonksiyonunu, $G(s)$ ise verilen sistemin transfer fonksiyonunu ifade etmektedir. Her bir transfer fonksiyonunda $s = j\omega$ yazdığımızda ve sistemin transfer fonksiyonunu tek ve çift kısımlarına ayırdığımızda aşağıdaki ifadeleri elde ederiz:

$$C(j\omega) = \frac{T_1j\omega + 1}{T_2j\omega + 1} \quad (5.1)$$

$$G(j\omega) = \frac{N(j\omega)}{D(j\omega)} = \frac{N_e(-\omega^2) + j\omega N_o(-\omega^2)}{D_e(-\omega^2) + j\omega D_o(-\omega^2)} \quad (5.2)$$

Denklem (5.2)’de yer alan $N_e(-\omega^2)$ ifadesi sistemin transfer fonksiyonunun payının çift kısmını, $N_o(-\omega^2)$ payının tek kısmını, $D_e(-\omega^2)$ paydanın çift kısmını, $D_o(-\omega^2)$ ise paydanın tek kısmını ifade etmektedir. Daha sonraki aşamalarda kolaylık sağlaması amacıyla $(-\omega^2)$ ifadeleri denklem içerisinde belirtilmeyecektir.

Sistemin karakteristik denklemi $\Delta(s) = 1 + C(s)G(s) = 0$ ifadesiyle belirlenir. Karakteristik denklemde $s = j\omega$ yazarsak:

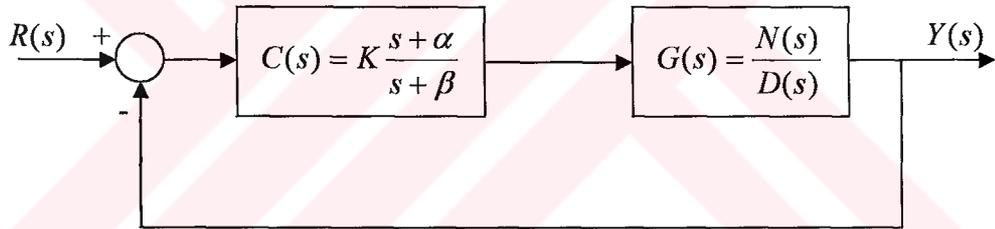
$$\Delta(j\omega) = 1 + C(j\omega)G(j\omega) = 1 + \left(\frac{T_1j\omega + 1}{T_2j\omega + 1} \right) \left(\frac{N_e + j\omega N_o}{D_e + j\omega D_o} \right) = 0 \quad (5.3)$$

ifadesini elde ederiz. Karakteristik denklemi $\Delta(j\omega) = \Delta_R(j\omega) + \Delta_I(j\omega) = 0$ olarak reel ve imajiner kısımlarına ayırır ve her birini sıfıra eşitlersek bu denklemlerden T_1 ve T_2 katsayılarını denklem (5.4)'deki gibi elde ederiz:

$$T_1 = -\left[\frac{\omega^2 D_o(N_o + D_o) + D_e(N_e + D_e)}{\omega^2 (N_e D_o - N_o D_e)} \right] \text{ ve } T_2 = \frac{\omega^2 N_o(N_o + D_o) + N_e(N_e + D_e)}{\omega^2 (N_e D_o - N_o D_e)} \quad (5.4)$$

Bu kontrolör tipinde kazanç katsayısı $K=1$ dir. Bir kontrol sisteminin davranışını düzeltmede yapılacak olan ilk adım kazanç üzerinde oynamaktır. Fakat kazancın değiştirilmesi kâfi gelmiyorsa o zaman diğer iyileştirme yollarına gidilir. Bu kontrolör tipinde kazanç katsayısı bir olduğundan kazancı değiştirmek gibi bir şansımız yoktur. Ancak bu kontrolör tipinde belirlememiz gereken sadece iki parametre söz konusudur, bunlar T_1 ve T_2 parametreleridir. Bu da işlemlerimizi oldukça kolaylaştırır.

5.3 $K \frac{s + \alpha}{s + \beta}$ Kontrolör Yapısı



Şekil 5.2 Kapalı çevrim bir kontrol sistemi

Şekil 5.2'de verilmiş olan kontrol sistemi için $C(s)$ kontrolörün transfer fonksiyonu, $G(s)$ ise verilen sistemin transfer fonksiyonudur. $C(s)$ bir lag/lead kontrolördür ve $K \frac{s + \alpha}{s + \beta}$ yapısındadır. Burada $\alpha < \beta$ ise bir lead kontrolör, $\alpha > \beta$ ise bir lag kontrolördür. Buradaki problem sistemi kararlı yapan tüm lag/lead kontrolör parametrelerinin hesaplanmasıdır. Kapalı çevrim sistemin karakteristik polinomu aşağıdaki gibi yazılır:

$$\Delta(s) = (s + \beta)D(s) + K(s + \alpha)N(s) = p_n s^n + p_{n-1} s^{n-1} + \dots + p_1 s + p_0 \quad (5.5)$$

Parametre uzayı yaklaşımında kararlı bir polinomun bir kökünün imajiner eksenini kesmesi için (kararsız hale gelmesi için) üç ihtimal söz konusudur:

1. Reel Kök Sınırı: Bir reel kök $s = 0$ 'da imajiner eksenini keser. Yani reel kök sınırı denklem (5.5)'de $s = 0$ yazılarak elde edilir. Bu durumda $p_0 = 0$ 'dır.

2. Sonsuz Kök Sınırı: Bir reel kök $s = \infty$ 'da imajiner eksenini keser. Bu sebeple sonsuz kök eğrisi denklem (5.5)'de $p_n = 0$ yazılarak karakterize edilir.

3. Kompleks Kök Sınırı: $s = j\omega$ 'da denklem (5.5)'in kökleri imajiner eksenini kestiğinde (ki bu $\Delta(s)$ 'in reel ve imajiner kısımlarının sıfır olması anlamına gelir) denklem kararsız hale gelir. Bu sebeple kompleks kök sınırı şöyle elde edilir:

$G(s)$ transfer fonksiyonunun pay ve payda polinomlarının her biri $s = j\omega$ yazılarak tek ve çift kısımlarına ayrılır. $C(s)$ için de $s = j\omega$ yazıldığında aşağıdaki ifadeleri elde ederiz:

$$C(j\omega) = K \frac{j\omega + \alpha}{j\omega + \beta} \quad (5.6)$$

$$G(j\omega) = \frac{N(j\omega)}{D(j\omega)} = \frac{N_e(-\omega^2) + j\omega N_o(-\omega^2)}{D_e(-\omega^2) + j\omega D_o(-\omega^2)} \quad (5.7)$$

Daha önce de belirtildiği gibi N_e , $G(j\omega)$ 'nın payının çift kısmını, N_o payının tek kısmını ifade etmektedir. D_e ve D_o ise sırasıyla $G(j\omega)$ 'nın paydasının çift ve tek kısımlarını ifade etmektedir. Kolaylık sağlama amacıyla $(-\omega^2)$ ifadeleri daha sonraki kısımlarda belirtilmeyecektir. Sistemin karakteristik denklemi $\Delta(s) = 1 + C(s)G(s) = 0$ olduğundan karakteristik denklemde $s = j\omega$ yazarsak:

$$\Delta(j\omega) = 1 + C(j\omega)G(j\omega) = 1 + \left(K \frac{j\omega + \alpha}{j\omega + \beta} \right) \left(\frac{N_e + j\omega N_o}{D_e + j\omega D_o} \right) = 0 \quad (5.8)$$

ifadesini elde ederiz. Daha sonra karakteristik denklemi $\Delta(j\omega) = \Delta_R(j\omega) + \Delta_I(j\omega) = 0$ şeklinde reel ve imajiner kısımlarına ayırır ve her bir denklemi sıfıra eşitlersek yapılan işlemler sonucunda bulunan α ve β katsayıları aşağıdaki gibidir:

$$\alpha = \frac{D_e(D_e + KN_e) + \omega^2 D_o(D_o + KN_o)}{K(N_e D_o - N_o D_e)} \quad (5.9)$$

$$\beta = - \left[\frac{N_e(D_e + KN_e) + \omega^2 N_o(D_o + KN_o)}{(N_e D_o - N_o D_e)} \right] \quad (5.10)$$

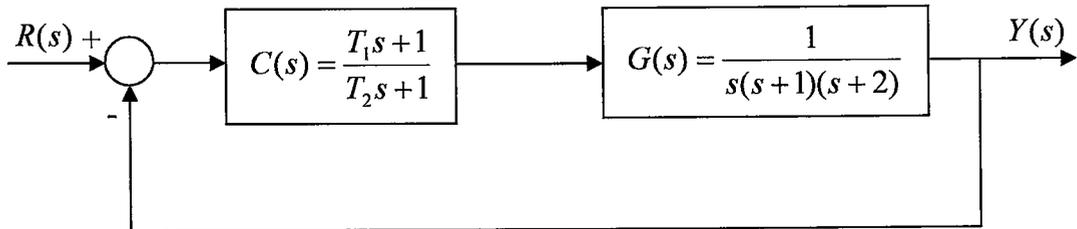
Böylece $l(\alpha, \beta, \omega)$ kararlılık sınır eğrisi, (α, β) düzleminde sabit K değeri için çizilebilir. Kararlılık sınır eğrisi reel kök sınır çizgisi ve sonsuz kök sınır çizgisi (eğer bunlar mevcutsa) ile birlikte (α, β) parametre düzlemini kararlı ve kararsız bölgelere ayırır. Kararlı bölge sabit K değeri için sistemi kararlı yapan tüm α ve β değerlerini içerir. Elde edilen kararlılık bölgesinden istenilen performansı sağlayacak dayanıklı lag/lead kontrolör tasarımı yapılabilir.

Bu kontrolör tipinde, önceki kontrolör yapısından farklı olarak kazanç parametresini değiştirebilme şansımız var. Ancak bu yapıda belirlememiz gereken parametre sayısı üç tanedir. Bunlar α , β ve K parametreleridir. Daha sonra incelenecek olan örneklerde kazancın yani K 'nın değiştirilmesinin (ki çoğunlukla artırılmasının) daha sınırlı kararlılık bölgeleri elde etmemizi sağladığı görülecektir.

Burada her iki kontrolör tipi için elde ettiğimiz bu katsayılar verilen kontrol sistemini kararlı yapan tüm katsayıları elde etmemizi sağlar. Verilen örneklerde görülecektir ki elde edilen bu katsayı denklemleriyle MATLAB ortamında çizilmiş olan grafiklerde tüm noktalar sistem kararlılığını sağlamaktadır.

Bu bölümde yapılan işlemlerin daha iyi anlaşılması ve tüm kararlılık bölgelerinin elde edildiğinin gösterilmesi amacıyla çeşitli örnekler verilmiştir. Her bir örnek gerçekte herhangi bir fiziksel kontrol sistemin temsil etmektedir.

Örnek 1:



Şekil 5.3 Bir kontrol sistemi

Şekil 5.3'de verilen kontrol sistemini kararlı yapan tüm T_1 ve T_2 katsayılarını elde edelim.

Bunu gerçekleştirebilmek için öncelikle $G(j\omega)$ ifadesini elde edip sistemin transfer fonksiyonunu tek ve çift kısımlarına ayırırsak:

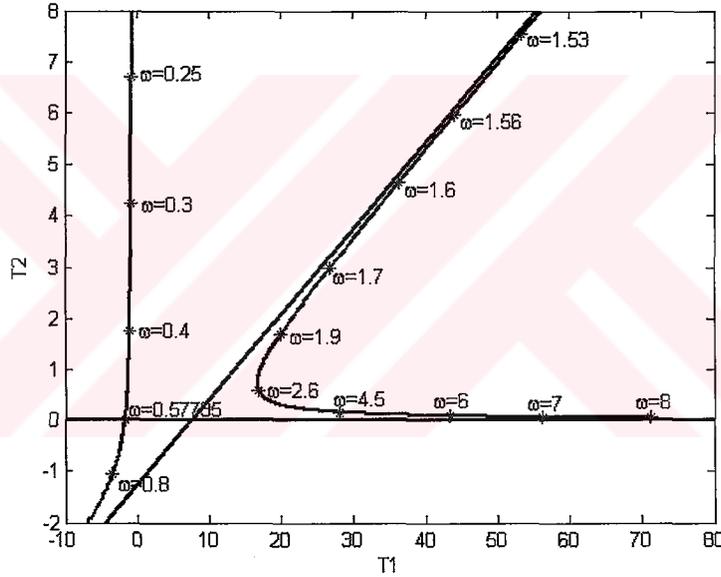
$$G(s) = \frac{1}{s^3 + 3s^2 + 2s} \quad (5.11)$$

$$G(j\omega) = \frac{N(j\omega)}{D(j\omega)} = \frac{N_e + j\omega N_o}{D_e + j\omega D_o} = \frac{1}{-3\omega^2 + j\omega(-\omega^2 + 2)} \quad (5.12)$$

buradan $N_e = 1$, $N_o = 0$, $D_e = -3\omega^2$, $D_o = -\omega^2 + 2$ olarak bulunur. Daha önce denklem (5.4) de T_1 ve T_2 için elde ettiğimiz denklemleri kullanarak bu katsayıları kolaylıkla bulabiliriz. Buna göre yapılan işlemler sonucunda T_1 ve T_2 katsayıları aşağıdaki gibidir:

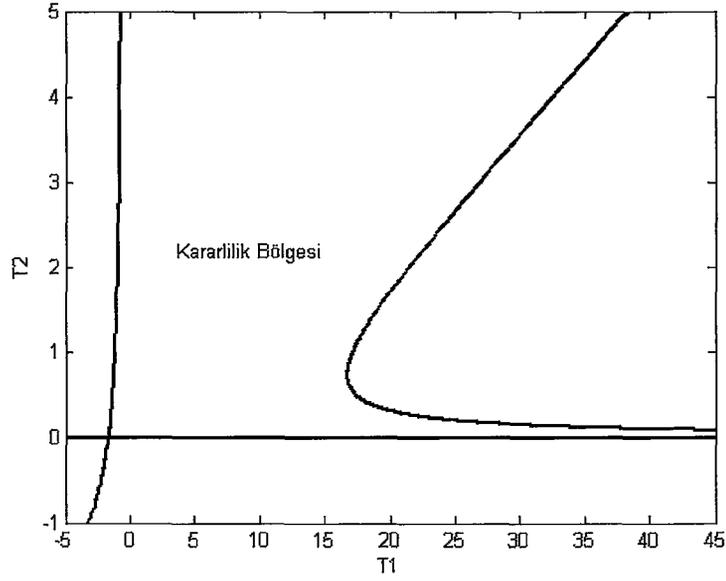
$$T_1 = \frac{\omega^4 + 5\omega^2 + 1}{\omega^2 - 2}, T_2 = \frac{3\omega^2 - 1}{\omega^4 - 2\omega^2} \quad (5.13)$$

T_1 ve T_2 katsayılarına göre elde edilen eğri şekil 5.4'de gösterilmiştir.



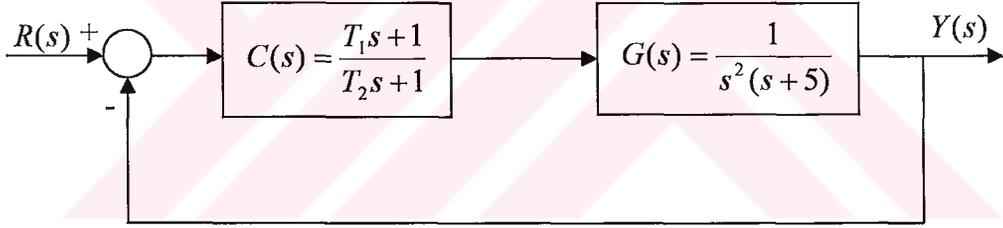
Şekil 5.4 T_1 ve T_2 katsayılarına bağlı olarak elde edilen eğri ve çeşitli frekans değerlerinin gösterimi

Elde edilen bu eğrinin kararlılık bölgesi yani sistemi kararlı yapan tüm T_1 ve T_2 katsayıları bölgesi şekil 5.5'de verilmiştir.



Şekil 5.5 Sistemi kararlı yapan tüm T_1 ve T_2 parametreleri

Örnek 2:



Şekil 5.6 Bir kontrol sistemi

Şekil 5.6'da verilen kontrol sistemi için sistemi kararlı yapan tüm T_1 ve T_2 katsayılarını elde edelim.

Yine daha önceki örnekte olduğu gibi aşağıdaki işlemleri gerçekleştiririz:

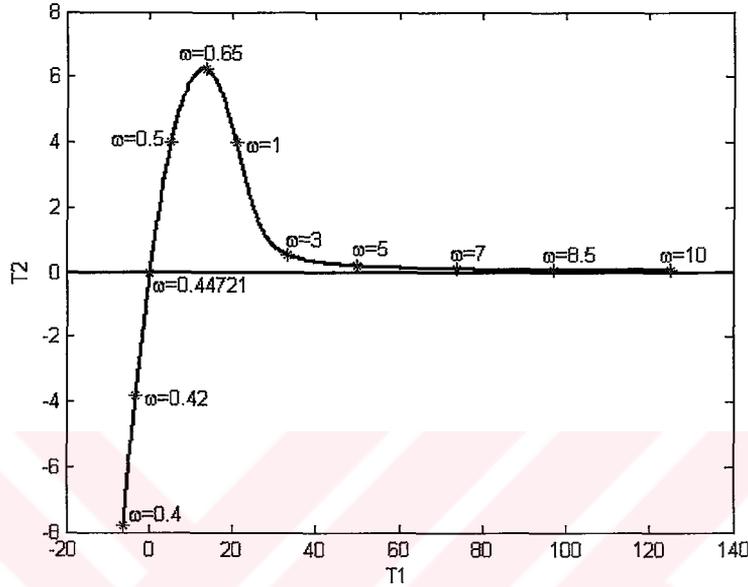
$$G(s) = \frac{1}{s^2(s+5)} = \frac{1}{s^3 + 5s^2} \quad (5.14)$$

$$G(j\omega) = \frac{N(j\omega)}{D(j\omega)} = \frac{N_e + j\omega N_o}{D_e + j\omega D_o} = \frac{1}{-5\omega^2 + j\omega(-\omega^2)} \quad (5.15)$$

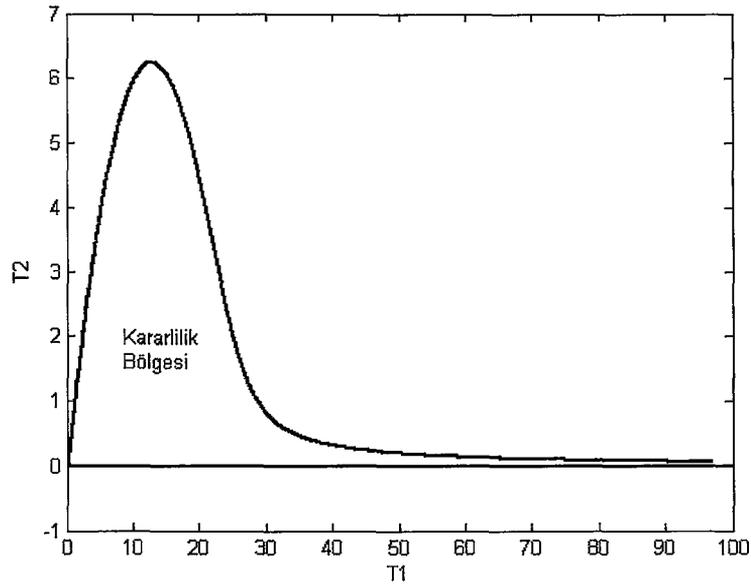
Buradan $N_e = 1$, $N_o = 0$, $D_e = -5\omega^2$, $D_o = -\omega^2$ olarak elde edilir. Elde ettiğimiz bu ifadeleri denklem (5.4)'de yerine yazarsak T_1 ve T_2 katsayıları denklem (5.16)'daki gibi elde edilir.

$$T_1 = \frac{\omega^4 + 25\omega^2 - 5}{\omega^2}, T_2 = \frac{5\omega^2 - 1}{\omega^4} \quad (5.16)$$

Bu T_1 ve T_2 katsayılarına göre elde edilen eğri şekil 5.7’de ve sistemi kararlı yapan tüm T_1 ve T_2 değerleri ise şekil 5.8’de gösterilmiştir.

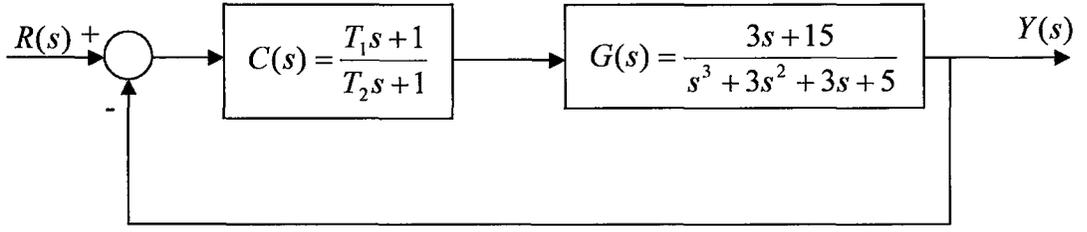


Şekil 5.7 T_1 ve T_2 katsayılarına bağlı olarak elde edilen eğri ve çeşitli frekans değerlerinin gösterimi



Şekil 5.8 Sistemi kararlı yapan tüm T_1 ve T_2 parametreleri

Örnek 3:



Şekil 5.9 Bir kontrol sistemi

Şekil 5.9'da verilen sistemi kararlı yapan tüm T_1 ve T_2 katsayılarını elde edelim.

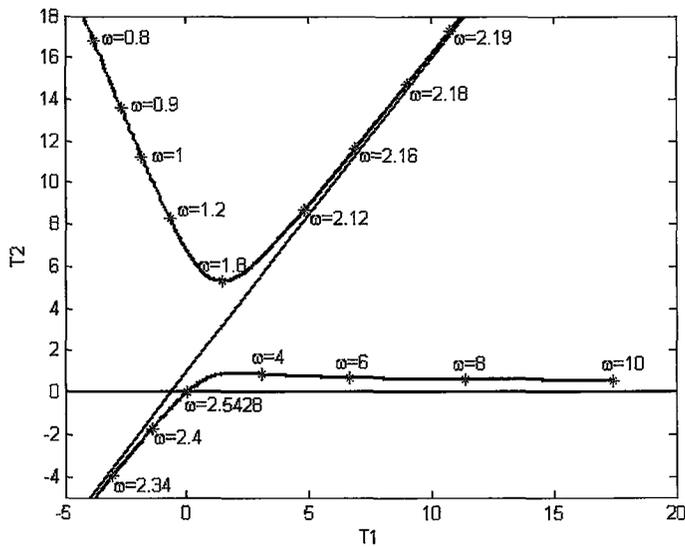
Bunun için daha önceki örneklerde yapmış olduğumuz işlemleri tekrarlarız. Buna göre:

$$G(j\omega) = \frac{N(j\omega)}{D(j\omega)} = \frac{N_e + j\omega N_o}{D_e + j\omega D_o} = \frac{15 + 3j\omega}{5 - 3\omega^2 + j\omega(3 - \omega^2)} \quad (5.17)$$

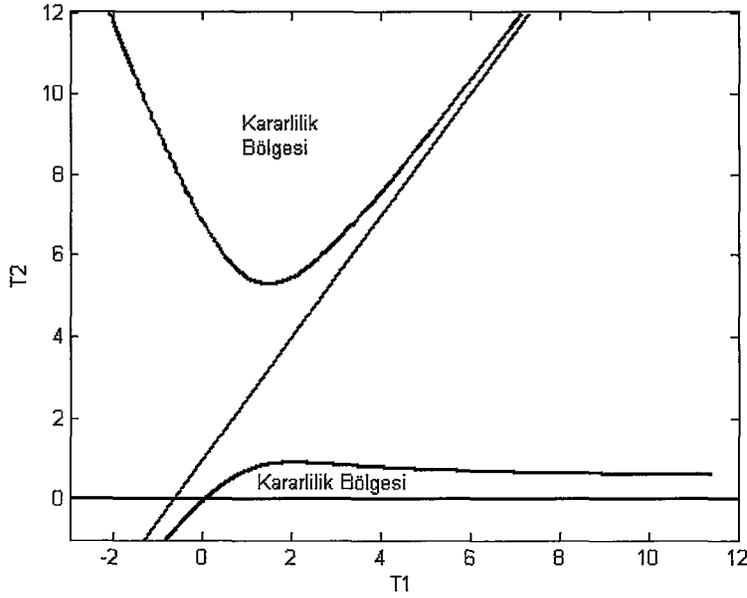
buradan $N_e = 15$, $N_o = 3$, $D_e = 5 - 3\omega^2$, $D_o = 3 - \omega^2$ olarak elde edilir. Bu değerler denklem (5.4)'de yerine konulursa elde edilen T_1 ve T_2 parametreleri aşağıdaki gibidir:

$$T_1 = \frac{\omega^6 - 57\omega^2 + 100}{6\omega^4 - 30\omega^2}, T_2 = \frac{\omega^4 + 9\omega^2 - 100}{2\omega^4 - 10\omega^2} \quad (5.18)$$

Şekil 5.10'da T_1 ve T_2 katsayılarına bağlı olarak elde edilen eğri ve şekil 5.11'de verilen sistemi kararlı yapan tüm T_1 ve T_2 parametreleri gösterilmiştir:

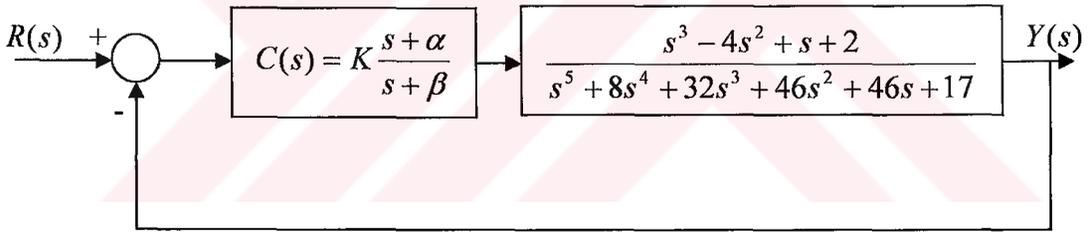


Şekil 5.10 T_1 ve T_2 katsayılarına bağlı olarak elde edilen eğri ve çeşitli frekans değerlerinin gösterimi



Şekil 5.11 Sistemi kararlı yapan tüm T_1 ve T_2 parametreleri

Örnek 4:



Şekil.5.12 Bir kontrol sistemi

Şekilde verilen kontrol sistemi için sistemi kararlı yapan tüm α ve β katsayılarını elde edelim.

Bunun için yine daha önceki örneklerde olduğu gibi transfer fonksiyonu tek ve çift kısımlarına ayırılır ve daha önceden elde etmiş olduğumuz denklem (5.9) ve denklem (5.10) kullanılarak α ve β katsayıları elde edilir. Buna göre:

$$G(s) = \frac{s^3 - 4s^2 + s + 2}{s^5 + 8s^4 + 32s^3 + 46s^2 + 46s + 17} \quad (5.19)$$

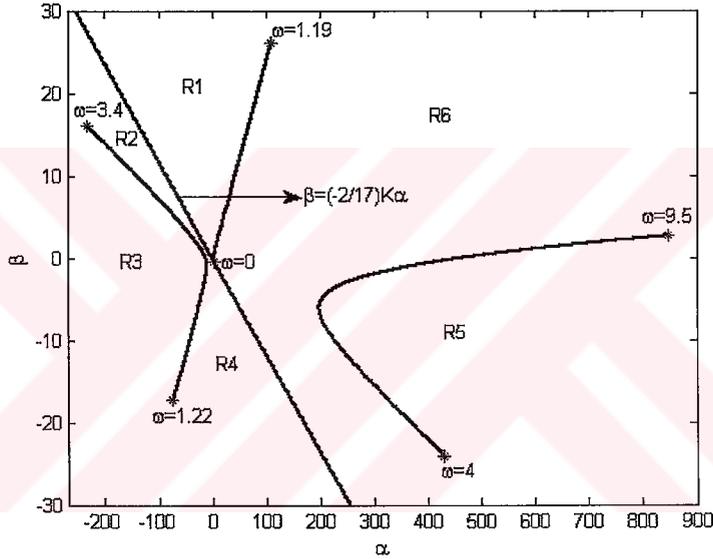
$$G(j\omega) = \frac{N(j\omega)}{D(j\omega)} = \frac{N_e + j\omega N_o}{D_e + j\omega D_o} = \frac{4\omega^2 + 2 + j\omega(-\omega^2 + 1)}{8\omega^4 - 46\omega^2 + 17 + j\omega(\omega^4 - 32\omega^2 + 46)} \quad (5.20)$$

ve $N_e = 4\omega^2 + 2$, $N_o = -\omega^2 + 1$, $D_e = 8\omega^4 - 46\omega^2 + 17$, $D_o = \omega^4 - 32\omega^2 + 46$ olarak elde edilir. Bu ifadeleri denklem (5.9) ve denklem (5.10)'da yerine yazarsak α ve β katsayılarını aşağıdaki gibi elde edilecektir:

$$\alpha = \frac{\omega^{10} - K\omega^8 + (380 + 65K)\omega^6 - (556 + 246K)\omega^4 + (552 + 22K)\omega^2 + 289 + 34K}{K(12\omega^6 - 180\omega^4 + 183\omega^2 + 75)} \quad (5.21)$$

$$\beta = \frac{\omega^8 - (65 + K)\omega^6 + (246 - 14K)\omega^4 - (22 + 17K)\omega^2 - 34 - 4K}{12\omega^6 - 180\omega^4 + 183\omega^2 + 75} \quad (5.22)$$

Bu katsayılar için $K = 1$ olmak üzere elde edilen eğri şekil 5.13'de ve sistemi kararlı yapan tüm α ve β katsayılarına dair eğri ise şekil 5.14'de verilmiştir.



Şekil 5.13 α ve β katsayılarına bağlı olarak elde edilen eğri

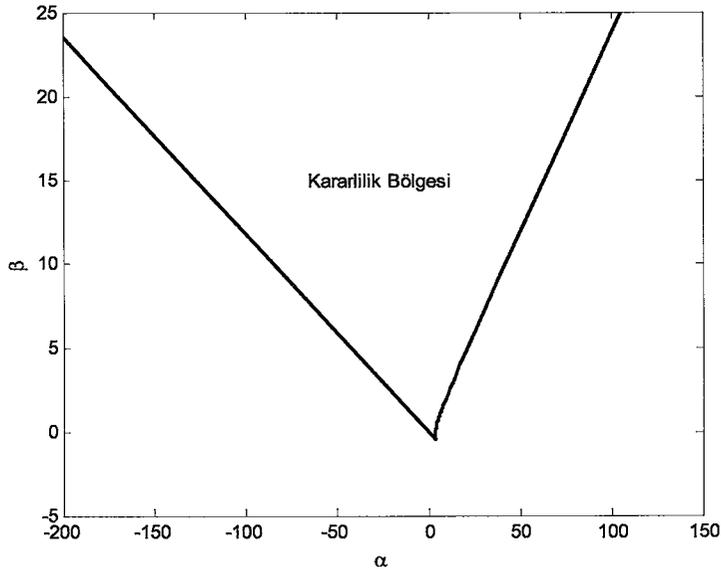
Bu şekilde gösterilen $\beta = -\frac{2}{17}K\alpha$ eğrisi sistemin karakteristik denkleminde $s = 0$

yazılarak elde edilmiştir. Buna göre:

$$\Delta(s) = s^6 + (8 + \beta)s^5 + (32 + 8\beta + K)s^4 + (46 + 32\beta - 4K + K\alpha)s^3 + (46 + 46\beta + K - 4K\alpha)s^2 + (17 + 46\beta + 2K + K\alpha)s + 17\beta + 2K\alpha = 0 \quad (5.23)$$

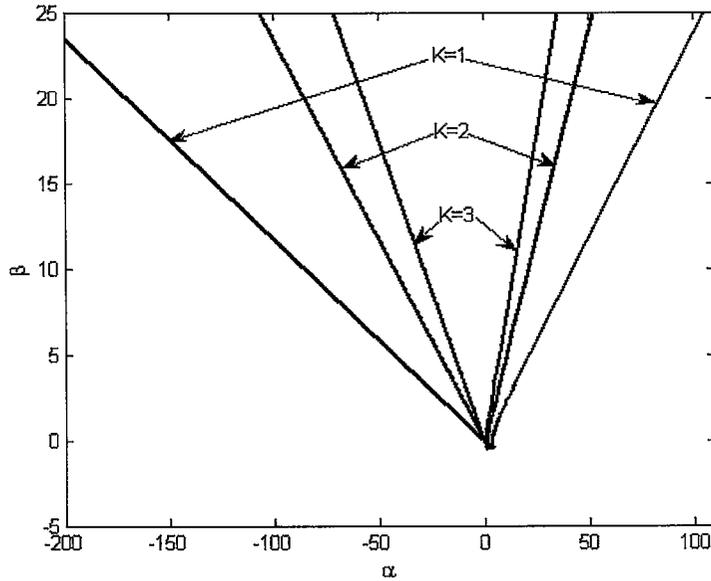
ifadesinde $s = 0$ yazıldığında $\beta = -\frac{2}{17}K\alpha$ 'yı elde ederiz.

Şekil 5.13'de her bir bölge R1, R2, ..., R6 olarak belirtilmiştir. Kararlılık bölgesi ise R1 olarak belirtilen kısımdır. Bu bölge şekil 5.14'den görülebilir.



Şekil 5.14. Sistemi kararlı yapan tüm α ve β parametreleri

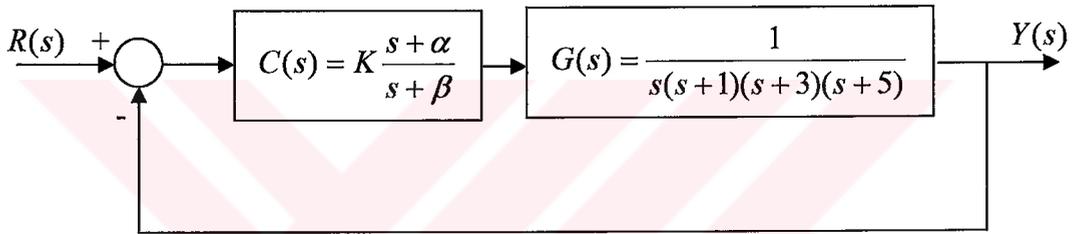
$K \frac{s + \alpha}{s + \beta}$ kontrolör yapısında kazanç katsayısı K mevcut olduğundan bu kontrolörde kazanç üzerinde de ayarlama yapmamız mümkündür. Genellikle sistem davranışının düzeltilmesinde atılan ilk adım kazancı değiştirmektir. Bu örnek için farklı kazanç değerlerini kullanarak sistemi kararlı yapan tüm α ve β katsayılarını yeniden elde ettik. Elde edilen bu eğriler şekil 5.15’de verilmiştir.



Şekil 5.15 Farklı K değerleri için sistemi kararlı yapan tüm α ve β katsayıları

Şekil 5.15’den görüldüğü gibi kazancın artırılması daha sınırlı bir kararlılık bölgesi sağlamaktadır. Daha sonra yapılacak olan kazanç payı-faz payı test metodunun kararlılık için daha iyi bir katsayı bölgesi sağladığını göreceğiz. Şüphesiz sistemi kararlı yapan tüm noktalar sistem performansında istenilen sonucu vermeyebilir. Bir sistemin sadece kararlı olması tek başına yeterli değildir. Aynı zamanda verilen kriterleri de yerine getirebilmelidir. Örneğin sistem kararlı olmasına rağmen çok yavaş cevap veriyorsa, ya da sistem hızlı cevap veriyor fakat kalıcı durumda yeterli doğruluk sağlayamıyorsa (ki mümkün merteye kalıcı durum hatasının sıfır olması amaçlanır) sistemin sadece kararlı olmasının tek başına pek bir anlamı yoktur.

Örnek 5:



Şekil 5.16 Kontrol sistemi

Şekil 5.16’de gösterilen kontrol sistemi için kontrolör transfer fonksiyonu $K \frac{s + \alpha}{s + \beta}$

ve sistemin transfer fonksiyonu $G(s) = \frac{1}{s(s + 1)(s + 3)(s + 5)}$ olmak üzere sistemi kararlı

yapan tüm α ve β katsayılarını belirleyelim.

Katsayıları belirlemek için daha önce açıkladığımız işlemler sırasıyla uygulanır. Buna göre:

$$G(s) = \frac{1}{s(s + 1)(s + 3)(s + 5)} = \frac{1}{s^4 + 9s^3 + 23s^2 + 15s} \quad (5.24)$$

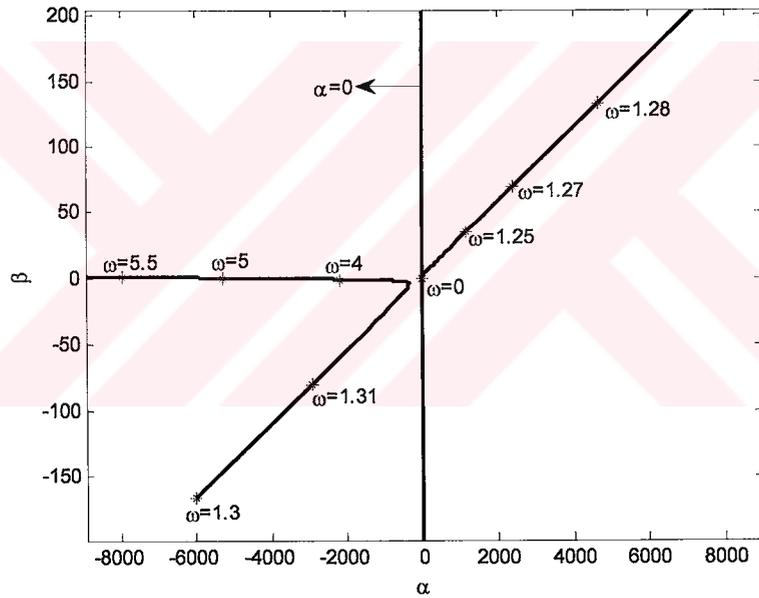
$$G(j\omega) = \frac{N(j\omega)}{D(j\omega)} = \frac{N_e + j\omega N_o}{D_e + j\omega D_o} = \frac{1}{\omega^4 - 23\omega^2 + j\omega(-9\omega^2 + 15)} \quad (5.25)$$

şeklindedir. Elde edilen (5.25) ifadesinden $N_e = 1$, $N_o = 0$, $D_e = \omega^4 - 23\omega^2$, $D_o = -9\omega^2 + 15$ olarak bulunur. Bulunan bu ifadeler denklem (5.9) ve denklem (5.10)'da yerine yazılırsa α ve β katsayıları denklem (5.26) ve (5.27)'daki gibidir.

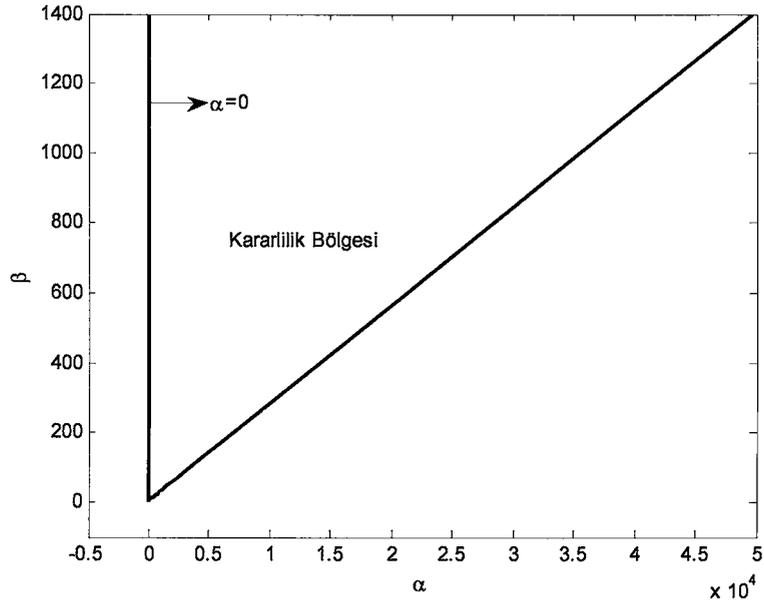
$$\alpha = \frac{\omega^8 + 35\omega^6 + (259 + K)\omega^4 + (225 - 23K)\omega^2}{K(-9\omega^2 + 15)} \quad (5.26)$$

$$\beta = \frac{-\omega^4 + 23\omega^2 - K}{-9\omega^2 + 15} \quad (5.27)$$

Bulunan α ve β katsayılarına göre $K = 1$ olmak üzere elde edilen eğri şekil 5.17'de gösterilmiştir. Şekil 5.18'de ise sistemi kararlı yapan tüm α ve β katsayıları gösterilmiştir.



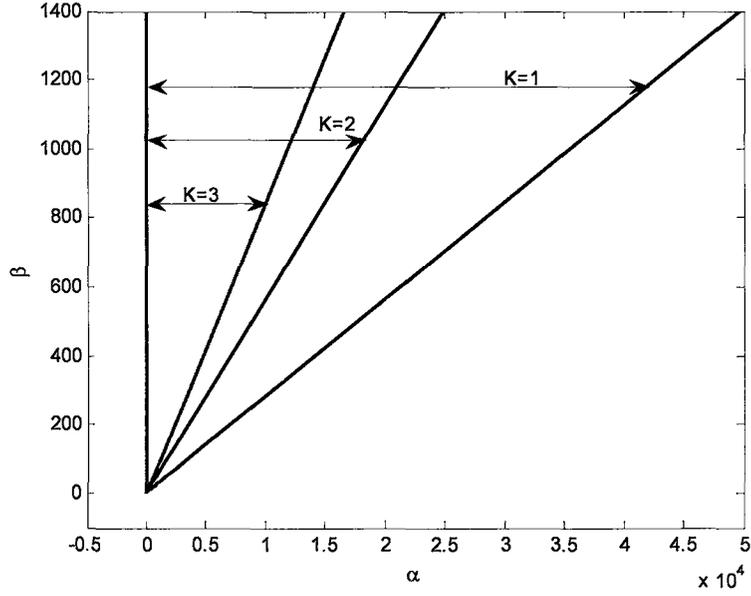
Şekil 5.17 α ve β katsayılarına bağlı olarak elde edilen eğri



Şekil 5.18 Sistemi kararlı yapan tüm α ve β parametreleri

Şekillerde görülen $\alpha = 0$ eğrisi karakteristik denklemden elde edilen bir eğridir. Yani $\Delta(s) = s^5 + (9 + \beta)s^4 + (23 + 9\beta)s^3 + (15 + 23\beta)s^2 + (15\beta + K)s + K\alpha = 0$ ifadesinde $s = 0$ yazıldığında $\alpha = 0$ eğrisi elde edilir.

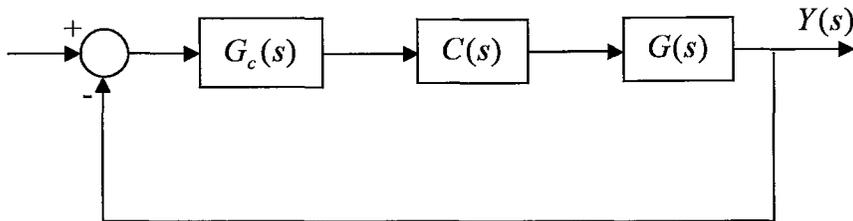
Farklı kazanç değerleri için yapılan çalışmalardan elde edilen kararlılık bölgeleri ise şekil 5.19'da gösterilmiştir. Bu işlemlerde çoğunlukla kazancı artırma yoluna gidilir. Böylece daha sınırlı bir kararlılık bölgesi elde edilir. Bu sayede katsayı seçimlerinde daha sınırlı bir alanda çalışılmış olur.



Şekil 5.19 Farklı K değerleri için sistemi kararlı yapan tüm α ve β katsayıları

5.4 Kazanç Payı-Faz Payı Test Metodu

Bu yöntem sayesinde kontrol sisteminin istenilen kazanç payı-faz payı değerlerine sahip kontrolör parametreleri hesaplanabilmektedir. Başka bir deyişle verilen bir kontrol sistemi için belirli faz payı ve kazanç payı değeri sağlayan uygun katsayı aralığı elde etmek istiyorsak sisteme kazanç payı-faz payı test edicisini eklememiz gerekir. İdealde kazanç payının 2-5 aralığında faz payının ise 35° - 55° aralığında olması gerekir. Bu metodu kullanarak kazanç ve faz payının ideal sınırlar içerisinde olmasını sağlayarak daha iyi kararlılık bölgeleri elde edebiliriz. Böylece sistem için daha iyi bir performans elde etmiş oluruz. Şekil 5.20’de gösterilen tek girişli tek çıkışlı kontrol sistemini ele alalım.



Şekil 5.20 Kazanç payı-faz payı test edicili bir kontrol sistemi

Şekil 5.20'de $C(s)$ kontrolörün transfer fonksiyonu, $G(s)$ sistemin transfer fonksiyonunu ve $G_c(s)$ ise kazanç payı-faz payı test edicisini temsil etmektedir. A istenilen kazanç payı değeri ve ϕ istenilen faz payı değeri olmak üzere $G_c(s)$ fonksiyonu $s = j\omega$ yazıldığında aşağıdaki gibi tanımlanır:

$$G_c(j\omega) = Ae^{-j\phi} = A\cos(\phi) - jA\sin(\phi) \quad (5.28)$$

Burada kontrolör transfer fonksiyonu $\frac{T_1s+1}{T_2s+1}$ olmak üzere $s = j\omega$ yazıldığında sistemin karakteristik denklemi aşağıdaki gibi elde edilir:

$$\Delta(j\omega) = 1 + G(j\omega)C(j\omega)G_c(j\omega) = 0 \quad (5.29)$$

$$\Delta(j\omega) = 1 + \left(\frac{N_e + j\omega N_o}{D_e + j\omega D_o} \right) \left(\frac{T_1j\omega + 1}{T_2j\omega + 1} \right) (A\cos(\phi) - jA\sin(\phi)) = 0 \quad (5.30)$$

Daha önce de açıklandığı gibi karakteristik denklem reel ve imajiner kısımlarına ayrılır ve her biri sıfıra eşitlenirse T_1 ve T_2 katsayıları denklem (5.31) ve (5.32)'deki gibi elde edilir:

$$T_1 = \frac{A\cos(\phi)(-\omega^2 N_o D_o - N_e D_e) + A\sin(\phi)\omega(N_e D_o - N_o D_e) - \omega^2 D_o^2 - D_e^2}{A\cos(\phi)\omega^2(N_e D_o - N_o D_e) + A\sin(\phi)\omega(\omega^2 N_o D_o + N_e D_e)} \quad (5.31)$$

$$T_2 = \frac{\cos(\phi)(N_e D_e + \omega^2 N_o D_o) + \sin(\phi)\omega(N_o D_e - N_e D_o) + \omega^2 N_o^2 A + N_e^2 A}{\cos(\phi)\omega^2(N_e D_o - N_o D_e) + \sin(\phi)\omega(\omega^2 N_o D_o + N_e D_e)} \quad (5.32)$$

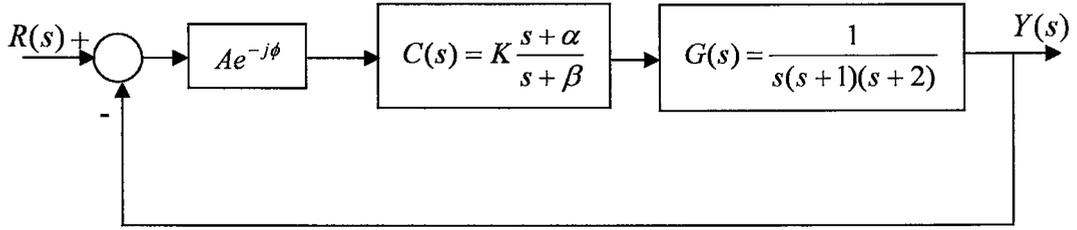
Şekil 5.20'deki sistem için $K \frac{s+\alpha}{s+\beta}$ kontrolör yapısı kullanılacak olursa bu kontrolör tipi için yine yukarıda bahsedilen işlemler tekrarlanır. Bu durumda elde edilen α ve β katsayıları denklem (5.33) ve (5.34)'deki gibidir:

$$\alpha = \frac{\omega K A \cos(\phi)(N_e D_e + \omega^2 N_o D_o) + \omega^2 K A \sin(\phi)(N_o D_e - N_e D_o) + \omega D_e^2 + \omega^3 D_o^2}{\omega K A \cos(\phi)(N_e D_o - N_o D_e) + K A \sin(\phi)(N_e D_e + \omega^2 N_o D_o)} \quad (5.33)$$

$$\beta = - \left[\frac{\omega \cos(\phi)(\omega^2 N_o D_o + N_e D_e) + \omega^2 \sin(\phi)(N_o D_e - N_e D_o) + \omega K A (N_e^2 + \omega^2 N_o^2)}{\omega \cos(\phi)(N_e D_o - N_o D_e) + \sin(\phi)(N_e D_e + \omega^2 N_o D_o)} \right] \quad (5.34)$$

Elde edilen bu denklemlerde eğer kazanç payı $A=1$ ve faz payı $\phi=0$ alınırsa T_1 , T_2 , α ve β katsayılarının sırasıyla denklem (5.4), (5.9) ve (5.10)'da elde edilen formlarına yani orijinal formlarına dönüştükleri görülür. İstenilen faz payı eğrilerini elde etmek için $A=1$ alınır. İstenilen kazanç payı değerlerini elde etmek için ise $\phi=0$ alınır.

Örnek 6:



Şekil 5.21 Kazanç payı-faz payı test edicili bir kontrol sistemi

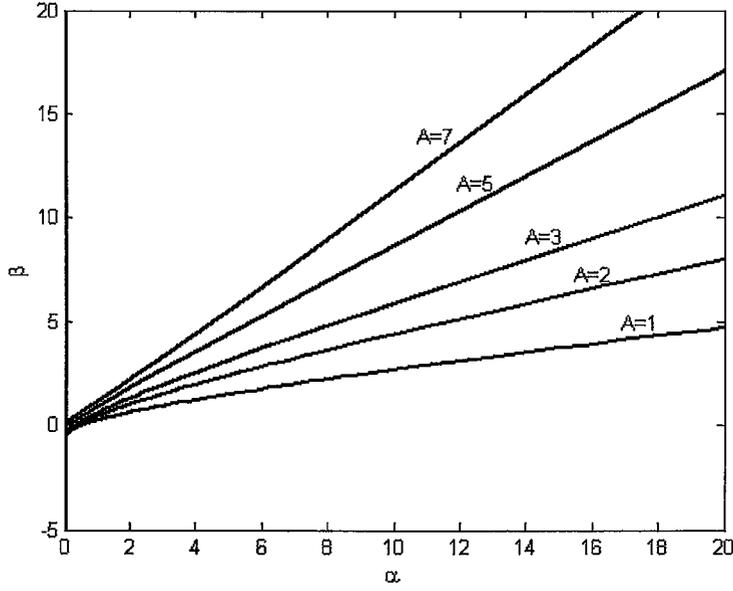
Şekil 5.21’de gösterilen sistemi çeşitli kazanç payı–faz payı değerleri için kararlı yapan α ve β katsayılarını elde edelim.

Daha önce açıklamış olduğumuz işlemlere dayanarak kontrolörün kazanç katsayısı $K=1$ olmak üzere α ve β katsayıları aşağıdaki gibi elde edilir:

$$\alpha = \frac{A \cos(\phi)(-3\omega^2) + A \sin(\phi)(\omega^3 - 2\omega) + \omega^6 + 5\omega^4 + 4\omega^2}{A \cos(\phi)(-\omega^2 + 2) + A \sin(\phi)(-3\omega)} \quad (5.35)$$

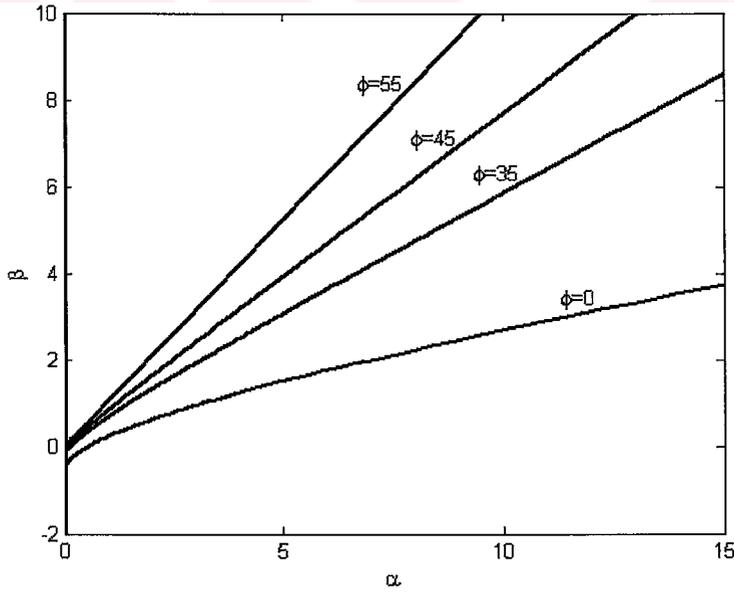
$$\beta = - \left[\frac{\cos(\phi)(-3\omega^2) + \sin(\phi)(\omega^3 - 2\omega) + A}{\cos(\phi)(-\omega^2 + 2) + \sin(\phi)(-3\omega)} \right] \quad (5.36)$$

Faz payı $\phi=0$ sabit değeri için kazanç payı A ’ ya bağlı olarak sistemi kararlı yapan α ve β değerleri ve kazanç payı $A=1$ sabit değeri için faz payı ϕ ’ye bağlı olarak sistemi kararlı yapan α ve β değerleri şekil 5.22 ve şekil 5.23’de sırasıyla gösterilmiştir. Faz payı $\phi=45$ ve kazanç payı $A=5$ ’in kesişim grafiği ise şekil 5.24’de gösterilmiştir.

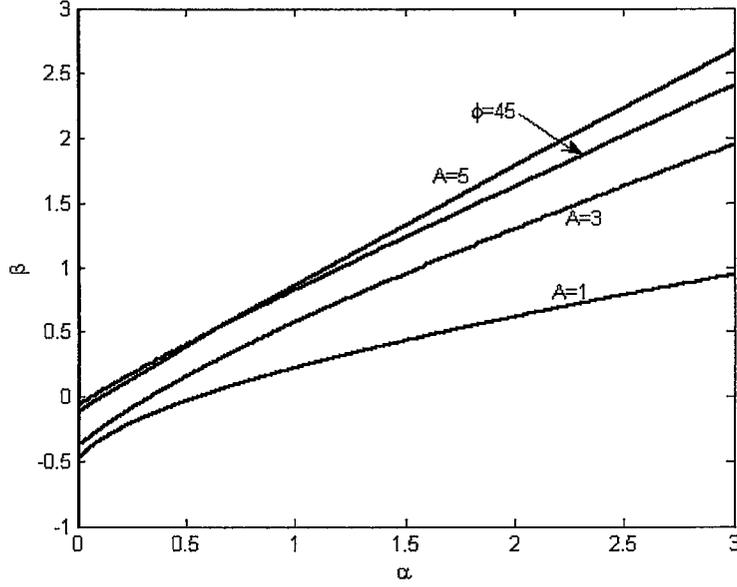


Şekil 5.22 Sabit $\phi = 0$ değeri için A 'ya bağlı olarak sistemi kararlı yapan α ve β değerleri

Şekil 5.22'de görüldüğü gibi sabit $\phi = 0$ faz değeri için kazanç payı A 'nın artırılması sistemi kararlı yapan α ve β katsayıları için daha sınırlı bir bölge sağlamaktadır. Aynı sonuç şekil 5.23'de gösterilen faz payı değerleri için de geçerlidir.



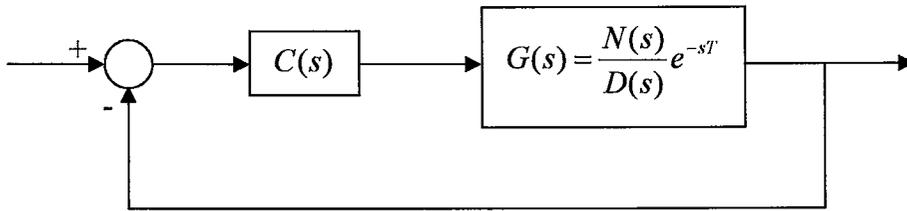
Şekil 5.23 $A=1$ sabit değeri için ϕ 'ye bağlı olarak sistemi kararlı yapan α ve β değerleri



Şekil 5.24 $A = 5$ ve $\phi = 45$ 'in kesişimi

Şekil 5.24'de kazanç payı $A = 5$ ve faz payı $\phi = 45$ 'in kesişim grafiği görülmektedir. Bu grafik şu anlama gelmektedir: Eğer kontrol sisteminin kazanç payının 5 ve faz payının 45 olması isteniyorsa öncelikle her iki koşul için grafiklerin kesişimleri araştırılır. Şayet kesişme noktaları varsa bu koşulları sağlayan α ve β katsayıları mevcut demektir. Eğer bu iki değer için kesişim sağlanmıyorsa bu koşulları sağlayan α ve β olmadığı anlamına gelir. Bu durumda sistem performansı için başka kombinasyonlar araştırılır. Yani kazanç payı ve faz payı değerleri ideal aralıkları içerisinde olmak üzere yeniden değerlendirilir.

5.5 Zaman Gecikmeli Sistemler ve Pade Yaklaşımı



Şekil 5.25 Zaman gecikmeli bir kontrol sistemi

Şekil 5.25'den de görüldüğü gibi zaman gecikmeli ya da başka bir deyişle ölü zamanlı bir sistemin transfer fonksiyonunda e^{-sT} ifadesi yer almaktadır yani sistemin transfer fonksiyonu rasyonel değildir. Buna karşılık Routh-Hurwitz kararlılık kriteri gibi pek çok analitik yöntem sadece rasyonel fonksiyonları inceleyebilmemizi sağlamaktadır. Bu sebeple ölü zamanlı transfer fonksiyonlarını inceleyebilmek için bunları rasyonel fonksiyonlarla ifade etmek gerekir. Ölü zamanlı transfer fonksiyonlarını rasyonel fonksiyonlarla ifade etmenin birçok yolu mevcuttur. Bu yöntemlerde biri üstel fonksiyonu Maclaurin serisine açmaktır [3,6]. Diğer bir yöntem olan Pade açılımının kullanılması halinde ise daha iyi bir yaklaşım elde edilir. Pade yaklaşımına göre elde edilen açılımlar aşağıda verilmiştir:

$$e^{-sT} \cong \frac{1 - \frac{(Ts)}{2} + \left(\frac{Ts}{2}\right)^2 \frac{1}{2!} - \left(\frac{Ts}{2}\right)^3 \frac{1}{3!} + \dots}{1 + \left(\frac{Ts}{2}\right) + \left(\frac{Ts}{2}\right)^2 \frac{1}{2!} + \left(\frac{Ts}{2}\right)^3 \frac{1}{3!} + \dots} \quad (5.37a)$$

Bu denklem e^{-sT} 'nin Pade yaklaşımına göre genel açılım ifadesidir. Birinci dereceden Pade yaklaşımına göre:

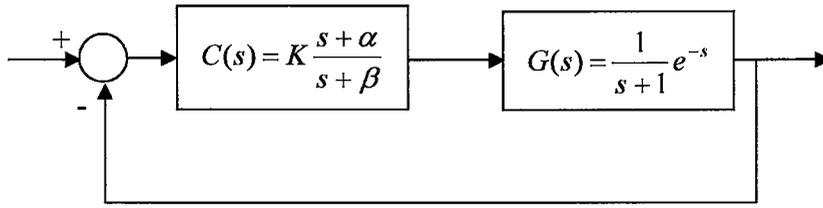
$$e^{-sT} \cong \frac{1 - \frac{Ts}{2}}{1 + \frac{Ts}{2}} \quad (5.37b)$$

ikinci dereceden Pade yaklaşımına göre:

$$e^{-sT} \cong \frac{1 - \frac{Ts}{2} + \frac{(Ts)^2}{12}}{1 + \frac{Ts}{2} + \frac{(Ts)^2}{12}} \quad (5.37c)$$

olarak elde edilir. Açılımların derecesi arttıkça sistemin de derecesi artmakta ve işlemler oldukça karmaşık bir hale gelmektedir. Genel olarak ikinci dereceden Pade yaklaşımı sistem kararlılığının incelenmesinde yeterli yaklaşıklık sağlamaktadır. Daha üst dereceli açılımların sağladığı sonuçlar ikinci dereceden Pade yaklaşımının sağladığı sonuçlara oldukça yakındır bu sebeple işlem karmaşıklığını önlemek açısından ikinci dereceden Pade yaklaşımını kullanmak oldukça avantajlıdır. Bu incelenen örnek üzerinde daha iyi anlaşılacaktır.

Örnek 7:



Şekil 5.26 Zaman gecikmeli bir kontrol sistemi

$T=1$ olmak üzere şekil 5.26'da görülen kontrol sistemi için sistemi kararlı yapan tüm α ve β katsayılarının belirlenmesi istenmiş olsun.

Birinci dereceden Pade yaklaşımına göre:

$$e^{-s} = \frac{2-s}{s+2} \quad (5.38)$$

şeklindedir. Bu ifade $G(s)$ transfer fonksiyonunda yerine yazılırsa:

$$G(s) = \frac{1}{(s+1)} \frac{(2-s)}{(s+2)} = \frac{2-s}{s^2+3s+2} \quad (5.39)$$

ve

$$G(j\omega) = \frac{N_e + j\omega N_o}{D_e + j\omega D_o} = \frac{2 - j\omega}{2 - \omega^2 + 3j\omega} \quad (5.40)$$

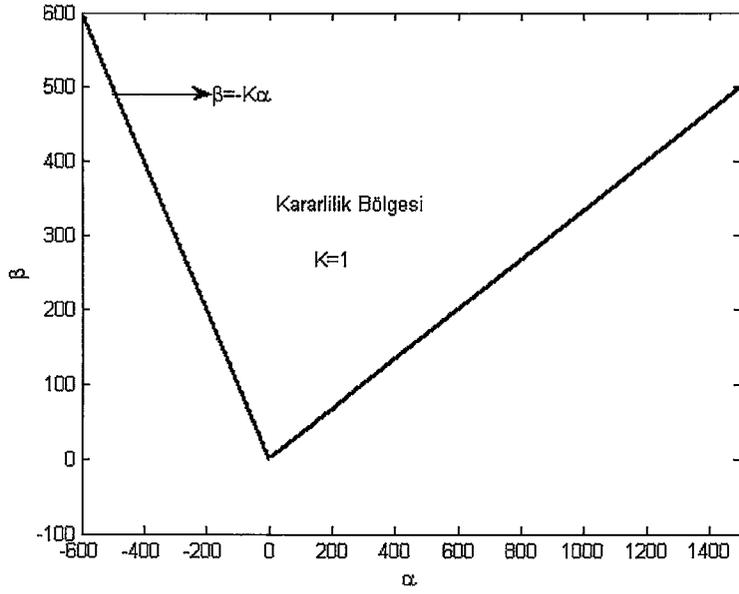
elde edilir. Denklem (5.40)'dan $N_e = 2$, $N_o = -1$, $D_e = 2 - \omega^2$, $D_o = 3$ olarak bulunur.

Bulunan bu ifadeler denklem (5.9) ve denklem (5.10)'da yerine yazılırsa α ve β katsayıları aşağıdaki gibi elde edilir:

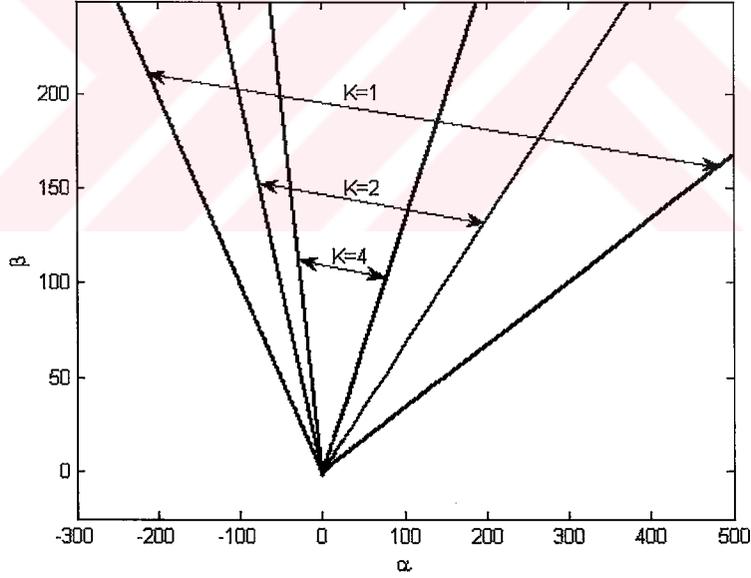
$$\alpha = \frac{\omega^4 + \omega^2(5-5K) + 4K + 4}{K(-\omega^2 + 8)} \quad (5.41)$$

$$\beta = \frac{5\omega^2 - K\omega^2 - 4K - 4}{-\omega^2 + 8} \quad (5.42)$$

$K=1$ için sistemi kararlı yapan α ve β değerleri şekil 5.27'de farklı K değerleri için sistemi kararlı yapan α ve β değerleri ise şekil 5.28'de gösterilmiştir.



Şekil 5.27 $K = 1$ için sistemi kararlı yapan α ve β değerleri



Şekil 5.28 Farklı K değerleri için sistemi kararlı yapan α ve β değerleri

Aynı örnek için ikinci dereceden Pade yaklaşımını kullanırsak:

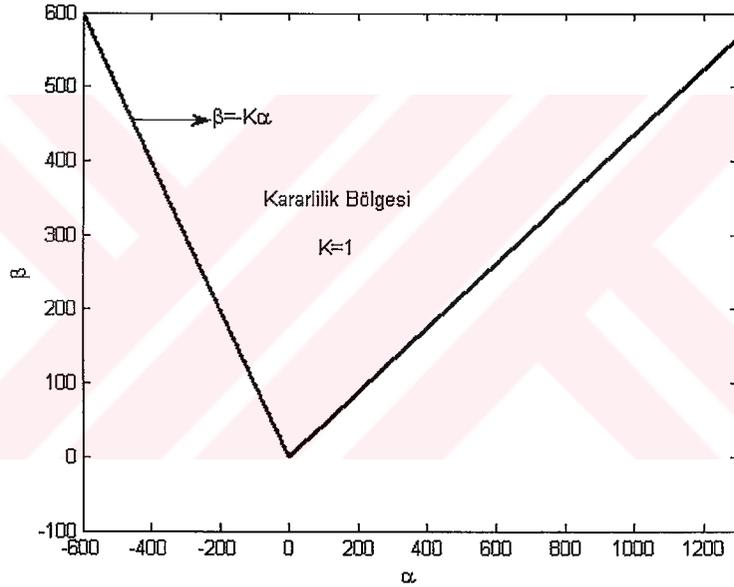
$$e^{-s} = \frac{s^2 - 6s + 12}{s^2 + 6s + 12} \text{ ve } G(s) = \frac{1}{(s+1)} \frac{(s^2 - 6s + 12)}{(s^2 + 6s + 12)} \quad (5.43)$$

olarak elde edilir. Daha önce açıklanan işlemler tekrarlanırsa α ve β katsayıları denklem (5.44) ve denklem (5.45)'deki gibi olur.

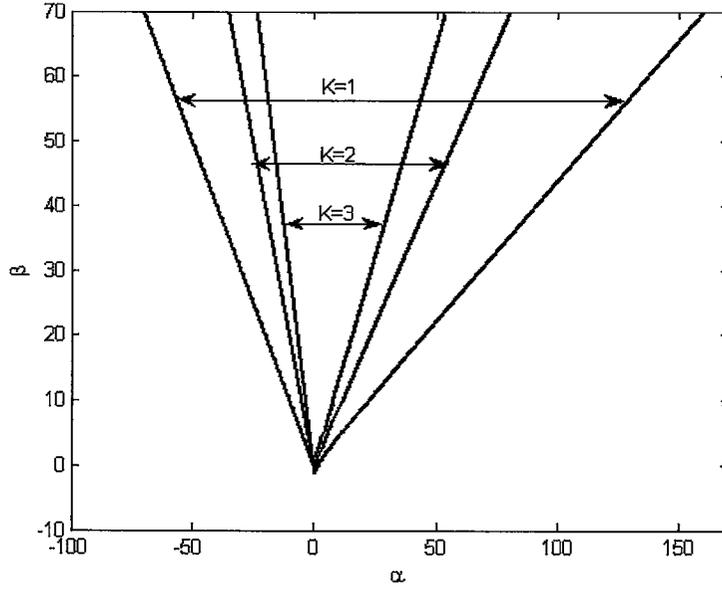
$$\alpha = \frac{\omega^6 + \omega^4(13+13K) + \omega^2(156-204K) + 144 + 144K}{K(\omega^4 - 72\omega^2 + 288)} \quad (5.44)$$

$$\beta = - \left[\frac{\omega^4(13+K) + \omega^2(-204+12K) + 144 + 144K}{\omega^4 - 72\omega^2 + 288} \right] \quad (5.45)$$

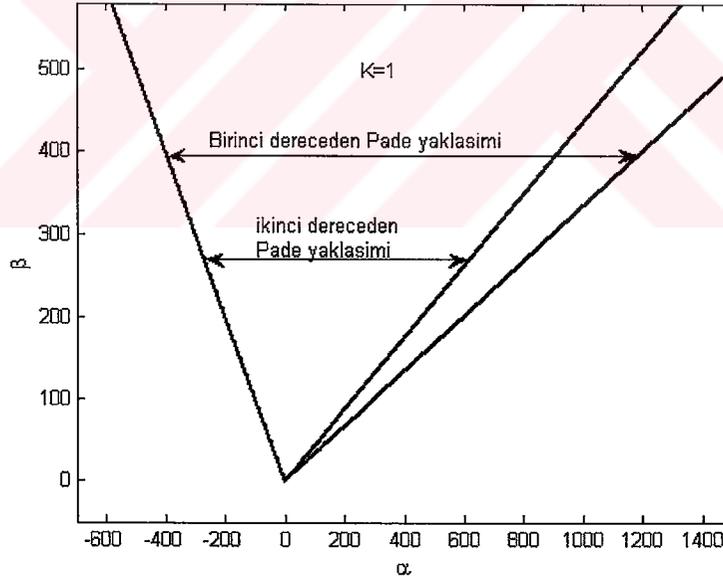
Şekil 5.29'da $K=1$ için sistemi kararlı yapan α ve β değerleri ve şekil 5.30'da farklı K değerleri için sistemi kararlı yapan α ve β değerleri gösterilmiştir. Şekil 5.31'de ise birinci dereceden ve ikinci dereceden Pade yaklaşımlarının karşılaştırılması yapılmıştır.



Şekil 5.29 İkinci dereceden Pade yaklaşımında $K=1$ için sistemi kararlı yapan α ve β değerleri



Şekil 5.30 İkinci dereceden Pade yaklaşımında farklı K değerleri için sistemi kararlı yapan α ve β değerleri



Şekil 5.31 Birinci dereceden ve ikinci dereceden Pade yaklaşımının karşılaştırılması

Şekil 5.31'den de görüldüğü gibi ikinci dereceden Pade yaklaşımı kararlılık için daha iyi bir α ve β katsayı aralığı sağlamaktadır.

5.6 Sonuç

Tezin bu bölümünde lag/lead kontrolör yapıları ve bu kontrolör yapıları için kontrol sistemini kararlı yapan tüm T_1 , T_2 , α ve β katsayıları elde edilmiştir. Daha önce de belirtildiği gibi lag/lead kontrolörler iki veya üç parametreden oluşan klasik kontrolör tiplerindedir. Verilen örneklerde elde edilen katsayıların kararlılık sınır eğrisi metoduna göre gerçekten de sistemi kararlı yapan tüm parametreleri sağladığı görülmüştür. Birinci kontrolör yapısı $\frac{T_1s+1}{T_2s+1}$ için kazanç parametresi bir olduğundan daha sınırlı bir kararlılık bölgesi elde etmemiz mümkün değildir. Ancak ikinci kontrolör yapısı $K \frac{s+\alpha}{s+\beta}$ için kazancı ayarlamamız mümkün olduğundan daha sınırlı kararlılık bölgelerinin elde edildiğini gördük. Bunların yanı sıra sisteme kazanç payı-faz payı test edicisi eklenerek belirli kazanç payı ve faz payı sağlayan kontrolörler de elde edilmiştir. Bu yöntemde sistem için iyi sonuçlar sağalmaktadır. Ayrıca ölü zamanlı sistemler içinde lag/lead kontrolör tasarımı bu bölümde gerçekleştirilmiştir. Ancak belirtmek gerekir ki elde edilen bu kararlılık bölgelerindeki tüm parametre değerleri sistem performansı için iyi sonuçlar sağlamayabilir. Bunun nedeni ise bir sistemin sadece kararlı olması iyi performans göstermesi anlamına gelmemesidir. Buradan şu sonuca varılır: Bu kararlılık bölgeleri içerisinde sistem için çok iyi performans sağlayan değerler bulunmaktadır ve bu değerlerin elde edilebilmesi için yeni metotlara ihtiyaç vardır. Tezin daha sonraki bölümünde iyi bir performans için uygun katsayı aralıkları elde edilmeye çalışılacaktır.

BÖLÜM VI

DAYANIKLI LAG/LEAD KONTROLÖR TASARIMI VE PERFORMANS ANALİZİ

- 
- 6.1 Giriş
 - 6.2 Kharitonov Teoremi
 - 6.3 Lag/Lead Kontrolörleri Kullanarak Performans Analizi
 - 6.4 Kontrol Sistemlerinin Geçici ve Kalıcı Durum Cevap Analizleri
 - 6.4.1 Sistemlerin Geçici Cevap ve Kalıcı Durum Cevabı
 - 6.4.2 Geçici Cevap Karakteristiklerinin Belirlenmesi
 - 6.4.3 Sistemlerin Kalıcı Durum Hatası
 - 6.5 Sonuç

6.1 Giriş

Klasik kontrol tasarım tekniklerinde sistemlerdeki belirsizlikler dikkate alınmadığı için tasarlanan kontrolör dayanıklı olmamaktadır. Bir kontrol sisteminde iki tür belirsizlik söz konusu olabilmektedir. Bunlardan birincisi parametre belirsizliği ve ikincisi ise model belirsizliğidir [9, 10].

Parametre belirsizliğinde sistemin transfer fonksiyonu belirli olmasına karşılık transfer fonksiyonu içinde bazı parametreler belirsizdir. Model belirsizliğinde ise sistemin transfer fonksiyonu tam olarak belirlenememiştir. Belirsizlik içeren sistemlerin analizi dayanıklı kontrolün araştırma konusudur [9, 10]. Gerçekte var olan sistemlerin hiçbirinin matematiksel modeli kesin ve tam olarak bilinemez [5, 6, 9, 10]. Sadece bazı varsayımlar yapılarak lineermiş gibi düşünülerek sistem modellenir. Dolayısıyla tüm sistemler aslında belirsizlikler içermektedir diyebiliriz. Önemli olan nokta eğer kontrol sistemlerinin gerçekten dayanıklı tasarımları elde edilmek isteniyorsa bu belirsizlikler de hesaba katılmalıdır. Ayrıca bir kontrol sisteminin sadece istenilen performansı sağlaması dayanıklı olması için yeterli değildir. Aynı zamanda dış bozucu etkenlere (örneğin çevre koşulları) ve parametre değişimlerine karşı da duyarsız olması gerekir [6] ya da başka bir deyişle sistem bozucu etkenlere maruz kaldığında kısa bir süre için geçici davranış gösterdikten sonra tekrar eski konumuna dönebilmelidir [6,7].

Tezin bu bölümünde katsayıları sabit olmayıp belirli aralıklar içinde değişen ve parametrik belirsizlik konusunu içine alan interval sistemlerin kararlılık analizini sağlayan Kaharitanov Teoreminden [9, 10] bahsedilecektir. Kaharitanov Teoremi interval sistemlerin dayanıklılığı konusunda oldukça iyi sonuçlar sağlamaktadır. Konu örneklerle pekiştirilmiştir. Bu sayede konunun çok daha iyi anlaşılması amaçlanmıştır. Bunların yanı sıra bu bölümde ve daha önceki bölümlerde incelenen bazı sistemler için dayanıklı performans analizi bölümün son kısmında sunulacaktır. Buna bağlı olarak belirli performans değerlerini sağlayan lag/lead kontrolör tasarımı yapılacaktır.

6.2 Kharitonov Teoremi

Kharitonov teoremi interval bir polinomun, bilinmeyen parametrelerinin alt ve üst değerlerini kullanarak kolaylıkla elde edilebilen dört polinomunun kararlılığını test ederek dayanıklı kararlılığı hakkında bilgi sahibi olmamızı sağlar [9, 10]. Yani interval sistemin kararlı olabilmesi için bu dört polinomun kararlılığının test edilmesi yeterlidir. Kharitonov teoremini şu şekilde özetleyebiliriz:

n . dereceden bir inerval polinom denklem (6.1)'deki gibi tanımlanmış olsun:

$$P(s, q) = q_0 + q_1 s + q_2 s^2 + q_3 s^3 + q_4 s^4 + \dots + q_n s^n \quad (6.1)$$

Burada $Q = \{q : q_i \in [\underline{q}_i, \overline{q}_i], i = 0, 1, \dots, n\}$ 'dir. Verilen interval polinom $P(s, q)$, sadece ve sadece aşağıda verilen dört Kharitonov polinomu Hurwitz kararlı ise kendisi de Hurwitz kararlıdır.

$$\begin{aligned} p_1(s) &= \underline{q}_0 + \underline{q}_1 s + \overline{q}_2 s^2 + \overline{q}_3 s^3 + \underline{q}_4 s^4 + \dots \\ p_2(s) &= \underline{q}_0 + \overline{q}_1 s + \overline{q}_2 s^2 + \underline{q}_3 s^3 + \underline{q}_4 s^4 + \dots \\ p_3(s) &= \overline{q}_0 + \underline{q}_1 s + \underline{q}_2 s^2 + \overline{q}_3 s^3 + \overline{q}_4 s^4 + \dots \\ p_4(s) &= \overline{q}_0 + \overline{q}_1 s + \underline{q}_2 s^2 + \underline{q}_3 s^3 + \overline{q}_4 s^4 + \dots \end{aligned} \quad (6.2)$$

Interval bir sistemin transfer fonksiyonu aşağıdaki gibi tanımlanmış olsun:

$$G(s) = \frac{N(s)}{D(s)} = \frac{q_m s^m + q_{m-1} s^{m-1} + \dots + q_0}{p_n s^n + p_{n-1} s^{n-1} + \dots + p_0} \quad (6.3)$$

Burada $q_i \in [\underline{q}_i, \overline{q}_i], i = 0, 1, \dots, m$ ve $p_i \in [\underline{p}_i, \overline{p}_i], i = 0, 1, \dots, n$ şeklindedir. Pay ve paydanın her biri için dereceleri kaç olursa olsun en fazla dört Kharitonov polinomu elde edilebilir. Yani pay kısmı $N(s)$ için dört polinom ve payda kısmı $D(s)$ için de dört polinom elde edilebilir. Daha sonra bu polinomlar için mümkün olan tüm oranlar oluşturularak sistem için söz konusu olabilecek transfer fonksiyonları belirlenir. Eğer pay ve paydanın her biri dört polinomdan oluşuyorsa bunların oranlarından elde edilen on altı tane transfer fonksiyonu söz konusudur. Bu transfer fonksiyonlarını elde ettikten sonra kararlılık sınır eğrisi metoduyla her bir transfer fonksiyonunu kararlı yapabilecek tüm kontrolör parametreleri belirlenir. Bu konu örnekler üzerinde daha iyi anlaşılacaktır. Denklem (6.3)'de $N(s)$ ve $D(s)$ için Kharitonov polinomları aşağıdaki gibi elde edilir:

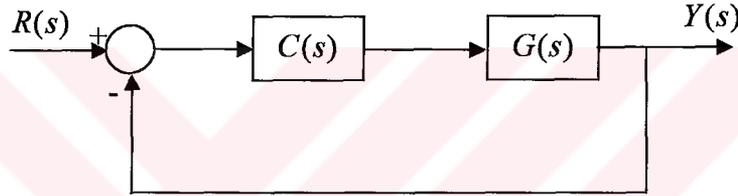
$$\begin{aligned} N_1(s) &= \underline{q}_0 + \underline{q}_1 s + \overline{q}_2 s^2 + \overline{q}_3 s^3 + \dots \\ N_2(s) &= \underline{q}_0 + \overline{q}_1 s + \overline{q}_2 s^2 + \underline{q}_3 s^3 + \dots \\ N_3(s) &= \overline{q}_0 + \underline{q}_1 s + \underline{q}_2 s^2 + \overline{q}_3 s^3 + \dots \\ N_4(s) &= \overline{q}_0 + \overline{q}_1 s + \underline{q}_2 s^2 + \underline{q}_3 s^3 + \dots \end{aligned} \quad (6.4)$$

$$\begin{aligned}
D_1(s) &= \bar{p}_0 + \bar{p}_1 s + \bar{p}_2 s^2 + \bar{p}_3 s^3 + \dots \\
D_2(s) &= \bar{p}_0 + \bar{p}_1 s + \bar{p}_2 s^2 + \bar{p}_3 s^3 + \dots \\
D_3(s) &= \bar{p}_0 + \bar{p}_1 s + \bar{p}_2 s^2 + \bar{p}_3 s^3 + \dots \\
D_4(s) &= \bar{p}_0 + \bar{p}_1 s + \bar{p}_2 s^2 + \bar{p}_3 s^3 + \dots
\end{aligned} \tag{6.5}$$

$i, j = 1, 2, 3, \dots$ olmak üzere tüm $N_i(s)$ ve $D_j(s)$ 'leri $G_{ij}(s) = \frac{N_i(s)}{D_j(s)}$ şeklinde

oranlarsak on altı tane Kharitonov transfer fonksiyonunu elde etmiş oluruz.

Örnek 1:



Şekil 6.1 Bir dc motor kontrol sistemi

Şekil 6.1'de gösterilen kontrol sisteminde motorun transfer fonksiyonu:

$$G(s) = \frac{K_m}{s(Js + b)(L_f s + R_f)} = \frac{K_m}{L_f J s^3 + (bL_f + JR_f)s^2 + bR_f s} \tag{6.6}$$

şeklindedir. Burada R_f ve L_f alan rezistans ve indüktansı, K_m motor sabiti, J inertia,

b sürtünme kuvvetidir. Bu sisteme uygulanacak olan lag/lead kontrolör yapısı $K \frac{s + \alpha}{s + \beta}$

kontrolör yapısıdır. Motorun transfer fonksiyonundaki belirsiz parametreler; K_m , b ,

L_f ve J dır. Bu belirsiz parametreler için alınabilecek nominal değerler ise:

$K_m = 50 \times 10^{-3}$, $R_f = 1.4$, $b = 2.2 \times 10^{-3}$, $L_f = 1.2 \times 10^{-2}$ ve $J = 1.8 \times 10^{-3}$ şeklindedir.

Bu nominal değerler için motor transfer fonksiyonu:

$$G_{no}(s) = \frac{50}{0.0216s^3 + 2.5464s^2 + 3.08s} \tag{6.7}$$

şeklindedir. Verilen belirsiz parametrelerin değişim aralıkları; nominal değerlerinin belli yüzdeleri civarındadır. Bu oranlar sırasıyla: K_m : %10, b : %15, L_f : %20 ve J : %40 kadardır. Parametre değişim aralıkları:

$$K_m \in [K_m^-, K_m^+] = [45 \times 10^{-3}, 55 \times 10^{-3}], \quad b \in [b^-, b^+] = [1.87 \times 10^{-3}, 2.53 \times 10^{-3}]$$

$$L_f \in [L_f^-, L_f^+] = [0.96 \times 10^{-2}, 1.44 \times 10^{-2}], \quad J \in [J^-, J^+] = [1.08 \times 10^{-3}, 2.52 \times 10^{-3}] \quad (6.8)$$

şeklindedir. Bu katsayılar denklem (6.6)'daki $G(s)$ transfer fonksiyonunda yerine yazılırsa interval transfer fonksiyonu aşağıdaki gibi olur:

$$G(s) = \frac{q_0}{p_3 s^3 + p_2 s^2 + p_1 s + p_0} \quad (6.9)$$

Burada yer alan her bir katsayı ve değişim aralığı aşağıda verilmiştir:

$$q_0 \in [K_m^-, K_m^+] = [45 \times 10^{-3}, 55 \times 10^{-3}]$$

$$p_0 = 0$$

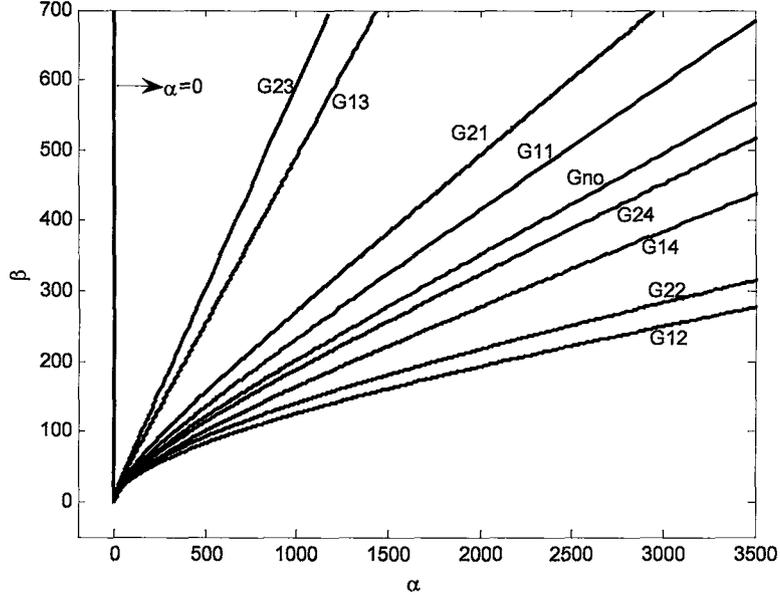
$$p_1 \in [b^- R_f, b^+ R_f] = [2.615 \times 10^{-3}, 3.542 \times 10^{-3}]$$

$$p_2 \in [b^- L_f + J^- R_f, b^+ L_f + J^+ R_f] = [1.314 \times 10^{-3}, 3.566 \times 10^{-3}]$$

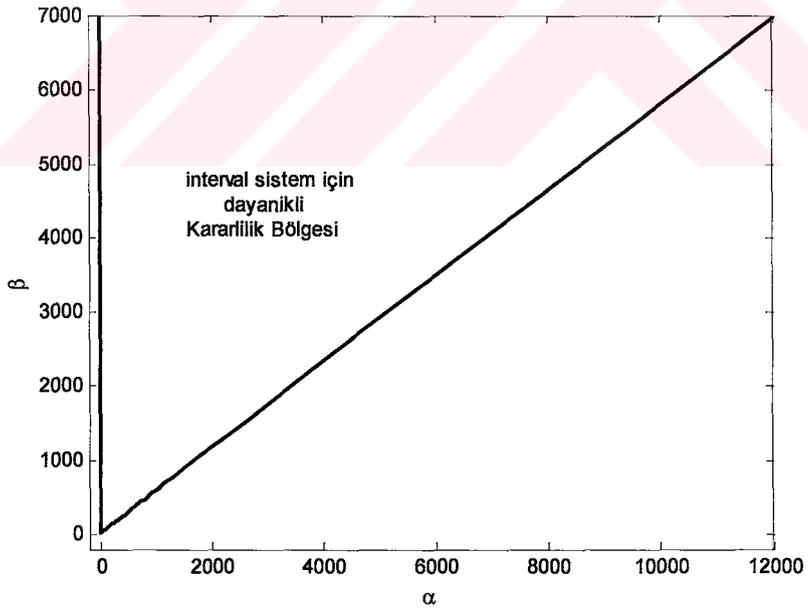
$$p_3 \in [L_f^- J^-, L_f^+ J^+] = [1.0368 \times 10^{-5}, 3.6288 \times 10^{-5}] \quad (6.10)$$

Bu değerlere bağlı olarak $G_{11}(s) = \frac{N_1(s)}{D_1(s)}, \dots, G_{24}(s) = \frac{N_2(s)}{D_4(s)}$ şeklinde sekiz tane

Kharitonov transfer fonksiyonu elde edilir. Bu transfer fonksiyonları ve her biri için elde edilen α ve β katsayıları burada ayrıca verilmeyecektir. Bunun yerine her bir transfer fonksiyonu için MATLAB'da elde edilmiş olan kararlılık bölgeleri sunulacaktır. Buna göre nominal transfer fonksiyonu ve sekiz Kharitonov transfer fonksiyonu için sistemi kararlı yapan tüm α ve β katsayıları şekil 6.2'de ve tüm transfer fonksiyonları için kesişim bölgesi yani dayanıklı kararlılık bölgesi ise şekil 6.3'de verilmiştir.



Şekil 6.2 Nominal transfer fonksiyonu ve sekiz Kharitonov transfer fonksiyonu için sistem kararlılığını sağlayan tüm α ve β katsayıları



Şekil 6.3 İnterval sistem için elde edilen dayanıklı kararlılık bölgesi

Şekil 6.2'den de görüldüğü gibi en uygun katsayı aralığı G_{23} transfer fonksiyonuyla elde edilmektedir. Bu ortak katsayı aralığı şekil 6.3'de ayrıca gösterilmiştir. Bu sayede

bu bölgeden seçilecek olan α ve β katsayıları ile daha iyi bir performans elde edilebilir. Tezin son kısmında bu ideal bölge için ayrıca performans analizi yapılacak ve bu bölge içerisinde en iyi performansı sağlayan bölge (bölgeler) gösterilecektir.

Örnek 2:

Kontrolör transfer fonksiyonu $K \frac{s+\alpha}{s+\beta}$ ve sistem transfer fonksiyonu

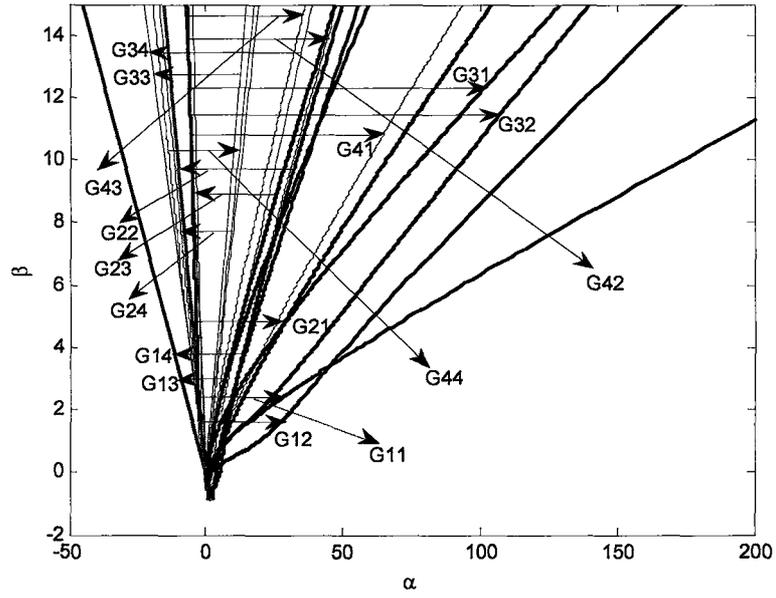
$$G(s) = \frac{N(s)}{D(s)} = \frac{[1,4]s + [1,2]}{s^4 + [2,4]s^3 + [6,10]s^2 + [3,5]s + [1,3]}$$

pay ve payda fonksiyonlarını elde edersek:

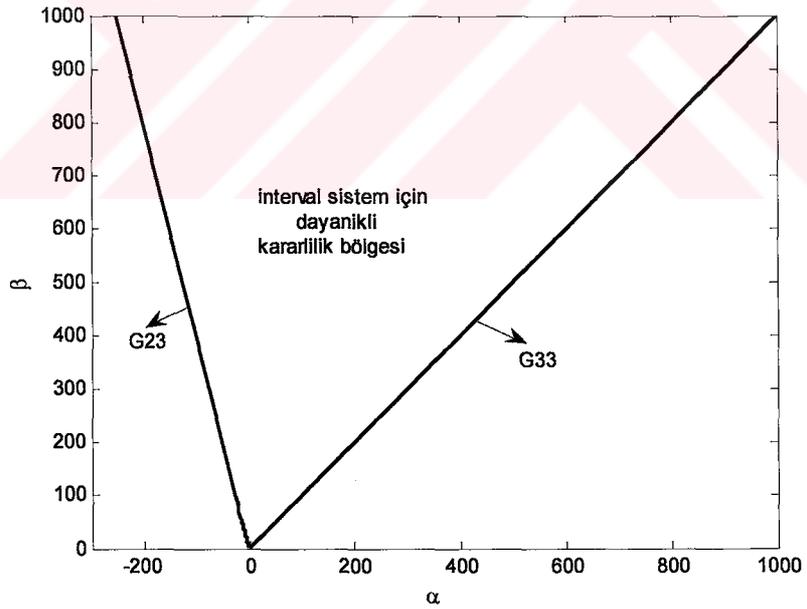
$$\begin{aligned} N_1(s) &= \underline{q_1}s + \underline{q_0} = s + 1 \\ N_2(s) &= \overline{q_1}s + \overline{q_0} = 4s + 1 \\ N_3(s) &= \underline{q_1}s + \underline{q_0} = s + 2 \\ N_4(s) &= \overline{q_1}s + \overline{q_0} = 4s + 2 \end{aligned} \tag{6.11}$$

$$\begin{aligned} D_1(s) &= \underline{p_4}s^4 + \underline{p_3}s^3 + \underline{p_2}s^2 + \underline{p_1}s + \underline{p_0} = s^4 + 4s^3 + 10s^2 + 3s + 1 \\ D_2(s) &= \overline{p_4}s^4 + \overline{p_3}s^3 + \overline{p_2}s^2 + \overline{p_1}s + \overline{p_0} = s^4 + 2s^3 + 10s^2 + 5s + 1 \\ D_3(s) &= \underline{p_4}s^4 + \underline{p_3}s^3 + \underline{p_2}s^2 + \underline{p_1}s + \underline{p_0} = s^4 + 4s^3 + 6s^2 + 3s + 3 \\ D_4(s) &= \overline{p_4}s^4 + \overline{p_3}s^3 + \overline{p_2}s^2 + \overline{p_1}s + \overline{p_0} = s^4 + 2s^3 + 6s^2 + 5s + 3 \end{aligned} \tag{6.12}$$

Denklem (6.11) ve (6.12)'nin tüm oranlarının oluşturulması halinde on altı tane Kharitonov transfer fonksiyonu elde edilir. Burada her bir transfer fonksiyonu ve bunlar için elde edilmiş olan α ve β katsayıları çok fazla işlem kalabalığına sebep olduğundan burada ayrıca verilmeyecektir. Bu on altı tane transfer fonksiyonu için elde edilmiş olan kararlılık bölgeleri şekil 6.4'de gösterilmiştir. Şekil 6.5'de ise bu transfer fonksiyonlarının kesişimi olan dayanıklı kararlılık bölgesi gösterilmiştir.



Şekil 6.4 16 Kharitonov transfer fonksiyonu için sistem kararlılığını sağlayan tüm α ve β katsayıları



Şekil 6.5 İnterval sistem için dayanıklı kararlılık bölgesi

Şekil 6.4'den de görüldüğü gibi en iyi kararlılık bölgesi ya da başka bir deyişle tüm transfer fonksiyonları için kesişim bölgesi G_{23} ve G_{33} transfer fonksiyonları arasında kalan bölgedir. Şekil 6.5'de bu kesişim bölgesi gösterilmiştir.

6.3 Lag/Lead Kontrolörleri Kullanarak Performans Analizi

Tezin buraya kadar olan bölümlerinde bir kontrol sistemini kararlı yapabilecek tüm lag/lead kontrolörler elde edildi. Ancak daha önce de belirtildiği gibi kontrol sistemlerinin analiz ve tasarımında sadece kararlılık yeterli olmamaktadır. Kontrol sistemlerinin belirli bir performansı da sağlaması beklenir. Örneğin daha önceki örneklerde gerek normal bir kontrol sistemi gerek interval sistemler için elde edilmiş olan dayanıklı kararlılık bölgeleri için performans analizi yapıldığında bu bölgeler içindeki tüm noktaların istenilen performansı sağlamadıkları görülür. Yani seçilen herhangi bir nokta birim basamak yanıt için fazla osilasyonlu olabilir ya da istenilenden daha fazla bir yüzde aşmaya sebep olabilir, cevabın oturması istenilenden daha uzun sürebilir veya seçilen bu nokta için cevap yavaş gelişebilir vb. ancak istenilen performansı sağlayan değerler muhakkak mevcuttur. Önemli olan husus dayanıklı kararlılık bölgesi içinde bu nokta ya da noktalar grubunu elde edebilmektir. Tezin bu bölümünde daha önce incelenmiş ve dayanıklı kararlılık bölgeleri elde edilmiş olan çeşitli sistemler için performans analizi yapılacak ve belirli performans değerlerini sağlayan lag/lead kontrolör tasarımı yapılacaktır.

6.4 Kontrol Sistemlerinin Geçici ve Kalıcı Durum Cevap Analizleri

Kontrol sistemlerinin tasarım ve analizinde performanslarının karşılaştırılması temel alınır [5, 17]. Bu karşılaştırmada çeşitli kontrol sistemlerine test giriş sinyalleri uygulanır ve bu test sinyalleri için cevapları karşılaştırılır. Birçok tasarım kriteri bu tür sinyallerin cevabına ya da test sinyali olmaksızın değişen başlangıç koşullarına göre sistemlerin verdiği cevaba dayanmaktadır [5]. Genel olarak kullanılan test giriş sinyalleri step fonksiyonları, rampa fonksiyonları ve sinüzoidal fonksiyonlardır. Bu test sinyalleri zamanın basit fonksiyonları olduğundan kontrol sistemlerinin matematiksel ve deneysel analizleri bu test sinyalleriyle oldukça kolaydır [17]. Bu tipik giriş sinyalleriyle sistemlerin karakteristikleri kolaylıkla elde edilebilir ve böylece karşılaştırmaları yapılabilir. Eğer bir kontrol sistemi için giriş zamanla değişen bir fonksiyon ise o zaman rampa fonksiyonunu kullanmak iyi bir test sinyali olabilir.

Benzer şekilde eğer bir sistem ani bozucu dış etkenlere maruz kalıyorsa birim basamak fonksiyonu iyi bir test sinyali olabilir. Eğer bir sistem şok girişlere maruz kalıyorsa bir impuls (ani darbe) fonksiyonu kullanmak en iyisi olabilir. Kontrol sisteminin temel test sinyallerine dayanarak tasarımı yapılırsa gerçek girişler için sistem cevabı genel olarak tatmin edicidir. Bu tür test sinyallerinin kullanılması aynı temellere dayanan bütün sistemlerin performanslarının karşılaştırılmasına imkân sağlar.

6.4.1 Sistemlerin Geçici Cevap ve Kalıcı Durum Cevabı

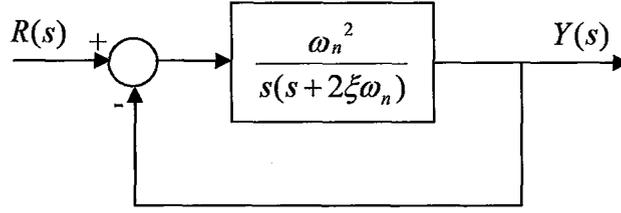
Bir kontrol sisteminin zaman cevabı iki bileşene sahiptir: geçici cevap ve kalıcı durum cevabı. Geçici cevapla bir başlangıç durumundan son duruma kadar olan davranış kastedilir. Kalıcı durum cevapta ise zaman sonsuza yaklaşırken sistemin çıkış davranışı kastedilmektedir. Bu sebeple sistemin zaman cevabı aşağıdaki gibi yazılabilir:

$$y(t) = y_{gc}(t) + y_{kl}(t) \quad (6.13)$$

Burada $y_{gc}(t)$ geçici durum cevabını, $y_{kl}(t)$ ise kalıcı durum cevabını ifade etmektedir.

Bir kontrol sisteminin tasarımında bilinen bileşenlerden sistemin dinamik davranışını tahmin edebilmek gerekir. Bir kontrol sisteminin dinamik davranışının en önemli karakteristiği mutlak kararlılıktır [1-7]. Yani sistemin kararlı ya da kararsız olmasıdır. Lineer zamanla değişmeyen bir kontrol sistemi kararlı ise sistem bir başlangıç girişine maruz kalsa bile çıkış dengeye ulaşır. Lineer zamanla değişmeyen bir kontrol sistemi kritik kararlı ise çıkıştaki salınımlar sonsuza kadar devam eder. Eğer sistem kararsız ise sistem dış etkene maruz kaldığında çıkış sınır olmaksızın dengeden ayrılır. Gerçekte bir fiziksel sistemin çıkışı belli bir değere kadar artabilir. Çünkü mekanik olarak aşırı durumlara ulaşması imkânsızdır. Mutlak kararlılık, bağıl kararlılık ve kalıcı durum hatası hakkında önemli bilgiler verir. Fiziksel kontrol sistemleri bir girişe maruz kaldıklarında sistem çıkışı geçici bir cevap gösterdikten sonra kalıcı duruma ulaşır. Pratik kontrol sistemlerinin geçici cevabı sistemin kalıcı duruma ulaşmadan önceki sönümlü salınımlarını gösterir. Eğer bir sistemin çıkışı kalıcı durumda girişle tam olarak uyuşmuyorsa sistem kalıcı durum hatasına sahip demektir. Bu hata sistemin doğruluğunun bir ölçütüdür. Kontrol sistemlerini analiz ederken geçici cevap davranışını ve kalıcı durum davranışını test etmek gerekir [5].

Şekil 6.6'da ikinci dereceden bir kontrol sisteminin genel blok diyagramı verilmiştir.

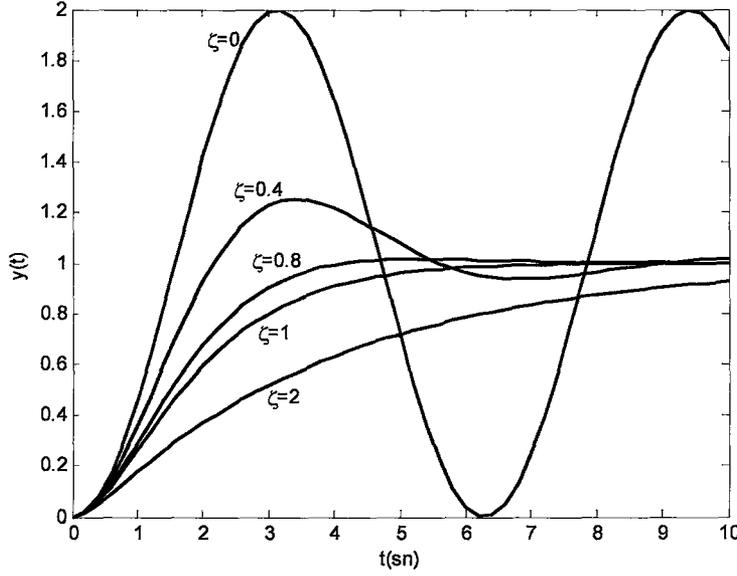


Şekil 6.6 İkinci dereceden bir kontrol sistemi blok diyagramı

Kapalı çevrim transfer fonksiyonu iki kutba sahip olan sistemler ikinci dereceden sistemler olarak adlandırılır. Şekil 6.6'da gösterilen ikinci dereceden sistemin kapalı çevrim transfer fonksiyonu aşağıdaki gibidir:

$$\frac{Y(s)}{R(s)} = \frac{\omega_n^2}{s^2 + 2\xi\omega_n s + \omega_n^2} \quad (6.14)$$

Denklem (6.14) ikinci dereceden sistemin standart formu olarak adlandırılır. Burada ω_n sönümsüz doğal frekans, ξ ise sistemin sönüm oranıdır. İkinci dereceden bir sistemin dinamik davranışı iki terimle belirlenir. Bunlar ξ ve ω_n 'dir. Eğer $0 < \xi < 1$ ise kapalı çevrim kutupları kompleks eşleniktir ve sol yarı s düzleminde yer alır, sistem sönümsüz olarak adlandırılır. Eğer $\xi = 1$ ise sistem kritik sönümlü, $\xi > 1$ ise aşırı sönümlüdür. Şekil 6.7'de $\omega_n = 1$ olmak üzere çeşitli ξ değerleri için ikinci dereceden bir sistemin birim basamak cevabı eğrileri karşılaştırılmıştır.

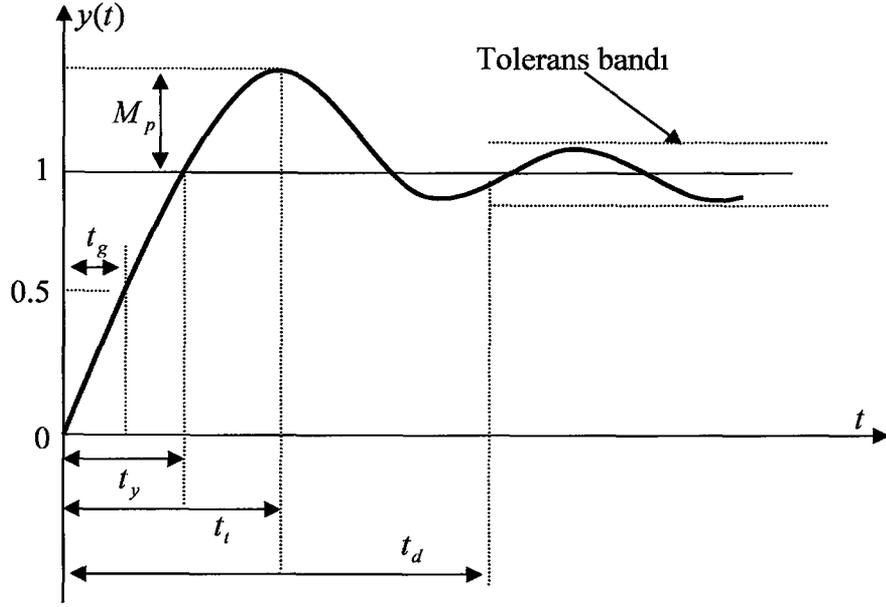


Şekil 6.7 Çeşitli ζ değerleri için ikinci dereceden bir sistemin birim basamak cevabı eğrileri

6.4.2 Geçici Cevap Karakteristiklerinin Belirlenmesi

Çoğunlukla bir kontrol sisteminin performans karakteristikleri birim basamak giriş için geçici cevap terimleri içinde belirlenir. Çünkü bunları elde etmek kolaydır ve etkili sonuçlar sağlar (Eğer birim basamak giriş için cevap biliniyorsa herhangi bir giriş için cevabı matematiksel olarak hesaplamak mümkündür). Birim basamak giriş için bir sistemin geçici cevabı başlangıç koşullarına bağlıdır. Pratik bir kontrol sisteminin geçici cevabı çoğunlukla kalıcı duruma ulaşmadan önce sönümlü salınımlar gösterir. Bir kontrol sisteminin birim basamak giriş için geçici cevap karakteristiklerinin belirlenmesinde aşağıdaki genel belirleyicilerden yararlanır:

1. Gecikme zamanı, t_g
2. Yükselme zamanı, t_y
3. Tepe zamanı, t_t
4. Maksimum yüzde aşma, M_p
5. Durma zamanı, t_d



Şekil 6.8 Birim basamak cevapta geçici cevap karakteristiklerinin gösterilmesi

Gecikme zamanı, cevabın son değerinin (çoğunlukla 1'dir) yüzde ellisine ulaşması için gereken zamandır. Yükselme zamanı cevabın son değerinin %10'dan %90'a, %5'den %95'e ya da %0'dan %100'e ulaşması için gereken zamandır. İkinci dereceden sönümsüz sistemler için çoğunlukla %0-%100 aralığı kullanılır. Tepe zamanı cevabın en üst noktaya ulaşması için geçen zamandır. Maksimum yüzde aşma, cevabın ulaştığı son değerden tepe noktasına ölçülen değerdir. Maksimum yüzde aşma aşağıdaki formülle belirlenir:

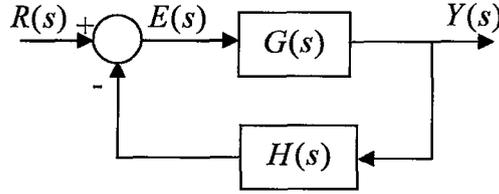
$$\%M_p = \% \frac{y(t_i) - y(\infty)}{y(\infty)} \times 100 \quad (6.15)$$

Durma zamanı salınım genliklerinin müsaade edilebilir tolerans değeri sınırlarına (genellikle %2 veya %5) ulaşması için geçen zamandır.

6.4.3 Sistemlerin Kalıcı Durum Hatası

Sistemlerin geçici durum davranışında bir giriş sinyaline mümkün olan en kısa zamanda cevap vermesi beklenir. Geçici durum davranışını tamamlayan sistem zaman sonsuza yaklaşırken zamanla değişmeyen kalıcı durum haline ulaşır. Sistemin kalıcı durum haline en küçük veya sıfır hata ile ulaşması istenir. Kararlı bir kontrol sisteminin kalıcı durum başarımı genellikle sistemin birim basamak, rampa ve parabolik giriş

sinyalleri karşısında gösterdiği kalıcı durum hatasına göre belirlenir. Bazı giriş sinyalleri karşısında kalıcı durum hatası göstermeyen bir sistem rampa giriş sinyali karşısında kalıcı durum hatası gösterebilir. Bu nedenle birim rampa fonksiyonu hata analizinde oldukça önemlidir. Şekil 6.9’da verilen kontrol sistemi ele alınırsa



Şekil 6.9 Bir kontrol sistemi

Bu sistem için kalıcı durum hatası genel olarak şöyle belirlenir:

$$e_{kd} = \lim_{t \rightarrow \infty} e(t) = \lim_{s \rightarrow 0} sE(s) = \lim_{s \rightarrow 0} \frac{sR(s)}{1 + G(s)H(s)} \quad (6.16)$$

Burada $E(s)$ hata sinyali ve $R(s)$ giriş sinyalidir. Görüldüğü gibi kalıcı durum hatası giriş sinyalinin türüne bağlıdır. Kontrol sistemlerinin birim basamak, rampa ve parabolik giriş fonksiyonlarını izleyebilme yeterliliklerine göre bazı hata katsayıları tanımlanmıştır. Bunlar birim basamak giriş için pozisyon hata katsayısı K_p , rampa giriş için hız hata katsayısı K_v ve parabolik giriş için ivme hata katsayısı K_a 'dır. Bunlar statik hata katsayıları olarak adlandırılır. Bu hata katsayıları sistemin kalıcı durum davranışının bir ölçüsü olarak görülebilir. Bu hata katsayıları ne kadar büyük olursa kalıcı durum hatası o kadar küçük olur. Burada rampa giriş için hız hata katsayısı dikkate alınacaktır. Diğerlerine bu bölümde yer verilmeyecektir. Hız hata katsayısı aşağıdaki gibi belirlenir:

$$K_v = \frac{1}{e_{kd}} = \lim_{s \rightarrow 0} sG(s)H(s) \quad (6.17)$$

Görüldüğü gibi hız hata katsayısı kalıcı durum hatasının çarpmaya göre tersi alınarak elde edilir.

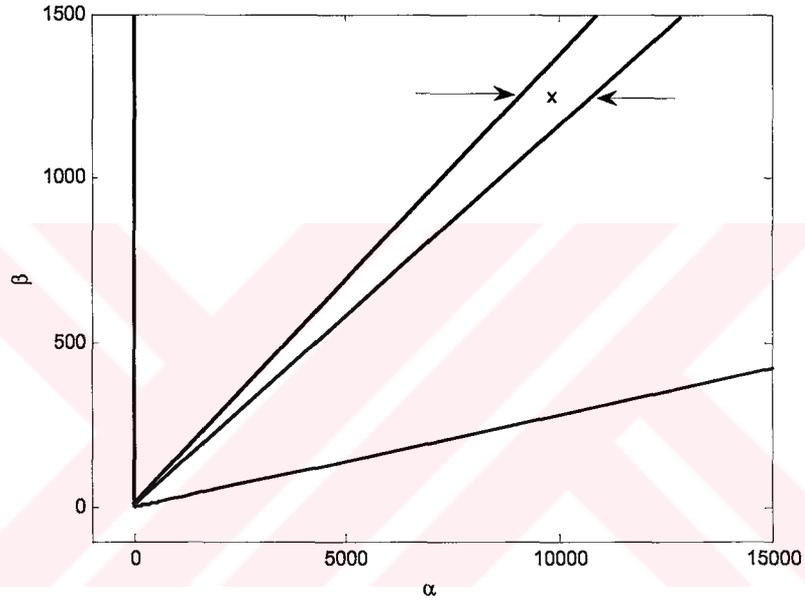
Performans analizinde genel olarak şunları söyleyebiliriz: birim basamak cevabı için maksimum yüzde aşmanın ≤ 20 olması, daha önceki bölümlerde incelemiş olduğumuz kazanç payının 2-5 aralığında olması, faz payının 35° - 55° olması, kalıcı durum hatası $\%2$ 'lik tolerans bandı için $e_{kd} \leq 0.02$ olması sistem için iyi bir performans

sağlamaktadır (%5'lik tolerans bandı için $e_{kd} \leq 0.05$). Bununla ilgili örnekler incelendiğinde konu daha iyi anlaşılacaktır.

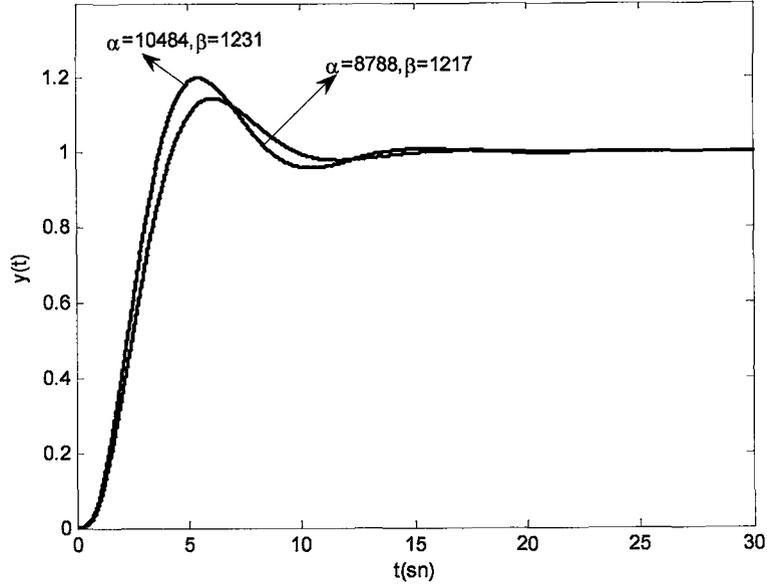
Örnek 3:

Beşinci bölümde şekil 5.16'da gösterilen kontrol sistemi için dayanıklı kararlılık bölgesi elde edilmişti. Burada bu sistem için performans analizi yapılırsa:

Şekil 6.10'da sistem için %15-%20 yüzde aşma sağlayan x bölgesi gösterilmiştir.

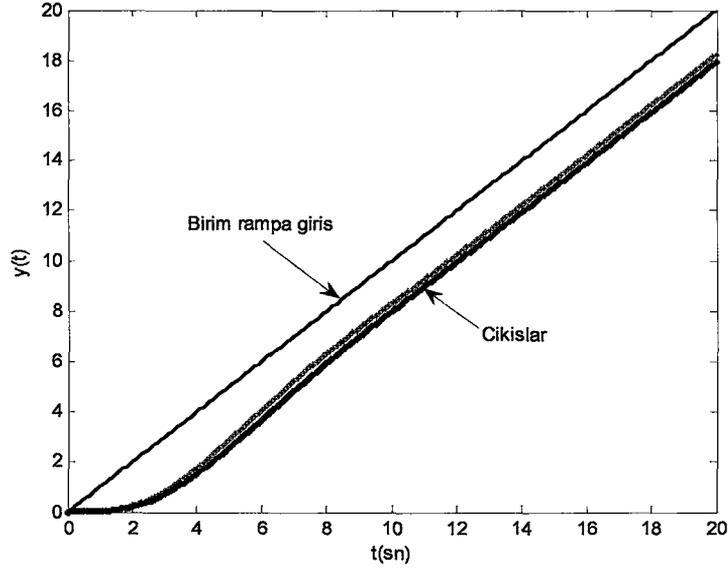


Şekil 6.10 Sistemin birim basamak cevabı için %15-%20 yüzde aşma sağlayan x bölgesi



Şekil 6.11 x bölgesi içinde $\alpha = 10484$, $\beta = 1231$ ve $\alpha = 8788$, $\beta = 1217$ noktaları için sistemin birim basamak cevabı eğrileri

Şekil 6.11'den de görüldüğü gibi elde edilen x bölgesinden seçilen noktalar %15-%20 arasında maksimum yüzde aşma sağlamaktadır. Kontrolörün kazanç katsayısı $K = 1$ olmak üzere belirlenen $\alpha = 10484$, $\beta = 1231$ noktası için kazanç payı $g_m = 4.16$, faz payı $\phi_m = 48.3^\circ$ ve $\alpha = 8788$, $\beta = 1217$ noktası için $g_m = 4.9$, faz payı $\phi_m = 53.2^\circ$ olarak elde edilir. Görüldüğü gibi tüm değerler ideal sınırlar içerisindedir.



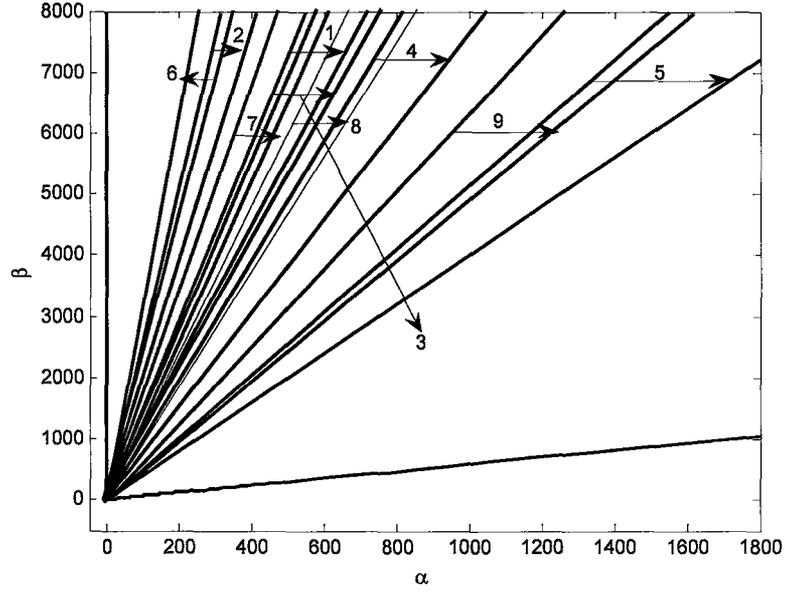
Şekil 6.12 x bölgesi içinde $\alpha = 10484$, $\beta = 1231$ ve $\alpha = 8788$, $\beta = 1217$ noktaları için sistemin birim rampa giriş cevapları

Şekil 6.12'de $\alpha = 10484$, $\beta = 1231$ ve $\alpha = 8788$, $\beta = 1217$ noktaları için sistemin birim rampa cevap eğrileri verilmiştir. Birim rampa cevabı sistemin kalıcı durum doğruluğu hakkında bilgi verir.

Örnek 4:

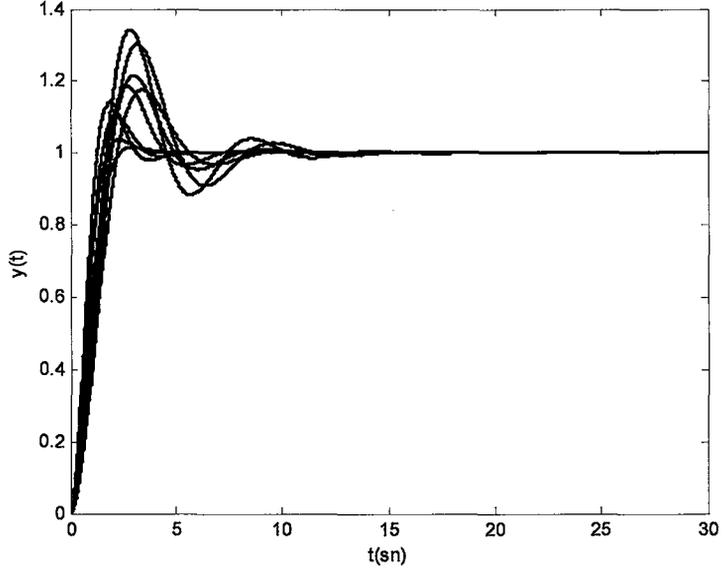
Şekil 6.1'de gösterilen kontrol sistemi için performans analizi yapılırsa:

Bu kontrol sistemi interval bir sistemdir ve daha önce bu sistem için sekiz tane Kaharitonov transfer fonksiyonu ve nominal transfer fonksiyonuyla beraber sekiz Kaharitonov transfer fonksiyonu için dayanıklı kararlılık bölgesi elde edilmişti. Bu dayanıklı kararlılık bölgesi şekil 6.3'de gösterilmiştir. Burada nominal transfer fonksiyonu ve sekiz Kaharitonov transfer fonksiyonunun her biri için %15-%20 maksimum yüzde aşma sağlayan ve dayanıklı kararlılık bölgesi içerisinde yer alan bölgeler elde edilecektir. Şekil 6.13'de bu bölgeler gösterilmiştir.

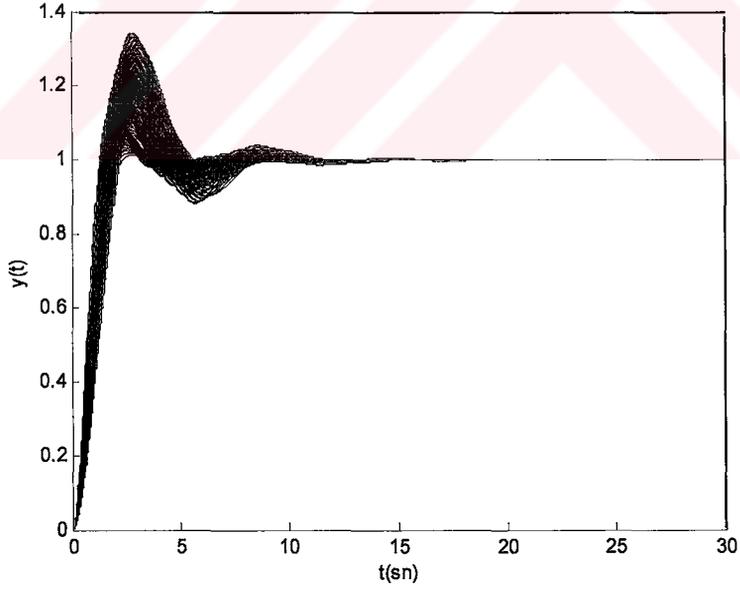


Şekil 6.13 Nominal ve 8 Kaharitonov transfer fonksiyonu için % 15-%20 maksimum yüzde aşma sağlayan bölgeler

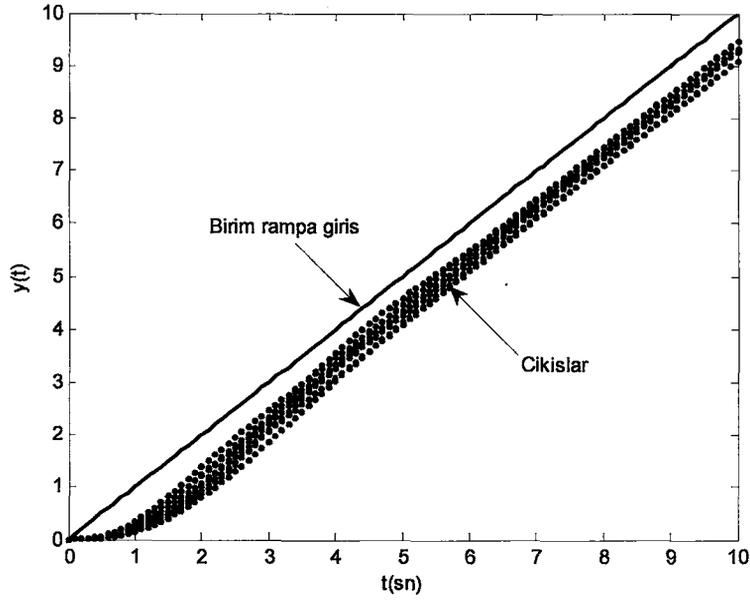
Burada 1 nolu bölge G_{no} nominal transfer fonksiyonu için, 2, 3, 4, ... , 9 nolu bölgeler sırasıyla G_{11} , G_{12} , G_{13} , ... , G_{24} transfer fonksiyonları için %15-%20 maksimum yüzde aşma sağlayan bölgelerdir. Ancak şekilden de görüldüğü gibi tüm transfer fonksiyonları için ortak bir kesişim noktası yoktur. Ancak bu bölge daha öncede belirtildiği gibi tüm transfer fonksiyonları için kararlılık kesişim bölgesi ya da başka bir ifadeyle dayanıklı kararlılık bölgesidir. Şekil 6.14'de nominal ve 8 Kaharitonov fonksiyonu için $\alpha = 54.43$, $\beta = 630.85$ noktasının sağladığı birim basamak cevapları gösterilmiştir. Şekil 6.15'de ise verilen interval sistemin katsayı aralıkları içinde , denklem (6.10)'dan bu katsayı aralıkları görülebilir, alt ve üst sınırlar arasında beş tane değer alınacak şekilde 625 transfer fonksiyonu için birim basamak cevabı eğrileri gösterilmiştir. Şekil 6.14 ve şekil 6.15 karşılaştırıldığında 625 transfer fonksiyonu için elde edilen basamak cevabı aralığı sekiz Kaharitonov transfer fonksiyonuyla zaten sağlanmaktadır. Yani interval sistem için söz konusu olabilecek tüm transfer fonksiyonlarının cevabını incelemek yerine Kaharitonov transfer fonksiyonlarının cevabını incelemek yeterli sonucu sağlamaktadır. Bu da Kaharitonov teoreminin bir üstünlüğüdür.



Şekil 6.14 Nominal ve 8 Kharitonov transfer fonksiyonu için $\alpha = 54.43$, $\beta = 630.85$ noktasının sağladığı birim basamak cevapları



Şekil 6.15 İnterval sistem için 625 transfer fonksiyonunun birim basamak cevapları



Şekil 6.16 İnterval sistem için sekiz Kaharitonov ve nominal transfer fonksiyonunu birim rampa cevapları

Şekil 6.16'da interval sistem için sekiz Kaharitonov ve nominal transfer fonksiyonunun sağladığı birim rampa giriş için elde edilen çıkış eğrileri gösterilmiştir. Bu aynı zamanda sistemin kalıcı durum doğruluğu hakkında bilgi sağlar. Şekilden de görüldüğü gibi sistemde kalıcı durum hatası mevcuttur. Ancak elde edilen tüm bu değerler ve grafikler kontrolörün kazanç katsayısı $K=1$ alınarak elde edilmiştir. Kazanç değeri üzerinde değişiklik yaparak ki çoğunlukla değerini artırarak sistem davranışı üzerinde iyileşme elde edilebilir.

Örnek 5:

Transfer fonksiyonu $G(s) = \frac{280(s+0.5)}{s(s+0.2)(s+5)(s+70)}$ olan kontrol sistemi için

kontrolör transfer fonksiyonu $K \frac{s+\alpha}{s+\beta}$ olmak üzere kapalı çevrim sistemin performans

kriterlerinin aşağıdaki gibi olması istenmektedir:

- Birim rampa giriş için kalıcı durum hatası $e_{kd} \leq 0.02$
- Faz payı $\phi_m \geq 45^\circ$

Buna göre sistemin performans analizi yapılırsa:

Sistemin kapalı çevrim transfer fonksiyonu:

$$\frac{Y(s)}{R(s)} = \frac{C(s)G(s)}{1+C(s)G(s)}$$

$$= \frac{280Ks^2 + (280K\alpha + 140K)s + 140K\alpha}{s^5 + (75.2 + \beta)s^4 + (365 + 75.2\beta)s^3 + (70 + 365\beta + 280K)s^2 + (70\beta + 280K\alpha + 140K)s + 140K\alpha}$$
(6.18)

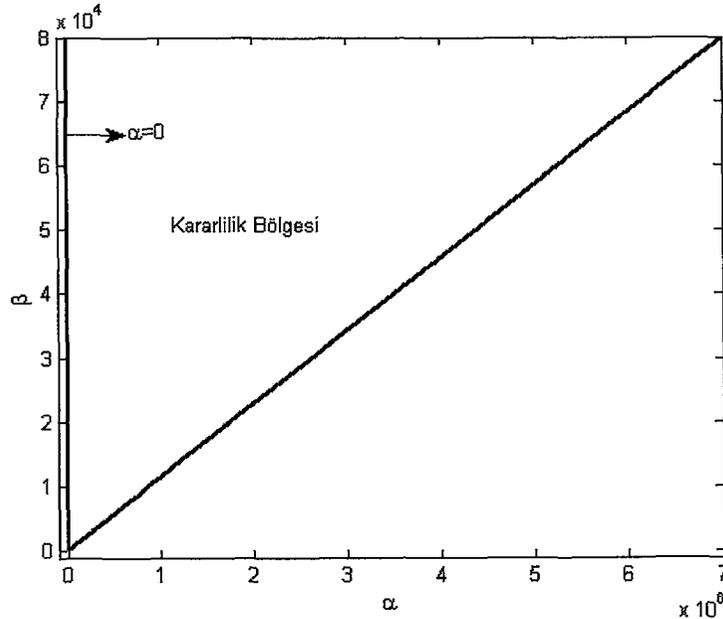
Birim rampa giriş için sistemin kalıcı durum hatası aşağıdaki gibi elde edilir:

$$K_v = \lim_{s \rightarrow 0} [sC(s)G(s)] = \lim_{s \rightarrow 0} \left[s \cdot \frac{(Ks + K\alpha)}{(s + \beta)} \cdot \frac{280(s + 0.5)}{s(s + 0.2)(s + 5)(s + 70)} \right] = \frac{2K\alpha}{\beta}$$
(6.19)

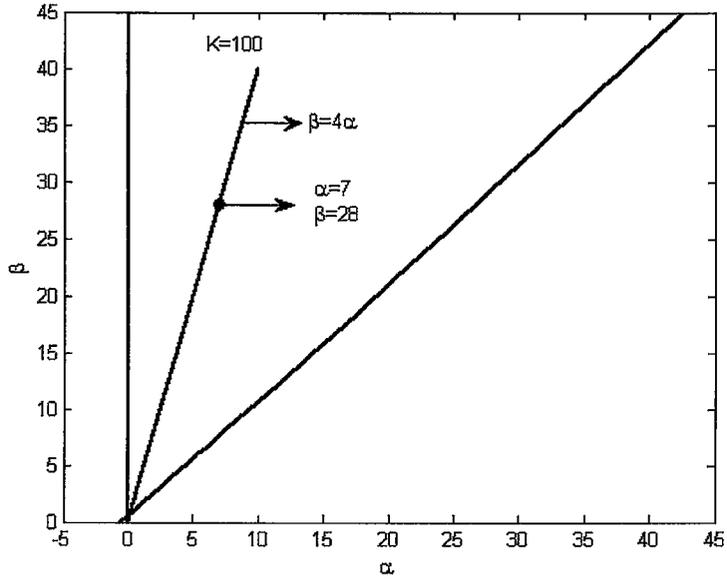
ve

$$e_{kd} = \frac{1}{K_v} = \frac{\beta}{2K\alpha} = 0.02$$
(6.20)

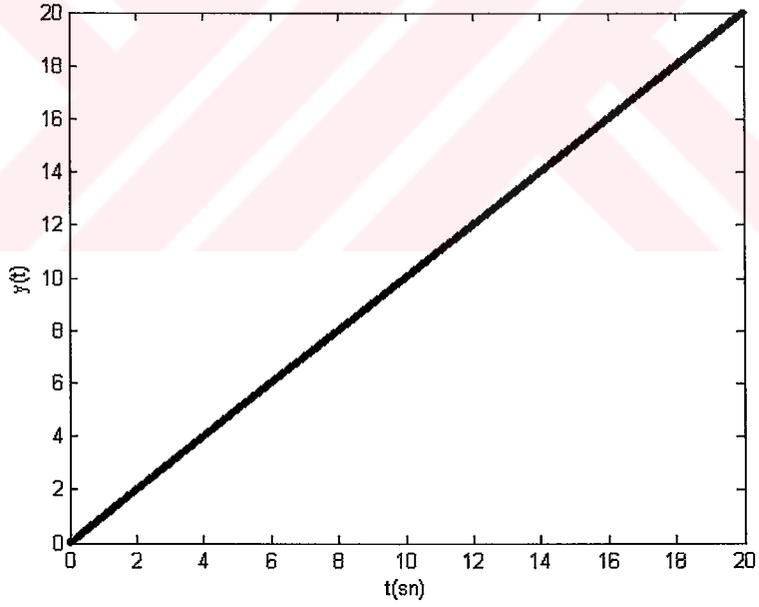
buradan $\beta = 0.04K\alpha$ elde edilir. $K=1$ için sistemi kararlı yapan tüm α ve β değerleri 6.17'de gösterilmiştir. $K=100$ için tüm kararlı lag/lead kontrolörler ve $\beta = 0.04K\alpha$ çizgisi şekil 6.18'de gösterilmiştir. $\alpha = 7$ ve $\beta = 28$ değerleri için kapalı çevrim sistemin birim rampa ve birim basamak cevapları $K=100$ için sırasıyla şekil 6.19 ve şekil 6.20'de verilmiştir. Bu değerler için sistemin faz payı 45.2° dir. Bu sebeple tasarlanan kontrolör verilen kriterleri sağlamaktadır. $K=100$ için verilen kriterleri sağlayan tüm kontrolörler $\beta = 4\alpha$ çizgisi üzerindedir.



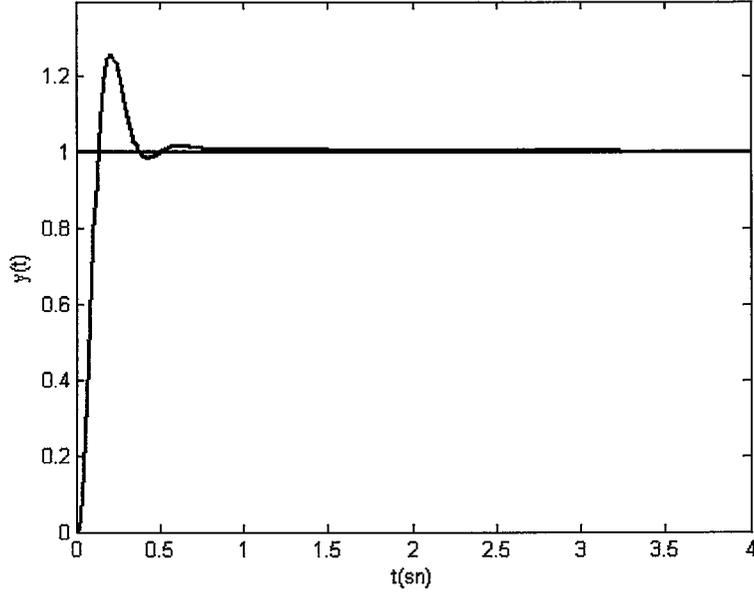
Şekil 6.17 $K=1$ için sistemi kararlı yapan tüm α ve β değerleri



Şekil 6.18 $K = 100$ için tüm kararlı lag/lead kontrolörler ve $\beta = 0.04K\alpha$ çizgisi

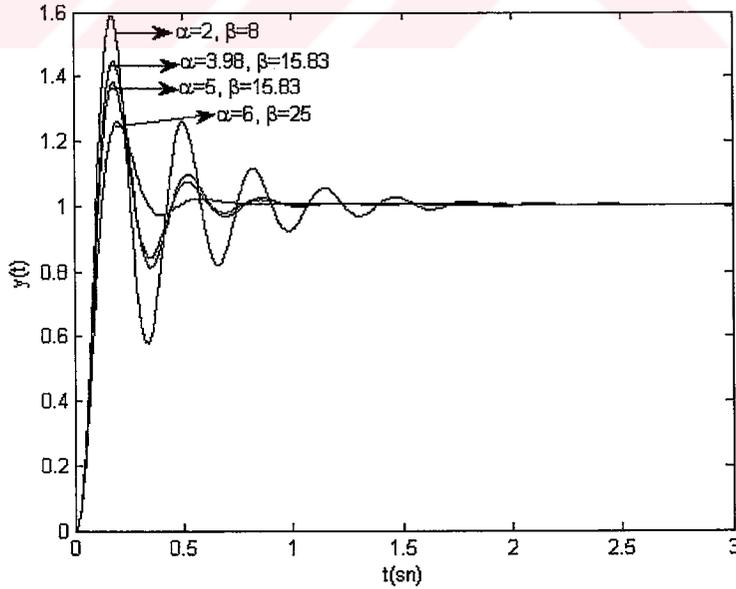


Şekil 6.19 $\alpha = 7$ ve $\beta = 28$ için kapalı çevrim sistemin birim rampa cevabı



Şekil 6.20 $\alpha = 7$ ve $\beta = 28$ için kapalı çevrim sistemin birim basamak cevabı

Şekil 6.21'de ise $K = 100$ olmak üzere çeşitli α ve β değerleri için sistemin birim basamak cevabı eğrileri verilmiştir.



Şekil 6.21 $K = 100$ olmak üzere çeşitli α ve β değerleri için sistemin birim basamak cevabı eğrileri

6.5 Sonu

Tezin bu blmnde daha nceki blmlerde incelenmiř ve kararlılık blgeleri elde edilmiř olan eřitli sistemler iin performans analizi yapılmıřtır. Ayrıca bu blmde kontrol sistemleri iin ok nemli olan parametre belirsizlięi ele alınmıř ve belirsizlik ieren eřitli sistemler iin Kharitonov teoremini kullanarak kararlılık sınır eęrisi yaklařımıyla dayanıklı kararlılık blgeleri elde edilmiřtir. Tezin son kısımlarında eřitli rnekler zerinde bu sistemler iin de performans analizi yapılmıřtır. Tezin amacı verilen sistemler iin dayanıklı lag/lead kontrolr tasarımı yapmaktır. Yapılan bu alıřmada eřitli sistemler iin kararlılık sınır eęrisi metoduna dayanarak dayanıklı lag/lead kontrolr tasarımı yapılmıřtır.



SONUÇ

Kontrol sistemlerinin denetimi için pratikte sıkça kullanılan (%90 ve üzeri) kontrolörler basit yapıları, ekonomik avantajları ve güvenilir sonuçları nedeniyle lag (faz gerilemeli) ve lead (faz ilerlemeli) kontrolörlerdir. Örneğin bir PI kontrolör lag kontrolördür, bir PD kontrolör ise lead kontrolördür. Buna bağlı olarak bir PID kontrolör ise lag-lead kontrolördür. Ayrıca PID kontrolörlerden farklı olarak lag veya lead kontrolör yapıları da mevcuttur. Bu kontrolörler daha çok integratör içeren sistemlerin denetiminde başarılı sonuçlar vermektedir. Dolayısıyla kontrol tasarım konusunda önemli yer tutan lag/lead kontrolörlerin incelenmesi ve yeni tasarım tekniklerinin elde edilmesi önemlidir. Bu tezde lag/lead kontrolör yapılarının detayları incelenmiştir. Tezde yapılan çalışmalar ve elde edilen sonuçlar özetle şöyledir:

Klasik kontrol sistemlerinin önemi araştırılmıştır. Kontrol sistemlerinin çeşitlerinden bahsedilmiş ve değişik kontrol sistemlerinin özellikleri incelenmiştir. Bir kontrol sisteminin kararlılığının incelenmesinde kullanılan metotlar özetlenmiştir. Bunların yanı sıra kontrol sistemlerinin analiz ve tasarımında kullanılan ve büyük avantajlar sağlayan MATLAB programlama dili tezde kullanılan kısımlarına dayanarak ana hatlarıyla özetlenmiştir.

Kontrol sistemlerinde kompanzasyona ihtiyaç duyulmasının önemi ve gerekliliği incelenmiştir. Buna bağlı olarak kompanzasyonun bir sonucu olan genel kontrolör tipleri ve bunların tasarımında kullanılan ve pratikte oldukça önemli olan bazı temel metotlar özetlenmiştir. Ayrıca lag/lead kontrolörlerin farklı bir versiyonu olarak görülen ve pratikte önemli bir yer tutan PID kontrolörlerin yapıları ve tasarım metotları incelenmiştir. Tezin esas çalışma konusu olan lag/lead kontrolör yapıları incelenmiş ve bu tip kontrolörlerin sistemlerin denetimindeki önemi araştırılmıştır. Ayrıca bu yapıdaki kontrolörlerin nasıl gerçekleştirilebileceği incelenmiştir.

Bir geri beslemeli kontrol sisteminde öncelikle sağlanması gereken en önemli koşul kararlılıktır. Bu tezde bir kontrol sistemini kararlı yapabilecek bütün lag/lead kontrolörlerin bulunabilmesi için bir metot geliştirilmiştir. Bu metot kararlılık sınır eğrisi metodunun lag/lead kontrolör yapılarına uyarlanmış şeklindedir. Bu metotta lag/lead kontrolörlerin bir sistemi kararlı yapabilecek tüm parametreleri analitik ve grafiksel olarak elde edilmiştir. Ayrıca bir sistemde istenilen faz ve kazanç payı değerlerinin sağlanması için gerekli olan kontrolörler de bu metotla bulunmaktadır.

Fiziksel sistemlerde belirsizlik kaçınılmaz bir gerçektir. Klasik kontrolde tasarım genellikle sistemlerde belirsizlik olmadığı varsayılarak yapılır. Dolayısıyla sonuçlar bazen tatmin edici olmayabilir. Çünkü tasarlanan kontrolör belirsizlikler hesaba katılmadığı için dayanıklılıktan uzaktır. Bir kontrolörün sadece sistemi kararlı yapması yeterli değildir. Aynı zamanda dayanıklı ve istenilen performansı da sağlaması gerekir. Tezde bu konuyla ilgili çalışmalar yapılmış ve önemli sonuçlar elde edilmiştir. Tezde elde edilen sonuçlardan yararlanarak kontrol sistemlerini kararlı yapabilecek ve aynı zamanda dayanıklı ve istenilen performansı sağlayacak farklı etkin metotlar geliştirilebilir. Pratik uygulamalar yapıldığında tezde elde edilen sonuçların önemli olduğu görülecektir. İleriki çalışmalarda bu konuyla ilgili şu alanlarda çalışılabilir:

Lag/lead kontrolörlerdeki K kazanç parametresi herhangi bir koşul belirtilmeden seçilmiştir. K için bir koşul belirlenebilir.

Üç boyutlu kararlılık bölgeleri incelenebilir.

Hangi frekans değerleri için kararlılık sınır eğrilerinin çizilmesinin yeterli olabileceği araştırılabilir.

Kolay kullanımlı MATLAB ortamında hazırlanmış bir paket program geliştirilebilir.

KAYNAKLAR

- [1] G. C. Goodwin, S. F. Graebe and M. E. Salgado, *Control System Design*, Prentice Hall, 2001
- [2] J. J. D'Azzo and C. H. Houpis, *Linear Control System Analysis and Design*, McGraw-Hill Book Company, New York, 1981
- [3] G. F. Franklin, J. D. Powell and A. Emami-Naeini, *Feedback Control of Dynamics Systems*, Fourth Edition, Prentice Hall, New Jersey, 2002
- [4] N. K. Sinha, *Control Systems*, John Wiley & Sons, Second Edition, 1994
- [5] K. Ogata, *Modern Control Engineering*, Prentice Hall, Fourth Edition, 2002
- [6] B. C. Kuo, *Otomatik Kontrol Sistemleri*, Literatür Yayıncılık, Yedinci Basım, 1999
- [7] İ. Yüksel, *Otomatik Kontrol Sistem Dinamiği ve Denetim Sistemleri*, Uludağ Üniversitesi, Bursa, Üçüncü Baskı, 1997
- [8] M. K. Sarıoğlu, *Otomatik Kontrol 1*, Birsen Yayınevi, İstanbul, 1997
- [9] N. Tan, "Robust analysis and design of control systems with parametric uncertainty", PhD Thesis, University of Sussex, Brighton, UK, November, 1999
- [10] F. Yıkan, "Dayanıklı PID kontrolör tasarım metotlarının araştırılması ve geliştirilmesi", Yüksek Lisans Tezi, İnönü Üniversitesi, Malatya, Haziran, 2005
- [11] R. H. Bishop, *Modern Control Systems Analysis and Design Using MATLAB and Simulink*, Addison Wesley Publishing Company, 1997
- [12] D. Hanselman, B. Littlefield, *Mastering MATLAB® A Comprehensive Tutorial And Reference*, Prentice Hall, 1998
- [13] İ. Yüksel, *MATLAB® İle Mühendislik Sistemlerinin Analizi ve Çözümü*, Uludağ Üniversitesi, Bursa, 1996
- [14] M. S. Fadali, "Computer-Aided Compensator Design in the s-Domain", Lecture Notes, Electrical Engineering Department, University of Nevada, pp. 1-21
- [15] K. J. Aström and T. Hägglund, *PID Controllers: Theory, Design and Tuning*, Research Triangle Park, N. C. Instrument Society of America, 1995
- [16] K. H. Ang, G. Chong and Y. Li, *PID control system analysis, design and technology*, **IEEE Trannaction Control System Technology**, 13:4 (2005) 559-576.
- [17] A. F. Boz, "Computational approaches to and comparisons of design methods for linear controllers", PhD Thesis, University of Sussex, Brighton, UK, January, 1999
- [18] N. Tan, İ. Kaya, C. Yeroğlu and D. P. Atherton, *Computation of stabilizing PI and PID controllers using the stability boundary locus*, **Energy Conversion and Management**, to be published in 2006
- [19] F. Kaini and M. Bozorg, *PID controller design for guaranteed robust performance*, 44th IEEE Conference on Decision and Control and European Control Conference, Received March 7, 2005
- [20] N. Tan, *Computation of stabilizing PI and PID controllers for processes with time delay*, **ISA Transactions**, 44 (2005) 213-223.
- [21] N. Tan, *Robust phase margin, robust gain margin and nyquist envelope of an interval plant family*, **Computers and Electrical Engineering**, 30 (2004) 153-165.
- [22] K. J. Aström and T. Hägglund, *The future of PID control*, **Control Engineering Practice**, 9 (2001) 1163-1175.
- [23] W: K. Ho, C. C. Hang and L. S. Cao, *Tuning of PID controllers based on gain and phase margin specifications*, **Automatica**, 31:3 (1995) 497-502.
- [24] M-T. Ho, A. Data and S. P. Bhattacharyya, "A new approach to feedback design, part I: generalized interlacing and proportional control", Texas A&M University, Departman of Electrical engineering, Report 97-001-A, February, 1997

- [25] M. T. Söylemez, N. Munro and H. Baki, *Fast calculation of stabilizing PID controllers*, **Automatica**, 39 (2003) 121-126.
- [26] J. H. Park, S. W. Sung and I-B. Lee, *An enhanced PID control strategy for unstable processes*, **Automatica**, 34:6 (1998) 751-756.
- [27] N. Tan, *Computation of stabilizing lag/lead controller parameters*, **Computers and Electrical Engineering**, 29 (2003) 835-849.
- [28] D. P. Atherton and A. F. Boz, *Autotuning of phase lead controllers*, 4th IFAC Workshop on Algorithms and Architectures for Real-Time Control, Vilamoura, Portugal, pp. 111-117.
- [29] Q-G. Wang, Z. Ye and C. C. Hang, *Tuning of phase lead compensators for exact gain and phase margins*, **Automatica**, 42:2 (2006) 349-352.
- [30] C. V. Hollot and F. Yang, *Robust stabilization of interval plants using lead or lag compensators*, 28th Conference on Decision and Control, Florida, December, 1989
- [31] G. Beale, *Phase Lead Compensator Design Using Bode Plots*, Lecture Notes, Electrical and Computer Engineering Department, George Mason University, Fairfax, Virginia
- [32] G. Beale, *Phase Lag Compensator Design Using Bode Plots*, Lecture Notes, Electrical and Computer Engineering Department, George Mason University, Fairfax, Virginia
- [33] M. C. M. Teixeira and E. Assunção, *On lag controllers: design and implementation*, **IEEE Transactions on Education**, 45:3 (2002) 285-288.
- [34] A. P. Loh, X. Cai and W. W. Tan, *Auto-tuning of phase lead/lag compensators*, **Automatica**, 40 (2004) 423-429
- [35] K. S. Yeung, K. W. Wong and K-L. Chen, *A non-trial-and-error method for lag-lead compensator design*, **IEEE Transactions on Education**, 41:1 (1998) 76-80.
- [36] K. S. Yeung and K. H. Lee, *A universal design chart for linear time-invariant continuous-time and discrete-time compensators*, **IEEE Transactions on Education**, 43:3 (2000) 309-315.
- [37] F-Y. Wang, *The exact and unique solution for phase-lead and phase-lag compensation*, **IEEE Transactions on Education**, 46:2 (2003) 258-262.
- [38] R. C. Dorf, S. Jung, J. Daves, L. Ng, *A s-plane analytic technique for lead-lag controller design*, American Control Conference, Seattle, Washington, 1995
- [39] F-Y. Wang and Y. Huang, *A non-trial-and-error method for phase-lead and phase-lag compensator design*, **IEEE Transactions**, (2001) 1654-1660.
- [40] J. Yang, C. F. Chen, C. S. Chen and Y. Xu, *An approach to automatic tuning of phase-lead and phase-lag compensators*, 30th Conference on Decision and Control, Brighton, England, 1991
- [41] N. Tan, M. M. Özyetkin and H. Alisoy, *Computation of stabilizing phase lead and phase lag controllers*, Fifth GAP Engineering Congress, Şanlıurfa, Turkey, 26-28 April 2006
- [42] C. A. Monje, A. J. Calderon, B. M. Vinagre and V. Feliu, *The fractional order Lead compensator*, **IEEE Transactions**, (2004) 347-352.
- [43] L. G. Bushnell, *On the history of control*, **IEEE Control Systems**, 16:3 (1996) 14-16.
- [44] S. Bennet, *A brief history of automatic control*, **IEEE Control Systems**, 16:3 (1996) 17-24.

EKLER



EK 1

TEZDE KULLANILAN MATLAB PROGRAMLARI

1)

% $G(s)=1/s(s+1)(s+2)$ transfer fonksiyonu için sistemi kararlı yapan tüm T1, T2
% katsayılarını bulan program

```
function ornek1(w)
for i=1:length(w)
    t1(i)=(w(i)^4+5*w(i)^2+1)/(w(i)^2-2);
    t2(i)=(3*w(i)^2-1)/(w(i)^4-2*w(i)^2);
end
plot(t1,t2)
hold on
xlabel('T1')
ylabel('T2')
```

2)

% $G(s)=1/s^2(s+5)$ transfer fonksiyonu için T1, T2
% katsayılarını bulan program

```
function ornek2(w)
for i=1:length(w)
    t1(i)=(w(i)^4+25*w(i)^2-5)/(w(i)^2);
    t2(i)=(5*w(i)^2-1)/(w(i)^4);
end
plot(t1,t2)
hold on
xlabel('T1')
ylabel('T2')
```

3)

% $G(s)=(3s+15)/(s^3+3s^2+3s+5)$ transfer fonksiyonu için T1, T2
% katsayılarını bulan program

```
function ornek3(w)
for i=1:length(w)
    t1(i)=(w(i)^6-57*w(i)^2+100)/(6*w(i)^4-30*w(i)^2);
    t2(i)=(w(i)^4+9*w(i)^2-100)/(2*w(i)^4-10*w(i)^2);
end
plot(t1,t2)
xlabel('T1')
ylabel('T2')
```

4)

% $G(s)=(s^3-4s^2+s+2)/(s^5+8s^4+32s^3+46s^2+46s+17)$ transfer fonksiyonu için
% k'ya bağlı olarak a ve b katsayılarını bulan program

```
function ornek4(w,k)
for i=1:length(w)
```

```

a(i)=[(w(i)^10)-k*(w(i)^8)+(380+65*k)*(w(i)^6)-
(556+246*k)*(w(i)^4)+(552+22*k)*(w(i)^2)+289+34*k]/[k*(12*(w(i)^6)-
180*(w(i)^4)+183*(w(i)^2)+75)];
b(i)=[(w(i)^8)-(65+k)*(w(i)^6)+(246-14*k)*(w(i)^4)-(22+17*k)*(w(i)^2)-34-
4*k]/[12*(w(i)^6)-180*(w(i)^4)+183*(w(i)^2)+75];
end
plot(a,b)
hold on
xlabel('\alpha')
ylabel('\beta')

```

5)

% A=1, f=45 değerlerine göre

% $G(s)=(s^3-4s^2+s+2)/(s^5+8s^4+32s^3+46s^2+46s+17)$ transfer fonksiyonu için

% a ve b katsayılarını bulan program

```
function ornek5(w,k)
```

```
for i=1:length(w)
```

```

a(i)=[w(i)^11-w(i)^9*k*cos(45*pi/180)-
w(i)^8*12*k*sin(45*pi/180)+w(i)^7*(380+65*k*cos(45*pi/180))+w(i)^6*(180+k*sin(
45*pi/180))-w(i)^5*(556+246*k*cos(45*pi/180))-
w(i)^4*183*k*sin(45*pi/180)+w(i)^3*(552+22*k*cos(45*pi/180))-
w(i)^2*75*k*sin(45*pi/180)+w(i)*(289+34*k*cos(45*pi/180))]/[(12*w(i)^7-
180*w(i)^5+183*w(i)^3+75*w(i))*k*cos(45*pi/180)+(-w(i)^8+65*w(i)^6-
246*w(i)^4+22*w(i)^2+34)*k*sin(45*pi/180)];

```

```

b(i)=[w(i)^9*cos(45*pi/180)+w(i)^8*12*sin(45*pi/180)-
w(i)^7*(k+65*cos(45*pi/180))-w(i)^6*180*sin(45*pi/180)+w(i)^5*(-
14*k+246*cos(45*pi/180))+w(i)^4*183*sin(45*pi/180)-
w(i)^3*(17*k+22*cos(45*pi/180))+w(i)^2*75*sin(45*pi/180)-
w(i)*(4*k+34*cos(45*pi/180))]/[(12*w(i)^7-
180*w(i)^5+183*w(i)^3+75*w(i))*cos(45*pi/180)+(-w(i)^8+65*w(i)^6-
246*w(i)^4+22*w(i)^2+34)*sin(45*pi/180)];

```

```
end
```

```
plot(a,b)
```

```
xlabel('\alpha')
```

```
ylabel('\beta')
```

```
hold on
```

6)

%k=1 için A ve f'ye bağlı olarak $G(s)=1/s(s+1)(s+2)$ transfer fonksiyonu

%için T1 ve T2 katsayılarını bulan program

```
function ornek6(w,A,f)
```

```
for i=1:length(w)
```

```

t1(i)=[A*cos(f*pi/180)*3*w(i)^2+A*sin(f*pi/180)*(-w(i)^3+2*w(i))-w(i)^6-
5*w(i)^4-4*w(i)^2]/[A*cos(f*pi/180)*(-w(i)^4+2*w(i)^2)+A*sin(f*pi/180)*(-
3*w(i)^3)];

```

```

t2(i)=[cos(f*pi/180)*(-3*w(i)^2)+sin(f*pi/180)*(w(i)^3-
2*w(i))+A]/[cos(f*pi/180)*(-w(i)^4+2*w(i)^2)+sin(f*pi/180)*(-3*w(i)^3)];

```

```
end
```

```
plot(t1,t2)
```

```
xlabel('T1')
```

```
ylabel('T2')
hold on
```

7)

%k=1 için A ve f'ye bağlı olarak $G(s)=1/s(s+1)(s+2)$ transfer fonksiyonu

%için a ve b katsayılarını bulan program

```
function ornek7(w,A,f)
```

```
for i=1:length(w)
```

```
    a(i)=[A*cos(f*pi/180)*(-3*w(i)^2)+A*sin(f*pi/180)*(w(i)^3-2*w(i))+w(i)^6+5*w(i)^4+4*w(i)^2]/[A*cos(f*pi/180)*(-w(i)^2+2)+A*sin(f*pi/180)*(-3*w(i))];
```

```
    b(i)=[cos(f*pi/180)*3*w(i)^2-sin(f*pi/180)*(w(i)^3-2*w(i))-A]/[cos(f*pi/180)*(-w(i)^2+2)+sin(f*pi/180)*(-3*w(i))];
```

```
end
```

```
plot(a,b)
```

```
xlabel('\alpha')
```

```
ylabel('\beta')
```

```
hold on
```

8)

% $G(s)=e^{-s}/(s+1)$ zaman gecikmeli sistem için 1.Pade yaklaşımına göre

%T=1 için a ve b katsayılarını bulan program

```
function ortmdl(w,k)
```

```
for i=1:length(w)
```

```
    a(i)=[w(i)^4+w(i)^2*(5-5*k)+4*k+4]/[k*(-w(i)^2+8)];
```

```
    b(i)=[5*w(i)^2-k*w(i)^2-4*k-4]/[-w(i)^2+8];
```

```
end
```

```
plot(a,b)
```

```
xlabel('\alpha')
```

```
ylabel('\beta')
```

```
hold on
```

9)

% $G(s)=e^{-s}/(s+1)$ zaman gecikmeli sistem için 2.Pade yaklaşımına göre

%T=1 için a ve b katsayılarını bulan program

```
function ortmdl2(w,k)
```

```
for i=1:length(w)
```

```
    a(i)=[w(i)^6+w(i)^4*(13+13*k)+w(i)^2*(156-204*k)+144+144*k]/[k*(w(i)^4-72*w(i)^2+288)];
```

```
    b(i)=[-w(i)^4*(13+k)-w(i)^2*(-204+12*k)-144-144*k]/[w(i)^4-72*w(i)^2+288];
```

```
end
```

```
plot(a,b)
```

```
xlabel('\alpha')
```

```
ylabel('\beta')
```

```
hold on
```

10)

% $G(s)=1/s(s+1)(s+3)(s+5)$ transfer fonksiyonu için

% a ve b katsayılarını bulan program

```
function stbl(w,k)
```

```

for i=1:length(w)
    a(i)=[w(i)^8+35*w(i)^6+(259+k)*w(i)^4+(225-23*k)*w(i)^2]/[k*(-9*w(i)^2+15)];
    b(i)=[-w(i)^4+23*w(i)^2-k]/[-9*w(i)^2+15];
end
plot(a,b)
xlabel('\alpha')
ylabel('\beta')
hold on

```

11)

% Gno(s)=50/(0.0216s^3+2.5464s^2+3.08s) nominal t.f için

% a ve b katsayılarının bulan program

function orkrh0(w,k)

```

for i=1:length(w)

```

```

    a(i)=[4.66*(10^-4)*w(i)^6+6.351*w(i)^4+(9.486-127.32*k)*w(i)^2]/[k*(-1.08*w(i)^2+154)];

```

```

    b(i)=[127.32*w(i)^2-2500*k]/[-1.08*w(i)^2+154];

```

```

end

```

```

plot(a,b)

```

```

xlabel('\alpha')

```

```

ylabel('\beta')

```

```

hold on

```

12)

% G11(s)=45/(3.6288x10^-2s^3+3.566s^2+2.615s) Kharitonov t.f. için

% a ve b katsayılarını bulan program

function orkrh1(w,k)

```

for i=1:length(w)

```

```

    a(i)=[13.168*(10^-10)*w(i)^6+1.253*(10^-5)*w(i)^4+(6.84-160.47*k)*(10^-6)*w(i)^2]/[k*(-163.3*(10^-8)*w(i)^2+117.675*(10^-6))];

```

```

    b(i)=[160.47*(10^-6)*w(i)^2-2025*(10^-6)*k]/[-163.3*(10^-8)*w(i)^2+117.675*(10^-6)];

```

```

end

```

```

plot(a,b)

```

```

xlabel('\alpha')

```

```

ylabel('\beta')

```

```

hold on

```

13)

% G12(s)=45/(1.0368x10^-2s^3+3.566s^2+3.542s) Kharitonov t.f. için

% a ve b katsayılarını bulan program

function orkrh2(w,k)

```

for i=1:length(w)

```

```

    a(i)=[1.075*(10^-10)*w(i)^6+1.265*(10^-5)*w(i)^4+(12.546-160.47*k)*(10^-6)*w(i)^2]/[k*(-46.66*(10^-8)*w(i)^2+159.4*10^-6)];

```

```

    b(i)=[160.47*(10^-6)*w(i)^2-2025*k*(10^-6)]/[-46.656*(10^-8)*w(i)^2+159.4*10^-6];

```

```

end

```

```

plot(a,b)

```

```

xlabel('\alpha')

```

```
ylabel('\beta')
hold on
```

14)

% G13(s)=45/(3.6288x10⁻²s³+1.314s²+2.615s) Kharitonov t.f. için

% a ve b katsayılarını bulan program

```
function orkrh3(w,k)
```

```
for i=1:length(w)
```

```
    a(i)=[13.168*(10-10)*w(i)6+1.54*(10-6)*w(i)4+(6.838-59.13*k)*(10-6)*w(i)2]/[k*(-163.3*(10-8)*w(i)2+117.675*10-6];
```

```
    b(i)=[59.13*(10-6)*w(i)2-2025*k*(10-6)]/[-163.3*(10-8)*w(i)2+117.675*10-6];
```

```
end
```

```
plot(a,b)
```

```
xlabel('\alpha')
```

```
ylabel('\beta')
```

```
hold on
```

15)

% G14(s)=45/(1.0368x10⁻²s³+1.314s²+3.542s) Kharitonov t.f. için

% a ve b katsayılarını bulan program

```
function orkrh4(w,k)
```

```
for i=1:length(w)
```

```
    a(i)=[1.075*(10-10)*w(i)6+1.66*(10-6)*w(i)4+(12.546-59.13*k)*(10-6)*w(i)2]/[k*(-46.66*(10-8)*w(i)2+159.4*10-6];
```

```
    b(i)=[59.13*(10-6)*w(i)2-2025*k*(10-6)]/[-46.66*(10-8)*w(i)2+159.4*10-6];
```

```
end
```

```
plot(a,b)
```

```
xlabel('\alpha')
```

```
ylabel('\beta')
```

```
hold on
```

16)

% G21(s)=55/(3.6288x10⁻²s³+3.566s²+2.615s) Kharitonov t.f. için

% a ve b katsayılarını bulan program

```
function orkrh5(w,k)
```

```
for i=1:length(w)
```

```
    a(i)=[13.168*(10-10)*w(i)6+1.253*(10-5)*w(i)4+(6.84-196.13*k)*(10-6)*w(i)2]/[k*(-199.6*(10-8)*w(i)2+143.83*10-6];
```

```
    b(i)=[196.13*(10-6)*w(i)2-3025*k*(10-6)]/[-199.6*(10-8)*w(i)2+143.83*10-6];
```

```
end
```

```
plot(a,b)
```

```
xlabel('\alpha')
```

```
ylabel('\beta')
```

```
hold on
```

17)

% G22(s)=55/(1.0368x10⁻²s³+3.566s²+3.542s) Kharitonov t.f. için

% a ve b katsayılarını bulan program

```

function orkrh6(w,k)
for i=1:length(w)
    a(i)=[1.075*(10^-10)*w(i)^6+1.265*(10^-5)*w(i)^4+(12.546-196.13*k)*(10^-6)*w(i)^2]/[k*(-57.024*(10^-8)*w(i)^2+194.81*10^-6)];
    b(i)=[196.13*(10^-6)*w(i)^2-3025*k*(10^-6)]/[-57.024*(10^-8)*w(i)^2+194.81*10^-6];
end
plot(a,b)
xlabel('\alpha')
ylabel('\beta')
hold on

```

18)

% G23(s)=55/(3.6288x10^-2s^3+1.314s^2+2.615s) Kharitonov t.f. için

% a ve b katsayılarını bulan program

```

function orkrh7(w,k)
for i=1:length(w)
    a(i)=[13.168*(10^-10)*w(i)^6+1.54*(10^-6)*w(i)^4+(6.838-72.3*k)*(10^-6)*w(i)^2]/[k*(-199.6*(10^-8)*w(i)^2+143.83*10^-6)];
    b(i)=[72.3*(10^-6)*w(i)^2-3025*k*(10^-6)]/[-199.6*(10^-8)*w(i)^2+143.83*10^-6];
end
plot(a,b)
xlabel('\alpha')
ylabel('\beta')
hold on

```

19)

% G24(s)=55/(1.0368x10^-2s^3+1.314s^2+3.542s) Kharitonov t.f. için

% a ve b katsayılarını bulan program

```

function orkrh8(w,k)
for i=1:length(w)
    a(i)=[1.075*(10^-10)*w(i)^6+1.66*(10^-6)*w(i)^4+(12.546-72.3*k)*(10^-6)*w(i)^2]/[k*(-57.024*(10^-8)*w(i)^2+194.81*10^-6)];
    b(i)=[72.3*(10^-6)*w(i)^2-3025*k*(10^-6)]/[-57.024*(10^-8)*w(i)^2+194.81*10^-6];
end
plot(a,b)
xlabel('\alpha')
ylabel('\beta')
hold on

```

20)

% G11(s)=(s+1)/(s^4+4s^3+10s^2+3s+1) Kharitonov t.f. için

% a ve b katsayılarını bulan program

```

function orkrh9(w,k)
for i=1:length(w)
    a(i)=[w(i)^8-4*w(i)^6+(78-3*k)*w(i)^4+(-11-7*k)*w(i)^2+k+1]/[k*(-w(i)^4+6*w(i)^2+2)];
    b(i)=[3*w(i)^4+(7-k)*w(i)^2-k-1]/[-w(i)^4+6*w(i)^2+2];
end

```

```

plot(a,b)
xlabel('\alpha')
ylabel('\beta')
hold on

```

21)

% G12(s)=(s+1)/(s^4+2s^3+10s^2+5s+1) Kharitonov t.f. için

% a ve b katsayılarını bulan program

```
function orkrh10(w,k)
```

```
for i=1:length(w)
```

```
    a(i)=[w(i)^8-16*w(i)^6+(82-k)*w(i)^4+(5-5*k)*w(i)^2+k+1]/[k*(-w(i)^4+8*w(i)^2+4)];
```

```
    b(i)=[w(i)^4+(5-k)*w(i)^2-k-1]/[-w(i)^4+8*w(i)^2+4];
```

```
end
```

```
plot(a,b)
```

```
hold on
```

```
xlabel('\alpha')
```

```
ylabel('\beta')
```

22)

% G13(s)=(s+1)/(s^4+4s^3+6s^2+3s+3) Kharitonov t.f. için

% a ve b katsayılarını bulan program

```
function orkrh11(w,k)
```

```
for i=1:length(w)
```

```
    a(i)=[w(i)^8+4*w(i)^6+(18-3*k)*w(i)^4-(27+3*k)*w(i)^2+3*k+9]/[k*(-w(i)^4+2*w(i)^2)];
```

```
    b(i)=[3*w(i)^4+(3-k)*w(i)^2-k-3]/[-w(i)^4+2*w(i)^2];
```

```
end
```

```
plot(a,b)
```

```
hold on
```

```
xlabel('\alpha')
```

```
ylabel('\beta')
```

23)

% G14(s)=(s+1)/(s^4+2s^3+6s^2+5s+3) Kharitonov t.f. için

% a ve b katsayılarını bulan program

```
function orkrh12(w,k)
```

```
for i=1:length(w)
```

```
    a(i)=[w(i)^8-8*w(i)^6+(22-k)*w(i)^4+(-11-k)*w(i)^2+3*k+9]/[k*(-w(i)^4+4*w(i)^2+2)];
```

```
    b(i)=[w(i)^4+(1-k)*w(i)^2-k-3]/[-w(i)^4+4*w(i)^2+2];
```

```
end
```

```
plot(a,b)
```

```
hold on
```

```
xlabel('\alpha')
```

```
ylabel('\beta')
```

24)

% G21(s)=(4s+1)/(s^4+4s^3+10s^2+3s+1) Kharitonov t.f. için

% a ve b katsayılarını bulan program

```

function orkrh13(w,k)
for i=1:length(w)
    a(i)=[w(i)^8-4*w(i)^6+(78-15*k)*w(i)^4+(-11+2*k)*w(i)^2+k+1]/[k*(-
4*w(i)^4+36*w(i)^2-1)];
    b(i)=[15*w(i)^4-(2+16*k)*w(i)^2-k-1]/[-4*w(i)^4+36*w(i)^2-1];
end
plot(a,b)
hold on
xlabel('\alpha')
ylabel('\beta')

```

25)

% G22(s)=(4s+1)/(s^4+2s^3+10s^2+5s+1) Kharitonov t.f. için
% a ve b katsayılarını bulan program

```

function orkrh14(w,k)
for i=1:length(w)
    a(i)=[w(i)^8-16*w(i)^6+(82-7*k)*w(i)^4+(5+10*k)*w(i)^2+k+1]/[k*(-
4*w(i)^4+38*w(i)^2+1)];
    b(i)=[7*w(i)^4-(10+16*k)*w(i)^2-k-1]/[-4*w(i)^4+38*w(i)^2+1];
end
plot(a,b)
hold on
xlabel('\alpha')
ylabel('\beta')

```

26)

% G23(s)=(4s+1)/(s^4+4s^3+6s^2+3s+3) Kharitonov t.f. için
% a ve b katsayılarını bulan program

```

function orkrh15(w,k)
for i=1:length(w)
    a(i)=[w(i)^8+4*w(i)^6+(18-15*k)*w(i)^4+(-27+6*k)*w(i)^2+3*k+9]/[k*(-
4*w(i)^4+20*w(i)^2-9)];
    b(i)=[15*w(i)^4-(6+16*k)*w(i)^2-k-3]/[-4*w(i)^4+20*w(i)^2-9];
end
plot(a,b)
hold on
xlabel('\alpha')
ylabel('\beta')

```

27)

% G24(s)=(4s+1)/(s^4+2s^3+6s^2+5s+3) Kharitonov t.f. için
% a ve b katsayılarını bulan program

```

function orkrh16(w,k)
for i=1:length(w)
    a(i)=[w(i)^8-8*w(i)^6+(22-7*k)*w(i)^4+(-11+14*k)*w(i)^2+3*k+9]/[k*(-
4*w(i)^4+22*w(i)^2-7)];
    b(i)=[7*w(i)^4-(14+16*k)*w(i)^2-k-3]/[-4*w(i)^4+22*w(i)^2-7];
end
plot(a,b)
hold on

```

```
xlabel('\alpha')
ylabel('\beta')
```

28)

```
% G31(s)=(s+2)/(s^4+4s^3+10s^2+3s+1) Kharitonov t.f. için
```

```
% a ve b katsayılarını bulan program
```

```
function orkrh17(w,k)
```

```
for i=1:length(w)
```

```
    a(i)=[w(i)^8-4*w(i)^6+(78-2*k)*w(i)^4+(-11-17*k)*w(i)^2+2*k+1]/[k*(-w(i)^4+2*w(i)^2+5)];
```

```
    b(i)=[2*w(i)^4-(-17+k)*w(i)^2-4*k-2]/[-w(i)^4+2*w(i)^2+5];
```

```
end
```

```
plot(a,b)
```

```
hold on
```

```
xlabel('\alpha')
```

```
ylabel('\beta')
```

29)

```
% G32(s)=(s+2)/(s^4+2s^3+10s^2+5s+1) Kharitonov t.f. için
```

```
% a ve b katsayılarını bulan program
```

```
function orkrh18(w,k)
```

```
for i=1:length(w)
```

```
    a(i)=[w(i)^8-16*w(i)^6+82*w(i)^4+(5-15*k)*w(i)^2+2*k+1]/[k*(-w(i)^4+6*w(i)^2+9)];
```

```
    b(i)=[-(-15+k)*w(i)^2-4*k-2]/[-w(i)^4+6*w(i)^2+9];
```

```
end
```

```
plot(a,b)
```

```
hold on
```

```
xlabel('\alpha')
```

```
ylabel('\beta')
```

30)

```
% G33(s)=(s+2)/(s^4+4s^3+6s^2+3s+3) Kharitonov t.f. için
```

```
% a ve b katsayılarını bulan program
```

```
function orkrh19(w,k)
```

```
for i=1:length(w)
```

```
    a(i)=[w(i)^8+4*w(i)^6+(18-2*k)*w(i)^4+(-27-9*k)*w(i)^2+6*k+9]/[k*(-w(i)^4-2*w(i)^2+3)];
```

```
    b(i)=[2*w(i)^4-(-9+k)*w(i)^2-4*k-6]/[-w(i)^4-2*w(i)^2+3];
```

```
end
```

```
plot(a,b)
```

```
hold on
```

```
xlabel('\alpha')
```

```
ylabel('\beta')
```

31)

```
% G34(s)=(s+2)/(s^4+2s^3+6s^2+5s+3) Kharitonov t.f. için
```

```
% a ve b katsayılarını bulan program
```

```
function orkrh20(w,k)
```

```
for i=1:length(w)
```

```

    a(i)=[w(i)^8-8*w(i)^6+22*w(i)^4+(-11-7*k)*w(i)^2+6*k+9]/[k*(-
w(i)^4+2*w(i)^2+7)];
    b(i)=[-(-7+k)*w(i)^2-4*k-6]/[-w(i)^4+2*w(i)^2+7];
end
plot(a,b)
hold on
xlabel('\alpha')
ylabel('\beta')

```

32)

% G41(s)=(4s+2)/(s^4+4s^3+10s^2+3s+1) Kharitonov t.f. için

% a ve b katsayılarını bulan program

function orkrh21(w,k)

for i=1:length(w)

```

    a(i)=[w(i)^8-4*w(i)^6+(78-14*k)*w(i)^4+(-11-8*k)*w(i)^2+2*k+1]/[k*(-
4*w(i)^4+32*w(i)^2+2)];

```

```

    b(i)=[14*w(i)^4-(-8+16*k)*w(i)^2-4*k-2]/[-4*w(i)^4+32*w(i)^2+2];

```

end

plot(a,b)

hold on

xlabel('\alpha')

ylabel('\beta')

33)

% G42(s)=(4s+2)/(s^4+2s^3+10s^2+5s+1) Kharitonov t.f. için

% a ve b katsayılarını bulan program

function orkrh22(w,k)

for i=1:length(w)

```

    a(i)=[w(i)^8-16*w(i)^6+(82-6*k)*w(i)^4+5*w(i)^2+2*k+1]/[k*(-
4*w(i)^4+36*w(i)^2+6)];

```

```

    b(i)=[6*w(i)^4-(16*k)*w(i)^2-4*k-2]/[-4*w(i)^4+36*w(i)^2+6];

```

end

plot(a,b)

hold on

xlabel('\alpha')

ylabel('\beta')

34)

% G43(s)=(4s+2)/(s^4+4s^3+6s^2+3s+3) Kharitonov t.f. için

% a ve b katsayılarını bulan program

function orkrh23(w,k)

for i=1:length(w)

```

    a(i)=[w(i)^8+4*w(i)^6+(18-14*k)*w(i)^4-27*w(i)^2+6*k+9]/[k*(-
4*w(i)^4+16*w(i)^2-6)];

```

```

    b(i)=[14*w(i)^4-(16*k)*w(i)^2-4*k-6]/[-4*w(i)^4+16*w(i)^2-6];

```

end

plot(a,b)

hold on

xlabel('\alpha')

ylabel('\beta')

35)

% G44(s)=(4s+2)/(s^4+2s^3+6s^2+5s+3) Kharitonov t.f. için

% a ve b katsayılarını bulan program

function orkrh24(w,k)

for i=1:length(w)

a(i)=[w(i)^8-8*w(i)^6+(22-6*k)*w(i)^4+(-11+8*k)*w(i)^2+6*k+9]/[k*(-4*w(i)^4+20*w(i)^2-2)];

b(i)=[6*w(i)^4-(8+16*k)*w(i)^2-4*k-6]/[-4*w(i)^4+20*w(i)^2-2];

end

plot(a,b)

hold on

xlabel('\alpha')

ylabel('\beta')

36)

% 625 t.f için birim basamak cevabını bulan program

function step625(t,a,b,x)

q0=linspace(45*10^-3,55*10^-3,x);

p1=linspace(2.615*10^-3,3.542*10^-3,x);

p2=linspace(1.314*10^-3,3.566*10^-3,x);

p3=linspace(1.0368*10^-5,3.6288*10^-5,x);

for i=1:length(q0)

for j=1:length(p1)

for k=1:length(p2)

for l=1:length(p3)

n=[q0(i) q0(i)*a];

d=[p3(l) (p2(k)+p3(l)*b) (p1(j)+p2(k)*b) (p1(j)*b+q0(i)) q0(i)*a];

hold on

y=[];

[y]=step(n,d,t);

plot(t,y,'k')

end

end

end

end

ÖZGEÇMİŞ

01.10.1981 yılında Malatya'da doğdum. İlkokulu Hasan Varol ilkokulu'nda, orta okulu Hayrettin Sönmezay İlköğretim okulunda ve lise öğrenimimi Hacı Ahmet Akıncı Lisesi'nde tamamladım. İnönü Üniversitesi Elektrik-Elektronik Mühendisliği Bölümü Elektrik Tesisleri Opsiyonundan 2003 yılında mezun oldum. 2004 yılında İnönü Üniversitesi Elektrik-Elektronik Mühendisliği Bölümünde yüksek lisans öğrenimime başladım. Yüksek lisans öğrenimimde aldığım dersler çoğunlukla kontrol ağırlıklıdır. Buna bağlı olarak tez çalışması olarak da kontrol alanını seçtim. Yüksek lisans öğrenimim süresince uluslararası sempozyumlarda yayınlanan bildiriler:

Fifth GAP Engineering Congress, 26-28 April 2006, Şanlıurfa, Turkey, Computation of Stabilizing Phase Lead and Phase Lag Controllers, (Doç. Dr. Nusret TAN ve Prof. Dr. Hafız ALİSOY ile birlikte gerçekleştirilmiştir)

